晶片與封裝散熱

2026–2028 趨勢：減層 × TIM 金屬化 × 冷板升級 × 供電背面化 × 光通訊液冷

stock_llm_wiki | 2026-10-17

報告大綱

01 **趨勢總覽** 四個趨勢、液冷系統全景、Roadmap、發熱怎麼往上走

02 **減層與 Lid** Removable Lid → MCL → 無蓋

03 **TIM 金屬化** 石墨 / PCM → 銦 → 液金？

04 **冷板升級** 微通道 → 雙面 → 鑽石銅 / 兩相 → 矽內微流道

05 **供電與光通訊** VPD 背面冷板、3.2T 40 W 牆、CPO

06 **台廠與追蹤** 台廠地圖、供應鏈、追蹤訊號

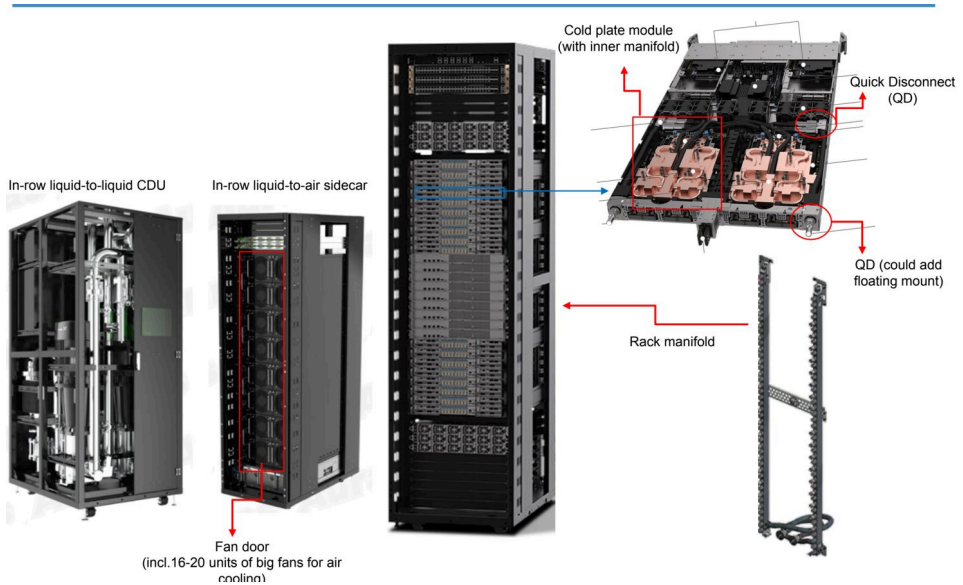
四個趨勢：2026 減一層、2027 換材料加背面、2028 拿掉 TIM

晶片功耗從 1.4 kW 走向 3 kW 以上，溫差預算只有約 50°C——每個趨勢都是在搶這 50°C

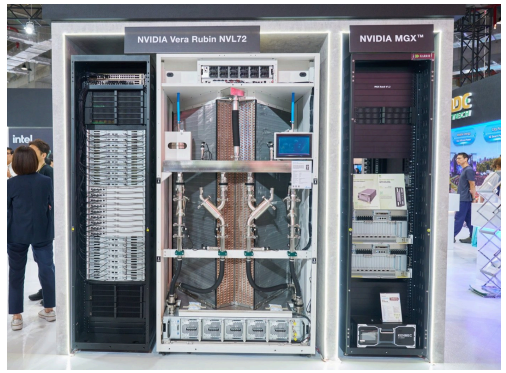
趨勢	時間	量化	台廠
① 減層：Removable Lid → MCL → 無蓋	R-Lid 4Q26 小量、2027 主流；MCL 2028（Feynman）	Lid 單價 US$50 → 250+；2027 年 800–900 萬顆	健策、一詮、順德、利機
② TIM 金屬化：石墨 / PCM → 銦 → 液金？	TPU 已用銦；NVIDIA 看 Rubin Ultra（2027）	金屬 TIM 熱阻約為矽脂 1/5–1/10	材料多海外；勤凱（TIM1 半燒結膠）、一詮（銦片 Lid）
③ 冷板升級：微通道 → 雙面 → 鑽石銅 / 兩相 → 矽內微流道	雙面 4Q26（Trn3、MI450）→ 2027 Rubin Ultra；矽內 2028+	雙面冷板 ASP 1.5–2 倍；tray 冷卻內含 +30–50%	奇鋐、雙鴻、緯穎、富世達、環球晶
④ 供電背面化與光通訊液冷	VPD：AWS / AMD 2026、NVIDIA 最快 Feynman；3.2T 2027 撞 40 W 牆	1,000 A 時供電損耗約 390 W；可插拔 30 → 40–60 W	奇鋐（雙面冷板）、台達電（冷板＋CDU）、順德（頂部散熱導線架）；正淩、毅嘉、同欣電、聯鈞

液冷零件實物：機櫃背面就是一整排管路與快接頭

冷板模組、QD、機櫃分歧管、CDU 都是實體零件，數量隨每櫃 GPU 與 tray 數放大



液冷零件總覽（GB 系列）：in-row CDU、液對氣 sidecar、機櫃、冷板模組（含內部分歧管）、快接頭、機櫃分歧管（JPM 2026-08-22）



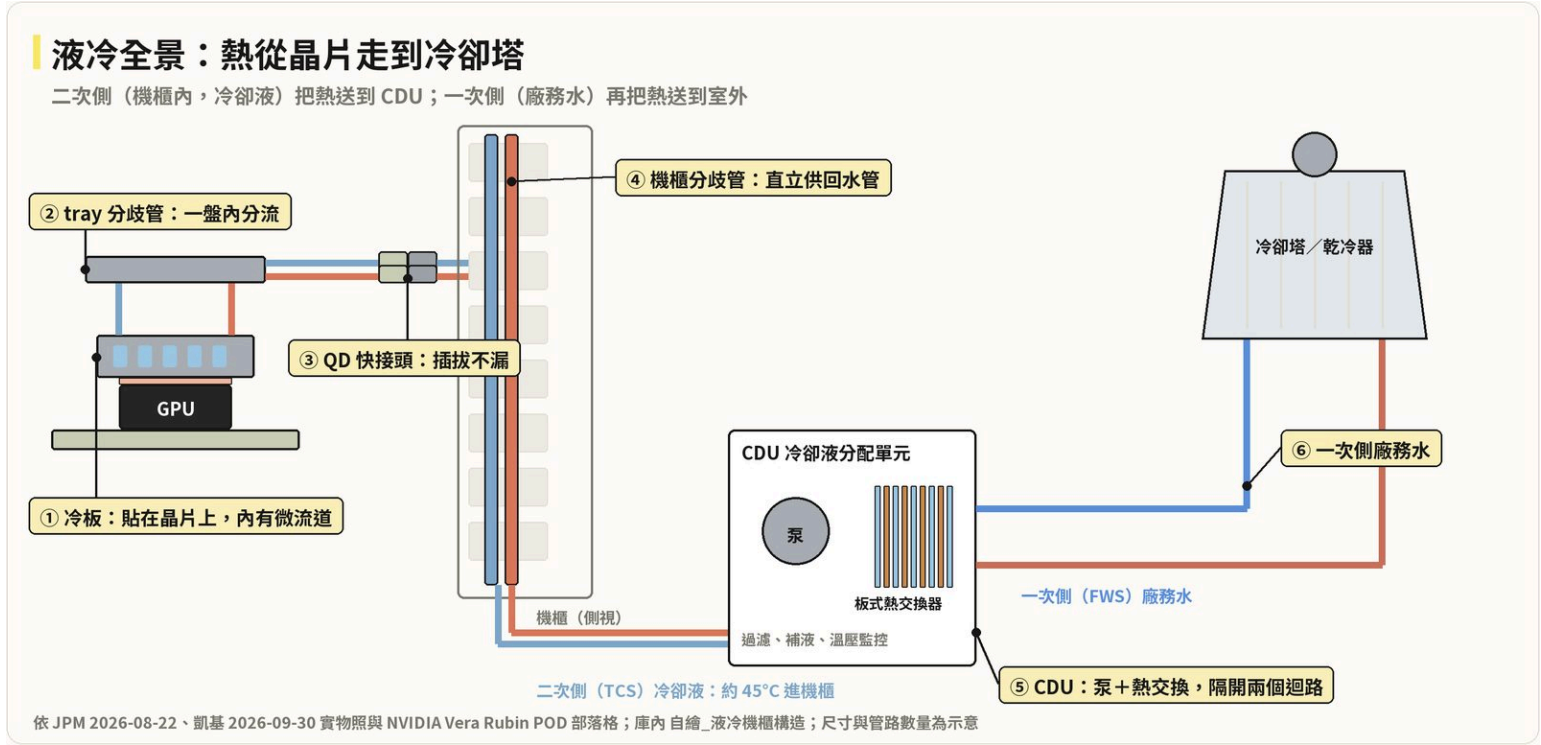
台達展位的 Vera Rubin NVL72 開放機櫃：中央銅色冷卻管排與不鏽鋼分歧管、黑色軟管接到下方（ServeTheHome，2026-08-08）



Google 資料中心：成排機櫃背面的銅色分歧管與快接頭軟管（Google）

散熱全景：熱從晶片走到冷卻塔，經過六個零件

本簡報聚焦最前端的晶片與冷板之間；後段的 QD、分歧管、CDU 先在這頁交代結構



液冷全景：冷板 → tray 分歧管 → QD → 機櫃分歧管 → CDU → 廠務水 / 冷卻塔（本簡報繪製）

每個零件在做什麼

零件	功能	台股相關
冷板	貼晶片、內有流道；每 tray 11–12 片	奇鋐、雙鴻
tray 分歧管	一盤內分流到各冷板	奇鋐、雙鴻
QD 快接頭	插拔不漏；VRU 部分升級 ZQD，單價翻倍	富世達
機櫃分歧管	直立供回水主管	奇鋐、雙鴻
CDU	泵＋板式熱交換器，隔開兩個迴路	台達電、高力
廠務水	把熱送到冷卻塔或乾冷器	—

機櫃液冷價值：GB200 約 US$3.8 萬 → VR200 約 US$6.4 萬；VRU 世代 QD 產值較 VR200 +69%（CTBC）

資料來源：自繪圖依 JPM 2026-08-22、凱基 2026-09-30；機櫃液冷價值見 2026-07-22 全景報告；QD 依 CTBC 富世達 2026-10-14；NVIDIA Vera Rubin POD 部落格

散熱技術 Roadmap：2026 減一層，2027 換材料、加背面，2028 拿掉 TIM

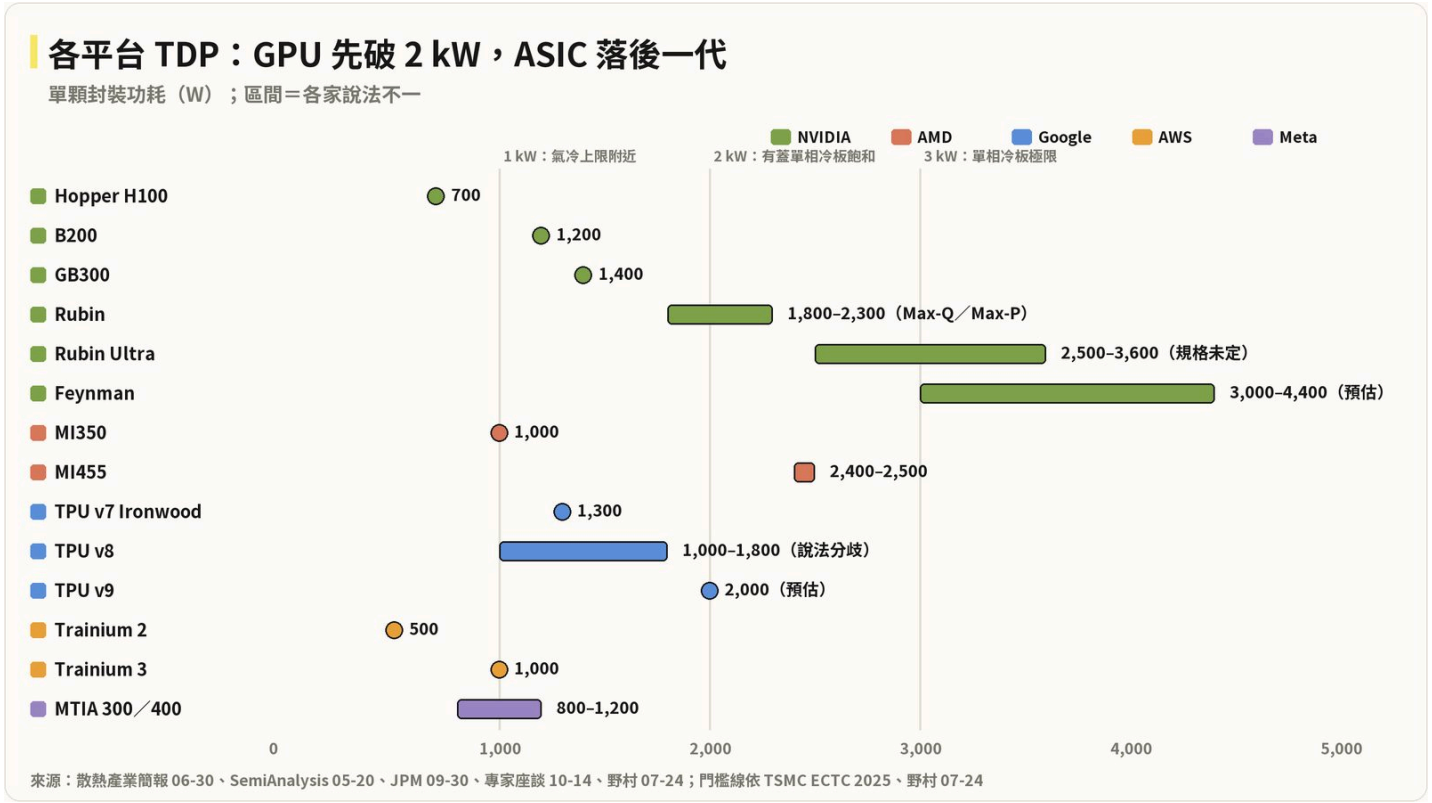
八條線的時程排在一起看；★ 為時程或方案仍有分歧、要追的地方

環節	2026（現在）	2027	2028 以後	要追的訊號
晶片功耗	GB300 1.4 kW；Rubin 1.8–2.3 kW	Rubin Ultra 2.5–3.6 kW ★未定	Feynman 約 3 kW+，GPU 疊 GPU	Rubin Ultra 規格 10–11 月定案
Lid	**單片蓋；4Q26 Removable Lid 小量**	**Removable Lid 主流，800–900 萬顆**	**MCL（Feynman）；長期可能無蓋 ★**	**健策 R-Lid 出貨量**
TIM	**NVIDIA 石墨 / PCM；TPU 銦片直焊**	**Rubin Ultra 可能改金屬 TIM ★**	**矽內微流道，不需要 TIM**	**竑騰金屬 TIM 機台出貨**
鍍層	TPU 鍍鎳金；NVIDIA 只鍍鎳	跟著金屬 TIM 走 ★	—	匯鑽科 TPU PVT、NVIDIA 是否升級鍍金
冷板	單面微通道冷板（100 μm）	雙面冷板：Trn3 / MI450 4Q26 → Rubin Ultra 2027 ★；鑽石銅 HBM 區 ★	兩相冷板 2028–29 滲透提升；矽內微流道	Trn3、MI450 雙面冷板出貨
供電	NVIDIA 橫向；Google 已垂直供電	AWS、AMD 垂直供電	NVIDIA 最快 Feynman 垂直供電 ★	VPD 模組與空腔 PCB 出貨
光通訊	1.6T 可插拔約 30 W	3.2T 撞 40 W 牆；XPO 液冷模組小量	3.2T NPO 大規模約 2028；CPO	3.2T 外型與 XPO 訂單
材料	冷板、Lid 全是銅	鑽石銅局部（兩說）	SiC carrier（Feynman）	環球晶 SiC carrier 營收

資料來源：本簡報整理；JPM 2026-09-29 / 09-30、凱基 2026-10-07、中信 2026-09-17、健策私訪 09-18、Edgewater 06-18、野村 07-24、MS 07-06、專家座談 10-14、TSMC ECTC 2025

TDP：GPU 先破 2 kW，ASIC 晚一代跟上

Rubin Ultra 與 Feynman 的瓦數各家說法差到 1 kW 以上，規格仍在變



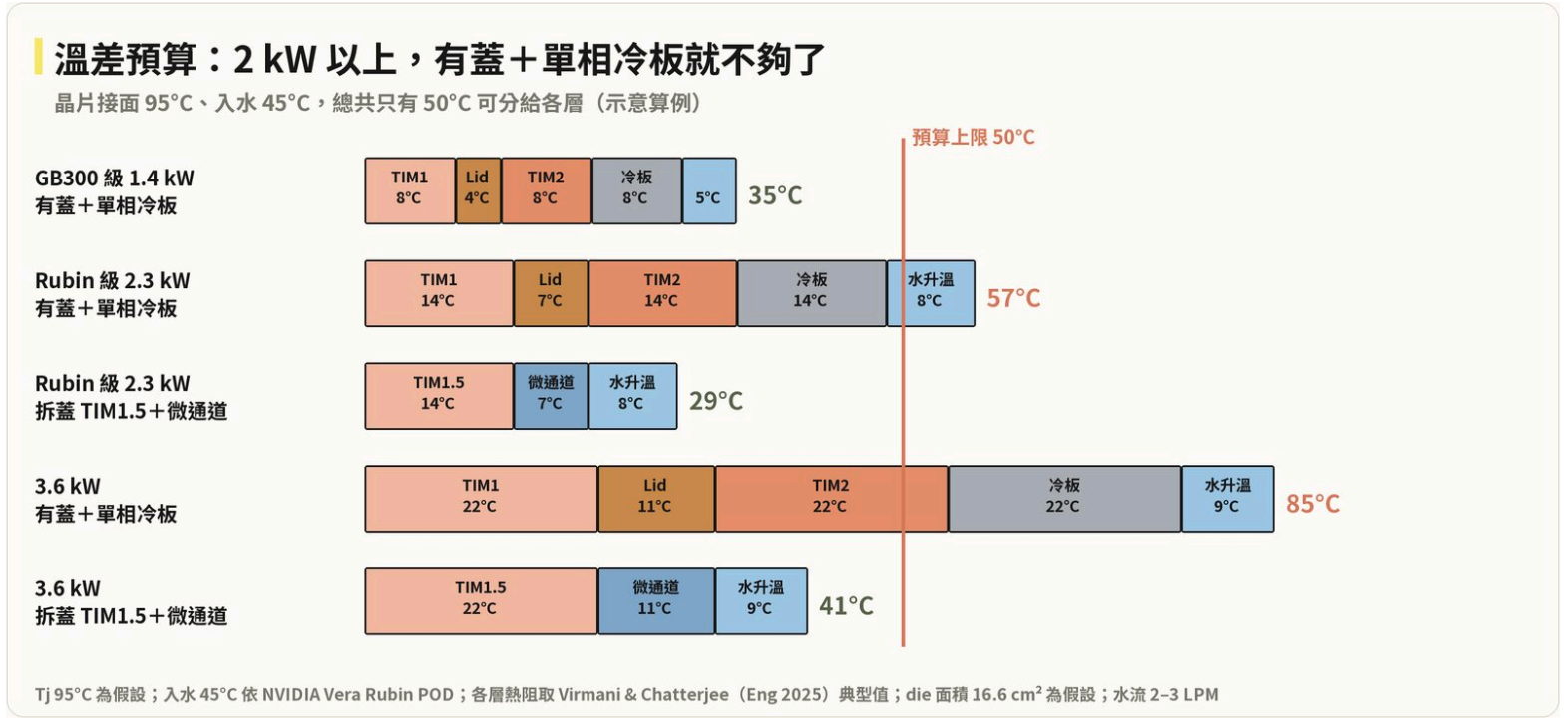
各平台單顆封裝 TDP 區間；直線為散熱方案門檻（本簡報整理）

口徑要注意

- Rubin 2,300 W / 1,800 W 是同一顆晶片的兩種軟體功耗設定（Max-P / Max-Q），不是兩款硬體（SemiAnalysis）
- Rubin Ultra：簡報稱 3,600 W；Citi 與 JPM（9 月）說規格未定、可能下調
- Feynman：簡報稱 4,400 W 並標浸沒式；專家（10–14）稱約 3,000 多瓦，並非傳言的 6,000–7,000 W
- TPU v8：JPM 稱約 1,000 W，簡報稱 1,800 W，差距來自 8i / 8t 兩條產品線與口徑
- 一份簡報圖把 VR200 畫成約 3,200 W，與其他來源不符，本簡報不採用

溫差預算：2 kW 以上，有蓋＋單相冷板就不夠了

示意算例：接面 95°C、入水 45°C；拿掉 Lid 與 TIM2 兩層，2.3 kW 立刻回到預算內



五種情境的溫差分配（°C）；紅線為 50°C 預算（本簡報試算，數字為量級示意）

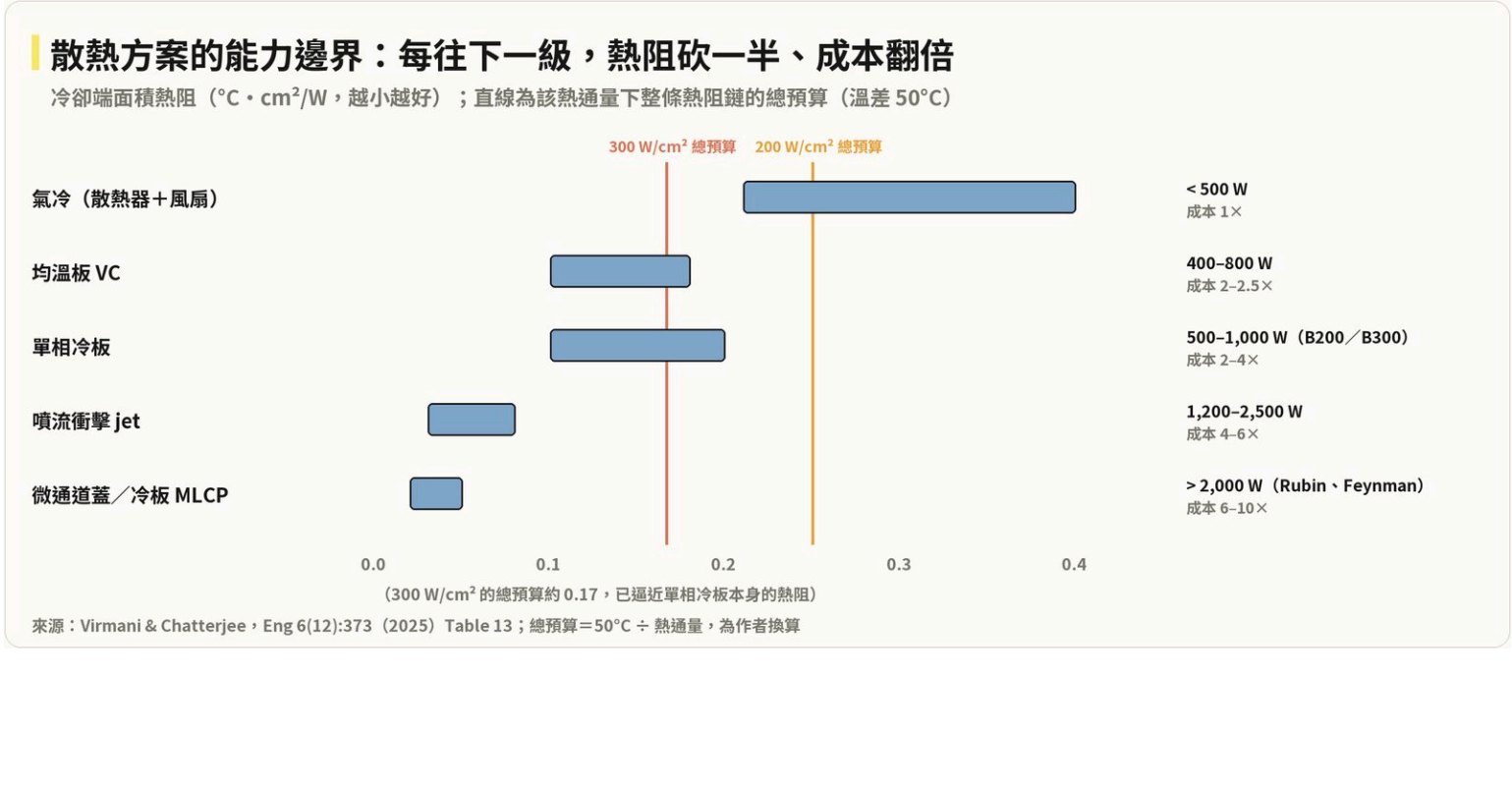
怎麼算

- 允許熱阻 R＝(Tj − T入水) ÷ Q
- Rubin 級：(95 − 45) ÷ 2,300 W ≈ 0.022 °C/W；乘上 16.6 cm² ≈ 0.36 °C·cm²/W
- 對照：TIM＋Lid 疊層實測量級約 0.45 °C·cm²/W——光這一段就超標
- 冷卻水顯熱：2,300 W、2 LPM 水溫升約 16°C，平均算 8°C
- 所以業界的解法都是「減層」：TIM1.5、MCL、矽內微流道

資料來源：入水 45°C 依 NVIDIA Vera Rubin POD 技術部落格；熱阻取 Virmani & Chatterjee（2025）典型值；本簡報試算

能力邊界：每換一級散熱，熱阻砍一半、成本翻倍

冷卻端的熱阻要先小於整條熱阻鏈的預算，才有空間留給 TIM



各散熱方案的面積熱阻區間與適用功耗（綜述整理值）

一手實測

- TSMC CoWoS-R 測試載具：有蓋約 2 kW 飽和、無蓋 2.5–3 kW、矽內微柱 4 kW@4 LPM、5.3 kW@8 LPM
- TSMC 矽內微冷卻：近全光罩晶粒 2 kW（320 W/cm²），40° C 水，泵功遠低於 10 W
- EPFL（Nature 2020）：晶片內歧管微流道 >1.7 kW/cm²，泵功僅 0.57 W/cm²
- 兩相直噴 V100：0.056 ° C/W，氣冷冷板 0.171 ° C/W（J. Electronic Packaging 2026）
- Accelsius 兩相：0.020 ° C/W、單顆 4,500 W+（廠商宣稱）
- 緯穎（OCP 2026）：銅冷板＋PCM，30° C 入水，2,000 / 3,000 W 結溫 84 / 106° C；換成 45° C 入水推算約 1.8–1.9 kW 到頂
- 緯創（OCP 2026）：熱點 2025 約 330 W/cm²、2027 年底外推約 750；晶片面積 2026 約 5,000 → 2028 約 12,000 mm²

資料來源：Virmani & Chatterjee, Eng 6(12):373（2025）Table 13；TSMC ECTC 2024 / 2025；Nature 585:211（2020）；Accelsius 官網；OCP 2026（緯穎、緯創）

一張表看懂：發熱量決定散熱方案

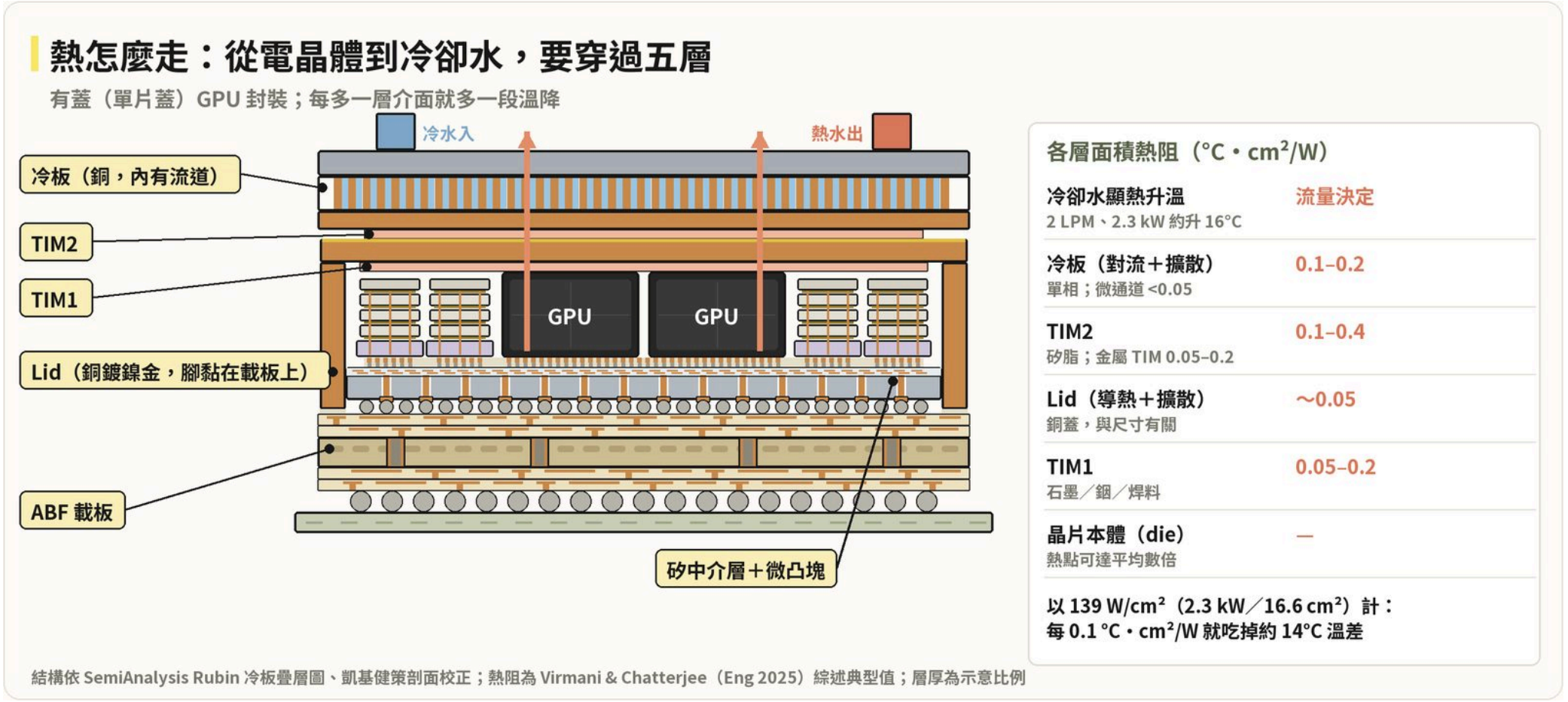
依單顆封裝功耗分五級；每一級的瓶頸都在介面層，而不是冷卻水

等級	單顆功耗	代表平台	封裝與 TIM	冷卻端	瓶頸
L0	≤ 1 kW	H100、Trn2	有蓋或 Stiffener；矽脂	氣冷（熱管 / VC）	氣冷熱阻 >0.21 °C·cm²/W
L1	1–2 kW	GB300、MI350、TPU v7、Trn3	One-piece Lid＋石墨 / PCM；ASIC 為 Stiffener＋TIM1.5	單相冷板	TIM2 與冷板熱阻
L2	**1.8–2.5 kW**	**Rubin、MI455、TPU v8**	**Two-piece / Removable Lid；TPU 無蓋錮片直焊**	**微通道冷板 MCCP（通道 80–100 μm）**	**有蓋 TTV 約 2 kW 飽和**
L3	2.5–3.5 kW	Rubin Ultra、Feynman（預估）	Removable Lid＋金屬 TIM；雙面冷板（VPD）	MCCP、雙面冷板、鑽石銅	單相冷板約 3 kW 觸頂
L4	3.5–4.5 kW	下一代 GPU	MCL 金屬冷卻蓋（蓋＝冷板）	MCL、兩相冷板	漏液、測試標準
L5	≥ 4 kW、熱點 >200 W/cm²	研究 / 驗證	矽內微流道，無 TIM、無蓋	冷卻液直接接觸矽	封裝防漏、堵塞、良率

資料來源：本簡報整理；門檻依 TSMC ECTC 2025、野村 07-24、健策私訪 09-18、專家座談 10-14、Virmani & Chatterjee（Eng 2025）

熱的路徑：從晶片到冷卻水，至少穿過五層

有蓋 GPU 的典型疊構；每層的面積熱阻乘上熱通量，就是那一層吃掉的溫差

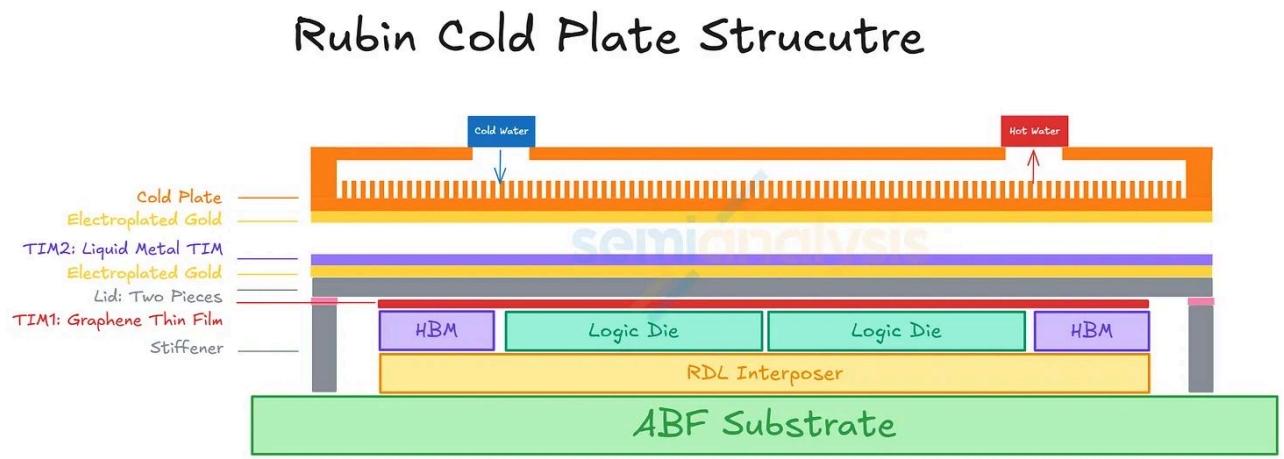


單片蓋 AI GPU 封裝熱路徑剖面與各層面積熱阻量級（本簡報繪製）

資料來源：結構依 SemiAnalysis 2026–05–20、凱基 2026–10–07；熱阻依 Virmani & Chatterjee, Eng 6(12):373（2025）

Rubin 原始設計圖：每一層都換成了更好的材料

5 月 SemiAnalysis 拆解：石墨烯 TIM1、雙片蓋、液態金屬 TIM2、兩面鍍金、密齒冷板



Rubin 冷板疊層（由下而上）：ABF 載板、RDL 中介層、HBM 與兩顆邏輯晶粒、Stiffener、TIM1 石墨烯薄膜、雙片 Lid、鍍金、TIM2 液態金屬、鍍金、冷板（SemiAnalysis 2026-05-20）

之後改了什麼

- 雙片蓋 → 單片蓋：2Q26 改回 One-piece，ASP 只剩約 1/3（JPM）；理由是雙片壓不住 PCB 翹曲（健策私訪）
- TIM2 液態金屬 → 石墨（富邦）或 PCM 膜（匯鑽科）：組裝時被擠壓外溢、滲漏腐蝕基板
- 冷板鍍金 → 延後；中信 08-31 一份報告寫「取消使用鍍金水冷板」
- 4Q26 起小量導入 Removable Lid：組裝時拆蓋，冷板直接貼 TIM1.5
- 啟示：熱設計的上限常被量產可行性壓回來（奇鋐：NVIDIA 更在意出貨時間）

Lid 怎麼演進：零件越拆越多，最後蓋子消失

同一顆晶片並排比較：撐平整和散熱一步步分給不同零件，熱路徑一層層變短

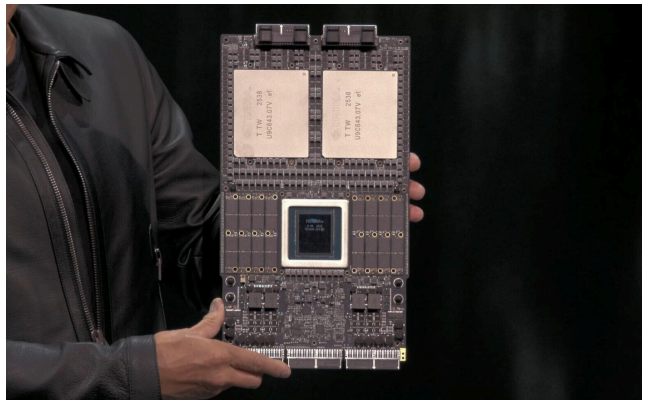


封裝散熱結構並排剖面：①只有 Stiffener ②單片蓋 ③雙片蓋 ④可拆蓋 ⑤雙面冷板＋垂直供電 ⑥MCL / 矽內微流道（本簡報繪製）

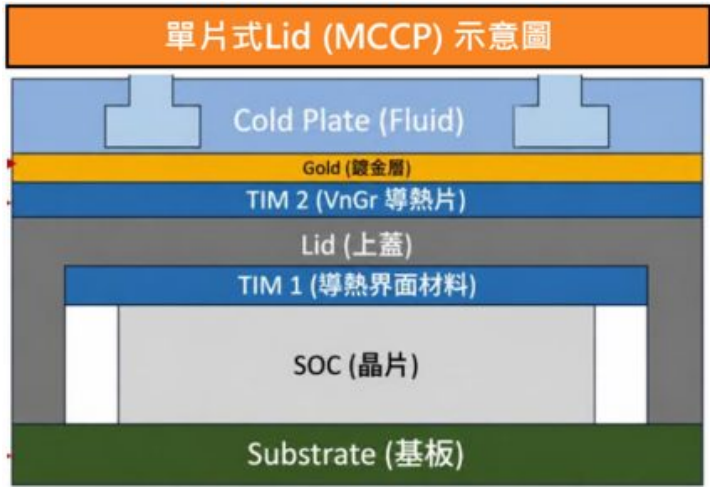
資料來源：自繪圖依中信 2026–09–17、凱基 2026–10–07、統一投顧 2026–07–31、健策 Computex 2026、緯穎 OCP 2026、TSMC ECTC 2025

② 單片蓋：一塊銅同時管散熱和撐平，NVIDIA 現在的主流

最便宜、最成熟；但封裝越大越難同時兼顧平整與散熱



Vera Rubin 運算板：上方兩顆 Rubin GPU 封裝上那塊平整金屬，就是單片 Lid（TechPowerUp，GTC 2025–10）



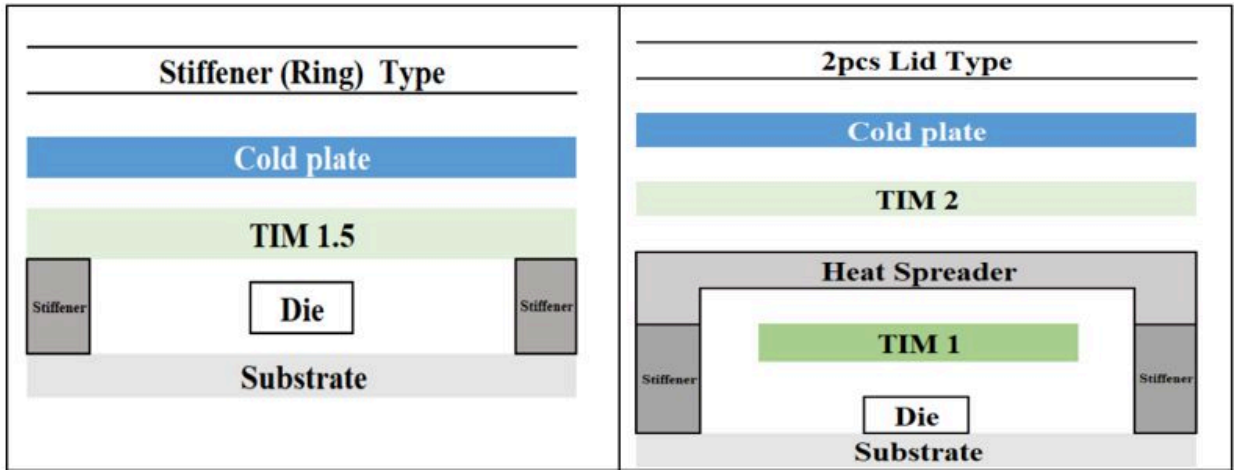
單片 Lid 疊構：冷板、鍍金層、TIM2（石墨導熱片）、Lid、TIM1、晶片、載板（統一投顧 2026–07–31）

特色

- **長相**：一塊銅沖壓成帽子形，頂板蓋住晶片與 HBM，四周的腳黏在載板上
- **一件兩用**：頂板導熱、四周的腳撐住載板
- **熱路徑**：晶片 → TIM1 → Lid → TIM2 → 冷板，兩層 TIM
- **尺寸**：GB300 約 6×6 cm → Rubin 約 10×10 cm；越大越難沖得平
- **單價**：約 US$50（NB / PC
- **現況**：Rubin 原規劃雙片，2Q26 改回單片；4Q26 起部分改 Removable
- **台廠**：健策（6×6 cm 以上近乎獨家）

③ 雙片蓋：撐平和散熱拆給兩個零件，AMD MI450 採用

Stiffener 專心把載板壓平，均熱蓋專心導熱；但 NVIDIA 試過又改回單片



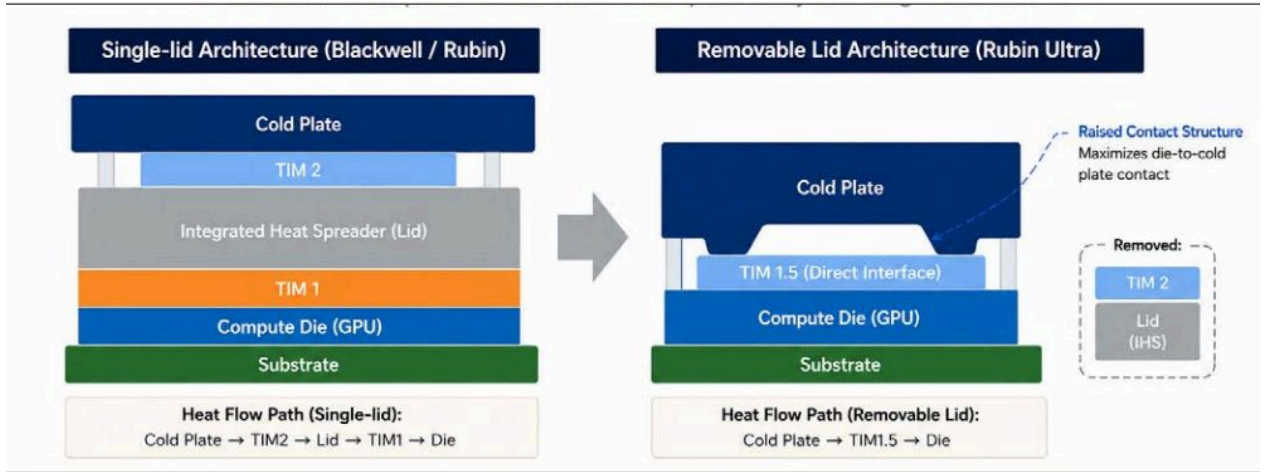
左：只有 Stiffener（無蓋）；右：雙片蓋——兩側 Stiffener、中間 Heat Spreader，夾著 TIM1 與 TIM2（中信 2026-09-17）

特色

- **長相**：周邊一圈口字形補強環＋上方一塊平板均熱蓋，兩件分開黏
- **為什麼拆**：大封裝熱循環會翹；拆開後補強環和蓋子可各用最適合的材料與厚度
- **單價**：>US$150，約單片 3 倍；AMD MI450 均熱件內含值約 MI350 的 10 倍（JPM）
- **NVIDIA 為什麼放棄**：Rubin 試過雙片＋鍍金，2Q26 改回單片——雙片壓不住 PCB 翹曲（健策），ASP 只剩約 1/3
- **啟示**：不是單向升級；客戶依封裝翹曲、PCB 翹曲、TIM、功耗、良率選方案
- **台廠**：健策（AMD MI450 雙片）

④ 可拆蓋 Removable：封測時有蓋，組裝時拆掉直貼冷板

同時拿到「有蓋好搬好測」和「無蓋熱阻低」；一次少掉 Lid 與 TIM2 兩層



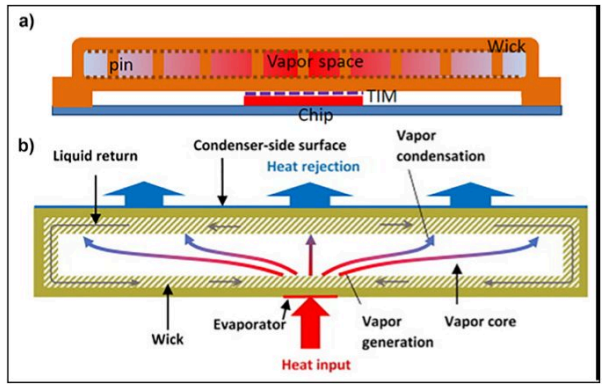
左：單片蓋熱路徑；右：Removable Lid 拆掉 Lid 與 TIM2，冷板凸起接觸面直貼 TIM1.5（凱基 2026-10-07）

步驟與特色

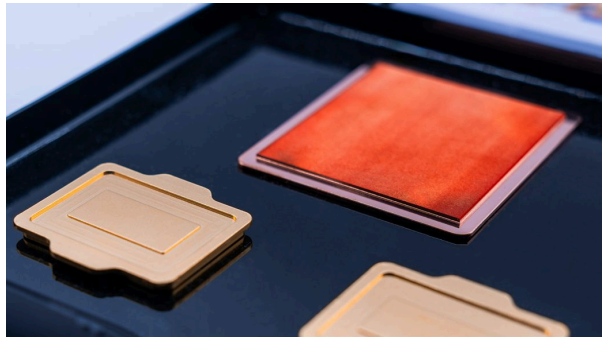
- **為什麼要拆**：蓋子變瓶頸——TSMC 實測有蓋約 2 kW 飽和、無蓋 2.5–3 kW；2.3 kW 示意算例有蓋約 57°C、拆蓋＋微通道約 29°C（預算 50°C）
- **三件組**：Lid＋Stiffener＋螺絲，Lid 鎖在 Stiffener 上
- **步驟**：封裝（Ring、Lid 各一次熱壓）→ 測試、出貨 → ODM 拆螺絲與 Lid → 重塗 TIM1.5（膏＋石墨烯或含銦金屬，兩說）→ 冷板凸起面貼上
- **為什麼不直接無蓋**：NVIDIA 封裝大、功耗高，封測搬運需要蓋子保護與撐平（推論）
- **為什麼不直接 MCL**：漏水整顆報廢、測試標準未定，要到 Feynman；Removable 是 2027 能量產的過渡解
- **責任轉移**：平整度由封裝廠治具 → 組裝廠螺絲鎖附
- **量與價**：今年約 7 萬片；2027 年 800–900 萬顆、ASP ≥US$200（凱基）；>US$250（健策）；台積電設計、健策製造
- **未定**：Rubin Ultra 最快 10–11 月定案（中信）

Lid 材料升級：銅蓋先加鍍層、再加蒸氣腔，鑽石銅與陶瓷還在研發

結構在減層的同時，蓋子本身也在升級；但量產主流到 2027 仍是鍍層銅蓋



均溫蓋 VCL：蓋內有毛細結構與蒸氣腔，晶片熱讓工作液蒸發、在上蓋冷凝再回流（Chip Scale Review 2026-01，AMD 高階處理器）



Element Six 鑽石銅產品：金色 Lid 兩枚與冷板底板（Element Six，2026）

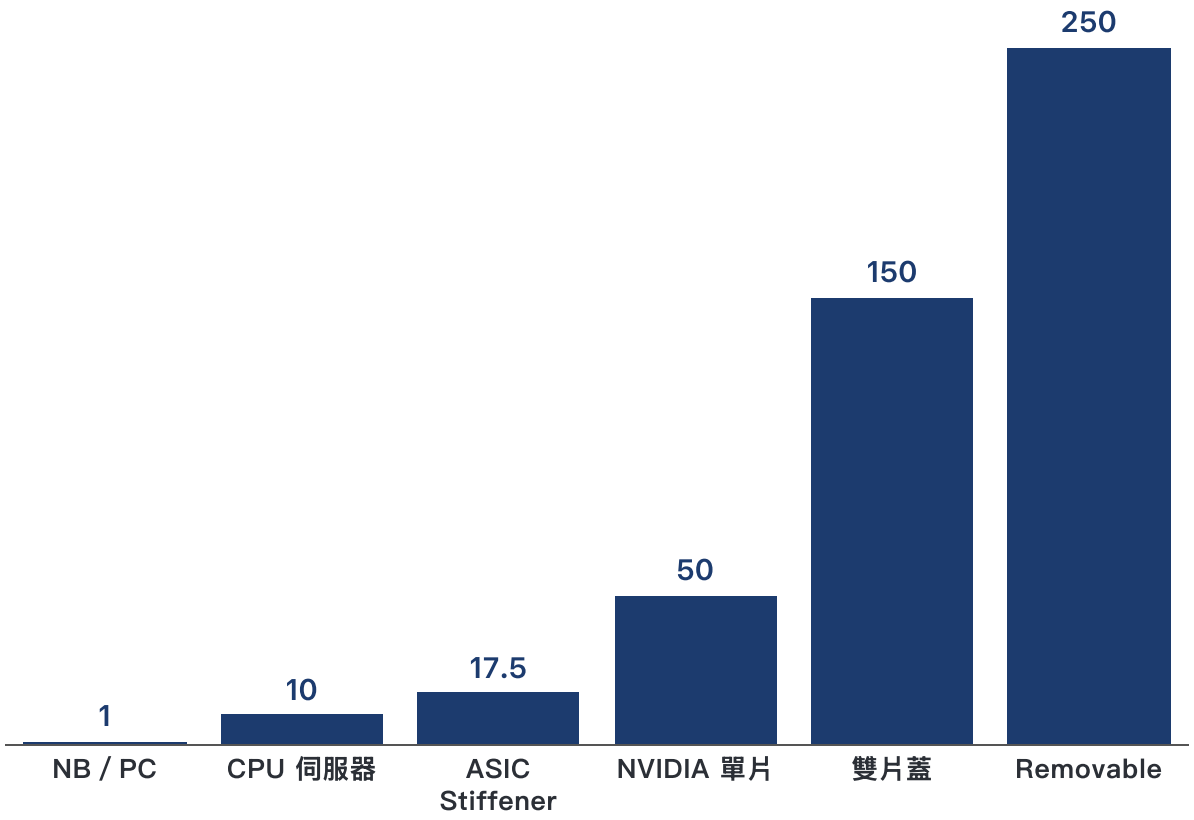
五種 Lid 材料 / 結構

種類	特色	狀態
銅蓋鍍鎳	導熱約 400 W/m·K，好沖壓	主流
銅蓋鍍鎳金	配錮片或液金，防反應、助潤濕	TPU、Microsoft Lid 已用
均溫蓋 VCL	上下雙蓋＋銅柱＋蒸氣腔，靠相變攤平熱點	AMD 高階處理器已用
鑽石銅 Lid	導熱 500—1,000、CTE 6—8.5 接近矽；成本高、難加工	研發；Element Six 有產品
陶瓷 Lid	CTE 匹配、絕緣	中國積極推，量產尚遠

- 終點是 MCL：蓋子裡直接做流道，蓋＝冷板（Feynman）
- 台廠：健策、一詮都列 Lid 與 VC Lid 供應（統一投顧）

Lid 單價階梯：結構每複雜一級，單價跳一倍以上

高階毛利率可 >50%；良率差可造成 10–20 個百分點的毛利率差距



規模與門檻

- 健策：均熱片月產能 >2,000 萬片，高階 NVIDIA 類月 40–50 萬片；6×6 cm 以上近乎獨家
- Rubin Lid 放大到約 10×10 cm；大面積沖壓＋電鍍的平整度「極考驗工藝」
- 沖床日本訂製交期 6–9 個月、電鍍設備自製 3–6 個月
- JPM：B300 單片 0.6x → Rubin 單片 1x → Rubin Ultra Removable 4–5x；AMD MI450 雙片較 MI350 約 10 倍
- MCL：單價約現行 Lid 的 9–10 倍（JPM，經財訊）

資料來源：健策私訪 2026-09-18；統一投顧 2026-07-31；JPM 2026-09-29；財訊（MCL 9–10 倍，引 JPM）

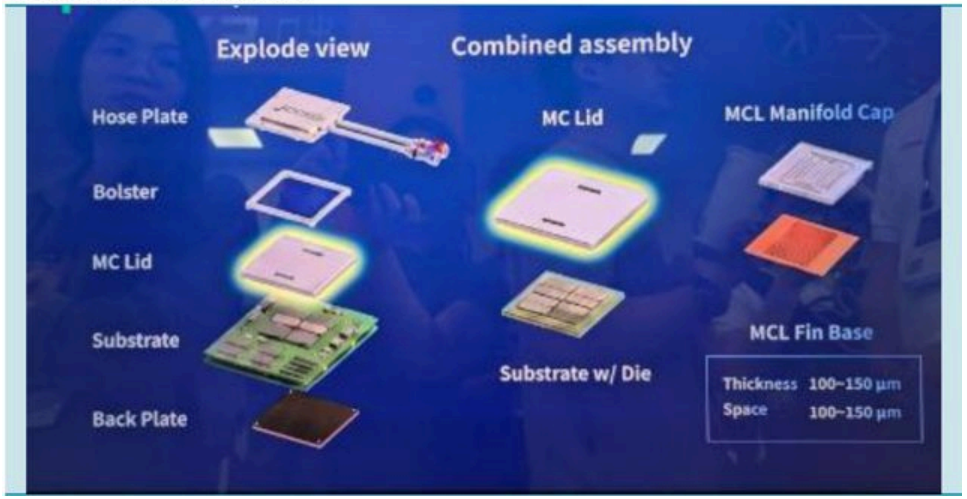
MCL：把冷板做進蓋子，延到 Feynman

熱路徑只剩晶片→TIM1→MCL，但一漏水就整顆昂貴晶片報廢



健策 Computex 2026 展位：Micro-Channel Lid 實物，封裝上的銀色蓋板接兩條軟管（展場照，經 X 用戶 @Arunabh85992578）

圖表 6：健策 MCL 產品架構



健策 MCL 爆炸圖：Hose Plate、Bolster、MC Lid、載板、Back Plate；右下 MCL Fin Base 厚度與間距 100–150 μm（健策 Computex 2026 展板，經富邦）

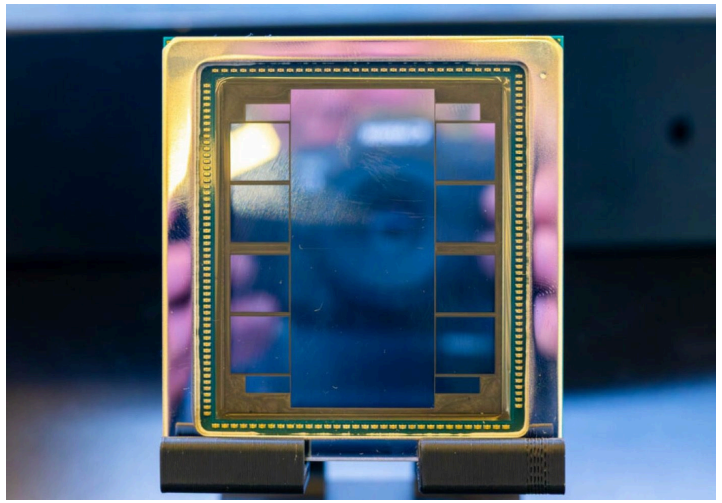
為什麼還沒量產

- 漏液＝整組報廢，客戶不願承擔（專家不看好封裝級微通道）
- 沒有測試標準：灌水壓力、流速、良品定義與測試設備都還沒開發完
- 需要專屬 handler，鴻勁最快 4Q26 備妥；組裝預計由 CoWoS 廠做，責任要重劃
- 時程：原預期 Rubin Ultra → 延到 Feynman（一詮 07–23）；健策：要等 >3 kW 且 R-Lid 的 TIM 熱阻變瓶頸
- 誰卡位：健策研發領先、奇鋐不看好；一詮早期參與

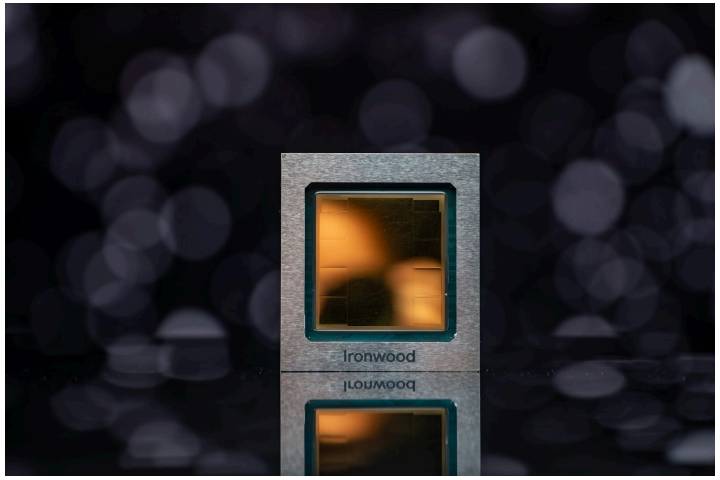
資料來源：富邦 2026-07-21（健策 Computex 展板）；CTBC 2026-07-23；中信 2026-09-17；野村 2026-07-24；專家座談 2026-10-14

無蓋：拿掉蓋子就是晶粒加 HBM；Google TPU 直接這樣上冷板

ASIC 約 1 kW 時用最簡單的結構；鋼片直接焊到冷板，熱路徑最短



AMD MI350 封裝拿掉蓋子的樣子：中央運算晶粒、兩側 8 顆 HBM，外圈為載板與被動元件（ServeTheHome，2025–06）



TPU v7 Ironwood 封裝：無蓋，金色裸晶粒外圍一圈髮絲紋金屬補強環（Google）

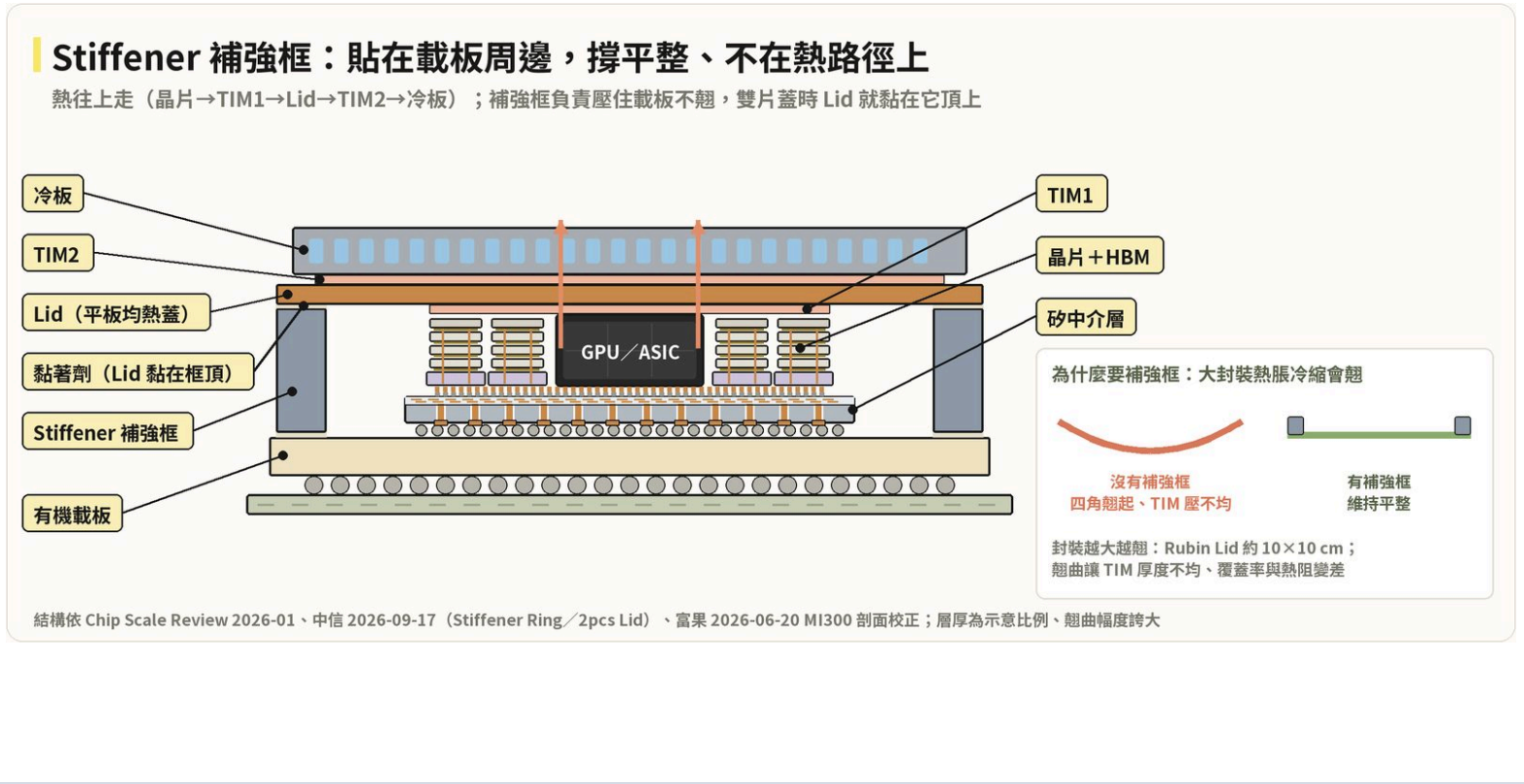
為什麼 ASIC 可以不用蓋

- 1 kW 級熱通量低，晶片直接貼冷板就夠；健策：ASIC 往 2 kW 後才會升級 Two-piece / Removable
- TPU v8 把兩層介質縮成一層：鋼薄片直接接水冷板（匯鑽科）
- 代價：冷板接觸面要鍍鎳金；晶片直接受冷板壓力，平整度要更準
- 專家（10–14）：長期 NVIDIA / AMD 也可能拿掉 Lid 只剩 Stiffener——對 Lid 廠是下行風險

資料來源：Google 官方照片（Ironwood）；ServeTheHome（AMD MI350）；匯鑽科法說 2026–07–21；凱基；健策私訪 2026–09–18

翹曲：大封裝一彎，TIM 就不均

Stiffener 不在熱路徑上，卻決定 TIM 能不能壓平



雙片蓋疊構：補強框貼在載板周邊，平板 Lid 黏在框頂；右下為有無補強框的翹曲對照（本簡報繪製）

翹曲怎麼影響散熱

- 封裝越大越翹 → TIM 厚度不均、覆蓋率下降、Lid 或冷板接觸不良
- Removable Lid 把平整度責任從封裝廠治具，轉到組裝廠的螺絲鎖固（竑騰）
- Intel EMIB 有翹曲問題但無法採用 Removable Lid（健策）
- 客戶依封裝翹曲、PCB 翹曲、TIM、功耗、封裝良率選方案，不是單向的世代替換
- 鋼 Heat-Spring 圖案化可容許 >150 μm 翹曲，是 TIM1.5 的解法之一

資料來源：技術_Stiffener；健策私訪 2026-09-18；竑騰座談 2026-08-20；ICEPT 2024

TIM 往哪走、鍍金是不是趨勢：銦先走，液金未過關，鍍金跟著金屬 TIM

金屬 TIM 是方向；但鍍金只綁「焊接式銦」與「液態金屬」，NVIDIA 要看 Rubin Ultra 是否改金屬 TIM

TIM 的方向

時間	主流	依據
2026–27 NVIDIA	石墨或 PCM；拆蓋後膏＋石墨烯或含銦金屬	液金外溢；出貨時程優先
2026–27 TPU	銦片直焊冷板	熱阻最低，已在 PVT
Rubin Ultra	可能金屬 TIM（未定）	奇鋐；緯穎雙面冷板樣品標液金
2028+	矽內微流道，不需要 TIM	TSMC 實測 2–5 kW

- **銦較成熟**：熱循環 2,000 次、150°C 1,000 h 通過；TSMC 實測銦 TIM >1,200 W、Tj 105°C
- **液金熱阻最低但未過關**：pump-out、氧化變多孔、腐蝕、外溢短路

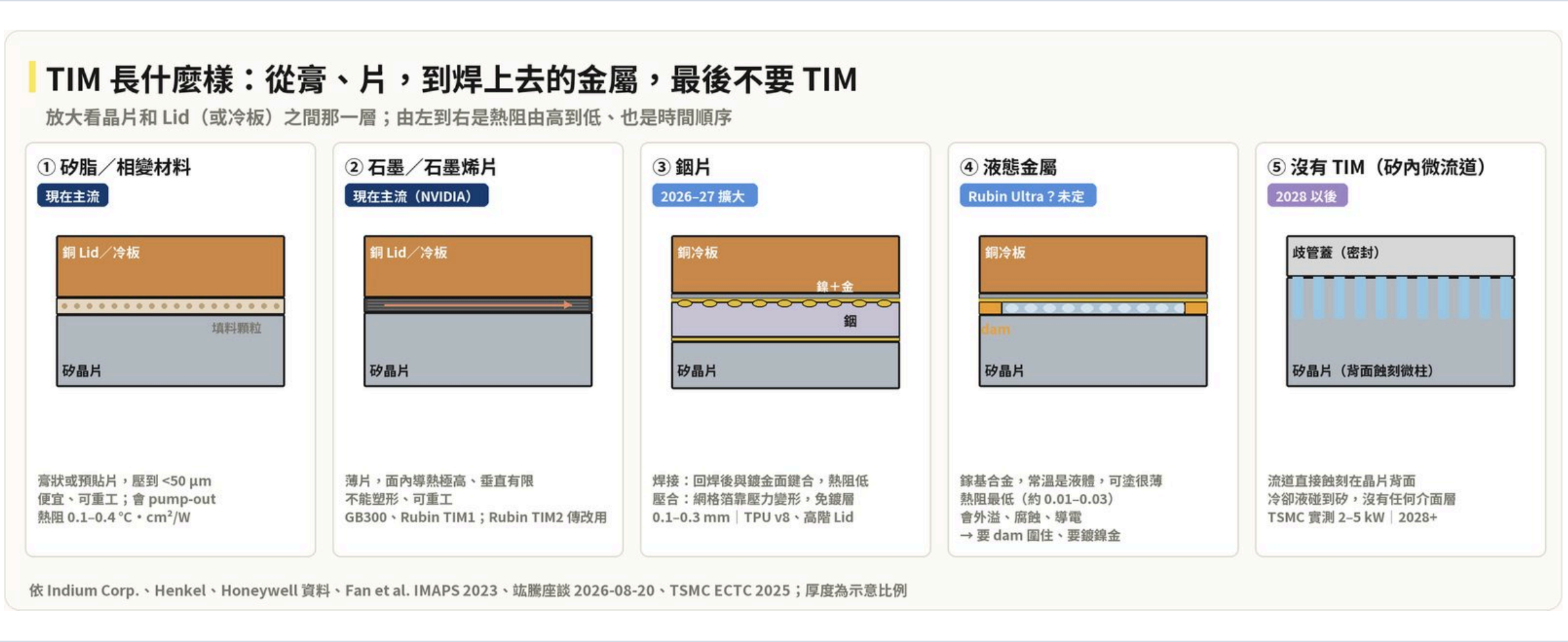
鍍金是不是趨勢：有條件的是

- **要鍍**：焊接式銦、液態金屬 → 鎳阻障＋金防氧化
- **不一定要鍍**：壓合式銦片（Heat-Spring）免金屬化；銦先貼在 Lid 上的做法也可免局部鍍金（AMD 2009）；矽脂、PCM、石墨都不用
- **鎳幾乎一定要鍍**：NVIDIA GPU 冷板目前認證的就是鍍鎳
- **判斷**：ASIC（TPU、Microsoft Lid）已確定；NVIDIA 的開關是 Rubin Ultra 是否改金屬 TIM
- **誰能鍍**：冷板廠多外包（奇鋐長期才自製）；自有鍍金的是 Lid 廠（健策、一詮）；專業代工匯鑽科

資料來源：本簡報整理；Indium Corp. 資料表；TSMC ECTC 2025；Fan et al. IMAPS 2023；AMD IMAPS 2009；匯鑽科、奇鋐、JPM、富邦

TIM 怎麼演進：從膏、片，到焊上去的金屬，最後不要 TIM

左到右熱阻由高到低，也是時間順序；鍍鎳金只有③④需要



五種 TIM 放大剖面：矽脂 / PCM、石墨片、銦片、液態金屬、無 TIM（本簡報繪製）

資料來源：自繪圖依 Indium Corp.、Henkel、Honeywell、Fan et al. IMAPS 2023、竑騰座談 2026–08–20、TSMC ECTC 2025

① ② 矽脂、相變材料、石墨片：便宜、可重工，NVIDIA 現在退回這裡

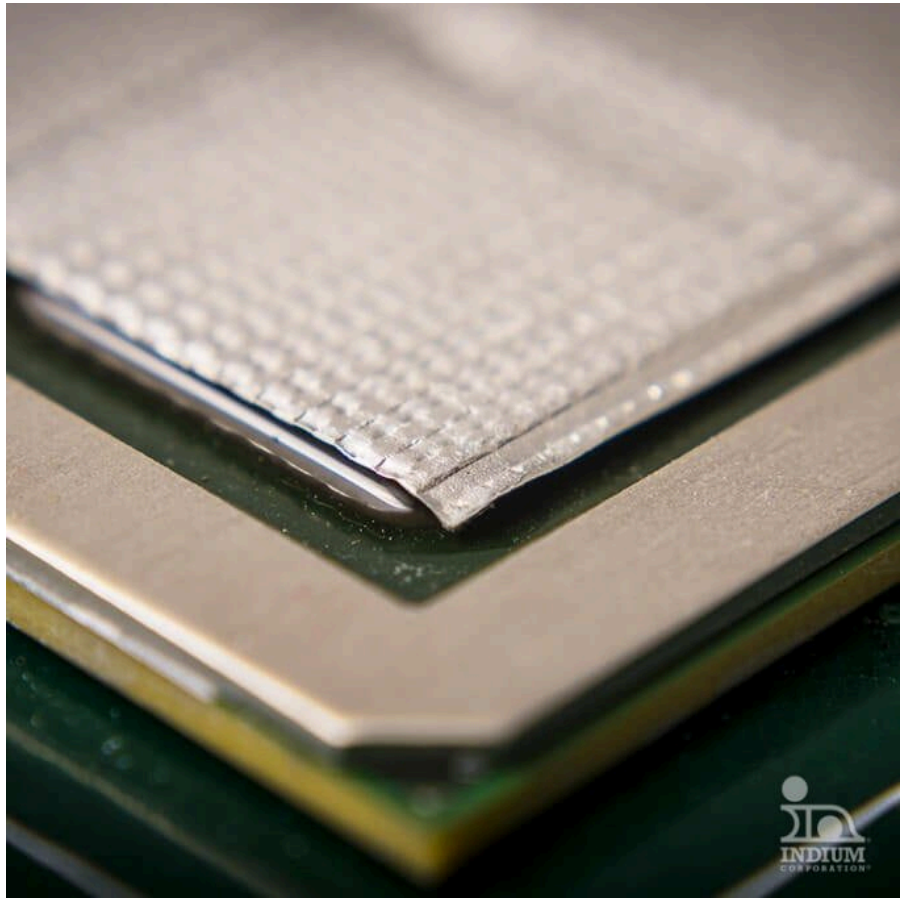
共同點：不需要鍍層、可重工、量產成熟；缺點是熱阻高，單晶粒超過約 850 W 就吃力

	矽脂	相變材料 PCM	石墨 / 石墨烯片
長相	灰色膏，含導熱填料顆粒，現場點塗	常溫是固態薄片、可預貼，45°C 以上軟化填縫	黑色薄片，面內導熱極高、垂直方向有限
熱阻 °C·cm²/W	0.10—0.40	紙面 0.04—0.06；實際 0.3—0.7	—
優點	最便宜、最薄	抗 pump-out、乾淨、好重工	不流動、不腐蝕、好重工
缺點	熱循環會被擠出（pump-out）、乾涸	需要壓力與溫度才壓得薄	不能塑形，翹曲大時貼不實
誰在用	TIM2 主流；Removable Lid 拆蓋後塗膏＋鋪石墨烯	Rubin TIM2 傳改用（匯鑽科）	GB300、Rubin TIM1；Rubin TIM2 傳改用（富邦）

Henkel 實例：兩款矽脂在 −50~150°C 熱衝擊 600—800 小時失效，相變膏超過 1,000 小時仍正常。供應商多為海外：Shin-Etsu、Henkel、Honeywell、Laird；台廠勤凱做 TIM1 半燒結膠。

TIM 實物：銦片壓在晶片上，表面壓出網格

金屬 TIM 是一片軟金屬箔；壓合式銦片靠表面網格吸收翹曲，不需回焊



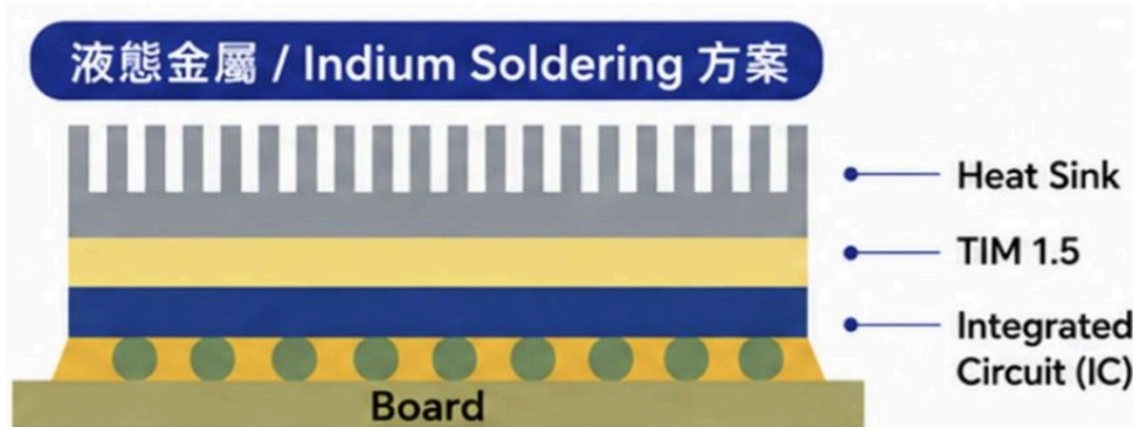
銦 Heat–Spring 放在封裝上：表面網格壓紋讓它在 20–40 psi 下塑性變形填縫（Indium Corporation）

金屬 TIM 的四種形式

- **焊接式 sTIM**：銦或銦銀預成型片，回焊後與晶粒、Lid 形成冶金鍵合；熱阻最低，要鍍鎳金
- **壓合式 Heat–Spring**：網格壓紋銦箔，靠鎖固壓力塑性變形；免回焊、可重工、可回收
- **液態金屬**：鎵基合金，常溫就是液體；要 dam 圍住、要鎳金阻障
- **金屬相變合金**：固態預成型，受熱熔化潤濕；介面氧化是挑戰
- 厚度：最薄 0.1 mm；HSx 型可容許 >150 μm 翹曲（Indium 資料表）

④ 液態金屬：熱阻最低，但還沒過可靠度這關

Rubin 原本要用、因外溢退回；若 Rubin Ultra 改回金屬 TIM，它和銦片是兩個候選



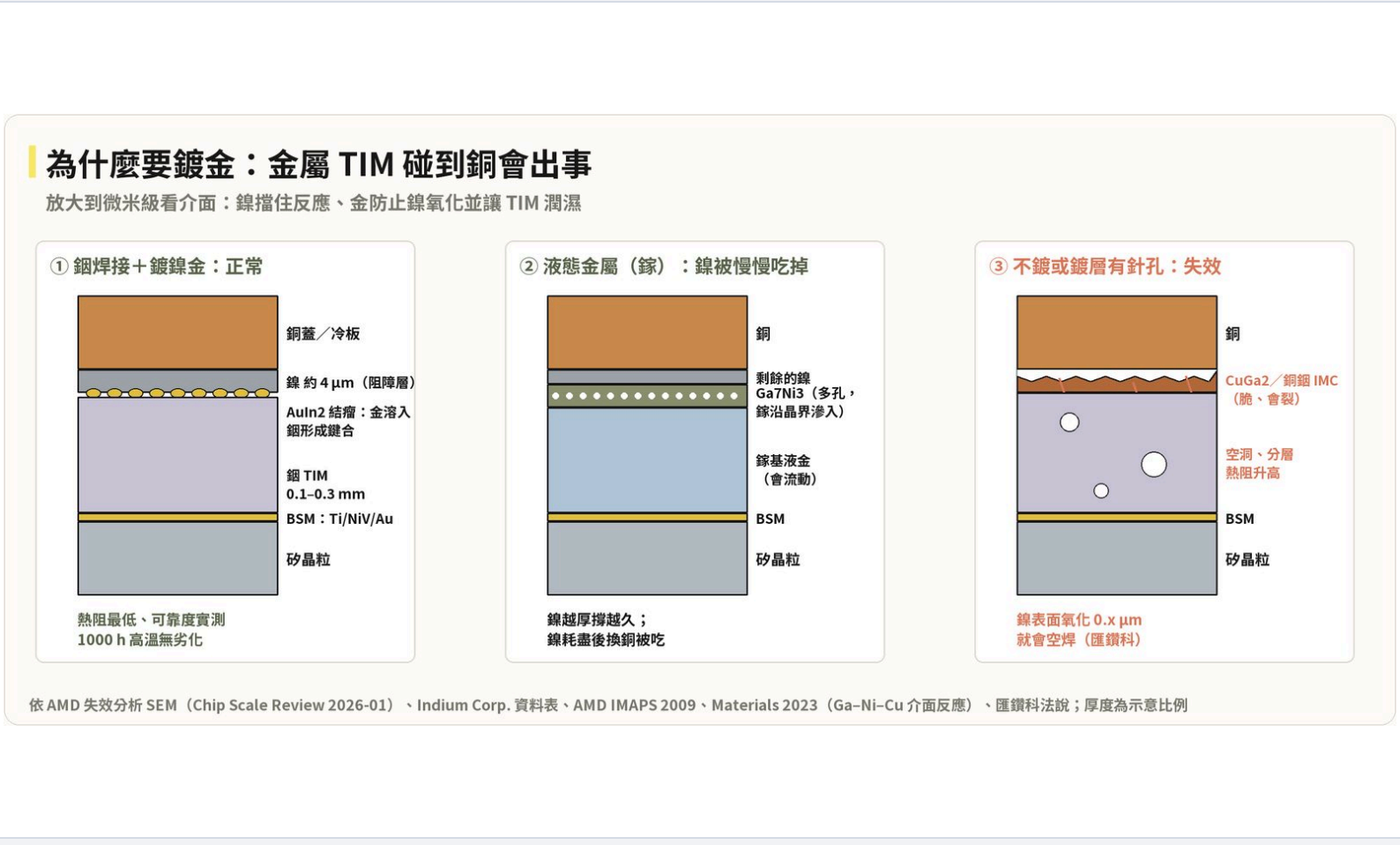
液態金屬 / 銦焊方案：拿掉 Lid，晶片與散熱件之間只剩一層 TIM1.5（匯鑽科法說簡報 2026-07-21）

特色

- **長相**：鎵基合金，常溫是銀色液體，塗得比膏還薄
- **熱阻**：約 0.01–0.03 °C·cm²/W，最低
- **問題**：會流動外溢、導電會短路、腐蝕銅與鋁、85°C 老化後氧化變多孔、熱循環 pump-out
- **配套**：四周要用 dam 或 UV 膠圍住（竑騰）；接觸面要鍍鎳金
- **Rubin 的經驗**：原規劃 TIM2 用液金，組裝時被擠壓外溢、滲漏腐蝕 → 改回石墨或 PCM
- **下一次機會**：Rubin Ultra（奇鋐稱仍可能用 metal TIM；緯穎雙面冷板樣品標示液金）
- **為什麼要鍍鎳金**：鎵會把鎳吃成多孔層、鎳耗盡後換銅被吃（見下頁）

為什麼要鍍：銅、銦、鎵放在一起會反應

鎳是阻障層、金是防氧化與潤濕層；只有「焊接式銦」和「液態金屬」才需要



三種介面放大剖面：銦焊接＋鍍鎳金（正常）、液態金屬消耗鎳、不鍍或針孔導致脆性化合物與空洞（本簡報繪製）

理由鏈

- 想降熱阻 → TIM 從矽脂換成銦或液金 → 金屬 TIM 直接碰到銅
- 銦＋銅：隨溫度、時間、壓力生成銦銅化合物，脆化破裂（匯鑽科）
- 鎵＋銅：生成 CuGa2；鎳被鎵吃成多孔 Ga7Ni3，鎳耗盡後換銅被吃
- 鎳：擋反應，但會氧化，0.x μm 氧化層就空焊
- 金：防鎳氧化、讓熔融銦潤濕，焊接時溶入銦成 AuIn2
- 壓合銦片、矽脂、PCM、石墨都不需鍍金——NVIDIA 退回石墨 / PCM，鍍金需求就消失

各家現況：NVIDIA 鍍金延後或取消，Google TPU 照走

兩條線分開追：NVIDIA 退回不需鍍金的材料，TPU 因為用銦片必須鍍

日期	NVIDIA（Rubin）	Google（TPU v8）
05–14	奇鋐：鍍金水冷板「正與客戶最終確認」，前期外包	—
05–21	雙片蓋＋鍍金改回單片蓋	—
07–21	匯鑽科：液金改 PCM 膜	取消上蓋、銦片直焊冷板，需鍍金
07–22	channel check：VR 鍍金水冷板確定延後	—
08–31	**中信：「取消使用鍍金水冷板」**	**—**
09–15	匯鑽科：GPU 水冷板只談鍍鎳、認證中	EVT / DVT 完成、即將 PVT
09–30	JPM：Rubin Ultra 雙面＋鑽石銅，未談鍍金	JPM：因金屬 TIM 而鍍金；每 tray 4 大鍍金＋8 小

各家用不用鍍金

客戶	現況
Google TPU v8	銦片直焊冷板 → 冷板鍍鎳金，09 月 PVT
Microsoft	高階 Lid 用銦片＋鍍金（一詮）
NVIDIA Rubin	TIM1 石墨烯、TIM2 石墨 / PCM → 冷板只鍍鎳
NVIDIA Rubin Ultra	未定：改液金才回到鍍金
鍍層規格	鎳約 4.4 μm；金 0.035—0.2 μm

金太厚會生成過多脆性 AuIn2，所以金層很薄

結論：Rubin 世代不鍍金的機率高；Rubin Ultra 若改金屬 TIM 才會回來（匯鑽科稱「據了解」仍鍍金，僅單一來源）

資料來源：奇鋐法說 05–14；SemiAnalysis 05–20；康和 05–21；匯鑽科私訪 02–11、法說 07–21、論壇 09–15；channel check 07–22；中信 08–31；JPM 09–30；Intel 2007；Indium

各家電鍍與客戶：Lid 廠與冷板廠多半自鍍，奇鋐的 TPU 鍍金外包給匯鑽科

誰有電鍍線、接誰的單、目前狀況

公司	鍍層能力	客戶與路徑	狀況
健策 3653	沖壓＋電鍍垂直整合，配方自研、設備自製，含鍍金	NVIDIA、AMD、Intel、ASIC 的 Lid 與 Stiffener	NVIDIA Lid 目前只鍍鎳
雙鴻 3324	泰國廠沖壓 / 鍛造 / 電鍍全製程；鍍金能力未揭露	NVIDIA、美系 CSP 的冷板與分歧管	VR 冷板重送認證，4Q26 有望小量
一詮 2486	自有電鍍與鍍金後段；子公司立誠新增鍍鎳線	Microsoft 高階 Lid（鋼片＋鍍金）、TPU、AWS	Microsoft 鍍金 Lid（CTBC 07–23 口徑）
順德 2351	導線架電鍍；南投廠所在工業區有電鍍牌照	均熱片四型含 MCL，美系客戶	光阻式電鍍線送樣
奇鋐 3017	鍍金前期外包、長期自製	Google TPU 冷板鍍金外包匯鑽科	TPU 4Q26 放量
匯鑽科 8431	專業電鍍代工：鍍鎳、化學鎳、鎳上局部鍍軟金	TPU 經奇鋐；NVIDIA 經全億大（2/11 私訪說法；9 月口徑為 GPU 鍍鎳認證中）	TPU 09 月 PVT；GPU 鍍鎳認證中

資料來源：匯鑽科法說 07–21、私訪 02–11、論壇 09–15；健策私訪 09–18、富邦 06–27；CTBC 一詮 07–23；順德 08–25；奇鋐法說 05–14；工商時報 2026–05–05

材料比較與選用門檻：熱性能驅動用金屬，成本驅動用聚合物

單晶粒超過約 850 W，傳統聚合物 TIM 就很難撐；紙面熱阻與實際封裝可差 5–10 倍

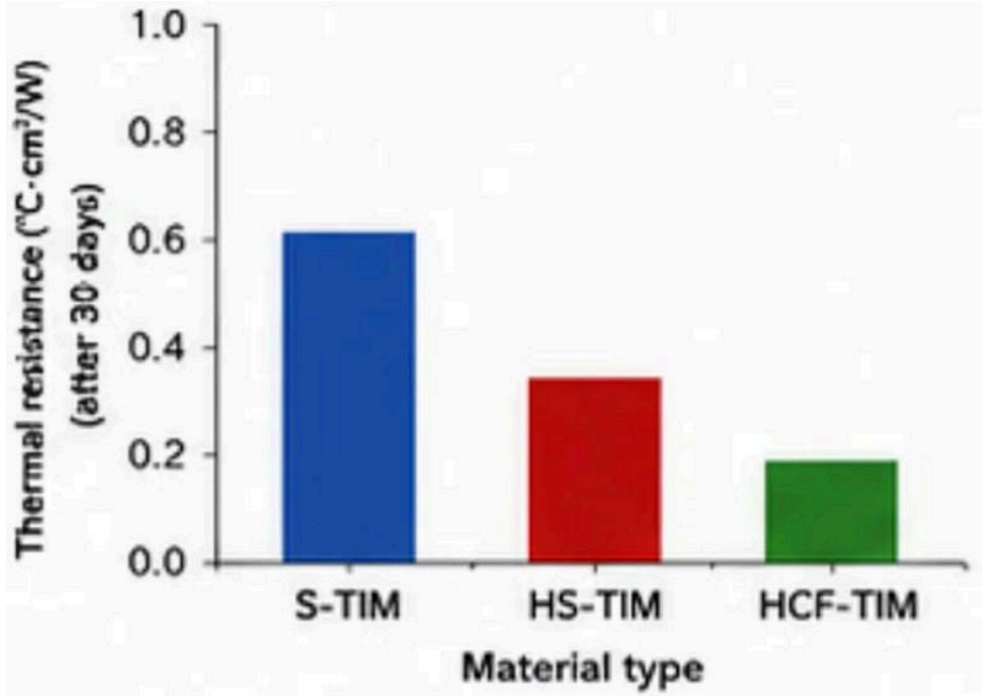
材料	面積熱阻 °C·cm²/W	主要風險	用在哪	何時選它
矽脂	0.10–0.40	pump-out、乾涸	TIM2 主流；R-Lid 拆蓋後	預算 >0.3（<50 W/cm²），成本優先
相變材料 PCM	0.04–0.06（紙面）/ 0.3–0.7（實際）	熱循環	TIM2；Rubin 傳改用	0.1–0.3（50–100 W/cm²），要抗 pump-out
石墨 / 石墨烯片	—（垂直導熱有限）	不能塑形	GB300、Rubin TIM1	要可重工、量產優先
銦片（焊接）	**約 0.05**	**需鍍鎳金、回焊空洞**	**TPU v8、高階 Lid**	**0.05–0.1（>100 W/cm² 或 >850 W）**
銦 Heat-Spring（壓合）	約 0.05	需 20–40 psi 夾持	TIM1.5、燒機測試	同上，且要可重工、免鍍層
液態金屬	約 0.01–0.03	外溢、腐蝕、導電	Rubin 原規劃 TIM2	熱阻最低，但可靠度未過關
無 TIM	—	防漏、良率	矽內微流道（2028+）	>300 W/cm²

Henkel 實例：兩款矽脂在 −50~150° C 熱衝擊 600–800 小時失效，相變膏 >1,000 小時正常。Indium：總熱阻常由界面接觸熱阻主導，「潤濕」才是關鍵。

資料來源：Virmani & Chatterjee（2025）；Indium Corp. 資料表與部落格；Honeywell PTM 型錄；Henkel 2024；Fan et al. IMAPS 2023

可靠度：真正淘汰材料的不是導熱係數，是 1,000 小時之後

TIM 的驗證要跑熱循環、高溫儲存、高溫高濕，一輪就是好幾個月



SPIL 液金複合 TIM 30 天後熱阻：一般 S-TIM 0.61、HS-TIM 0.34、HCF-TIM 0.19 °C·cm²/W（SPIL，ECTC 2026，© SemiAnalysis）

一手可靠度數據

- 銦 sTIM：0—100°C 熱循環 2,000 次無分層；150°C 1,000 h 劣化極小；空洞 <1%（Indium）
- AMD 2009：125°C 1,000 h 熱阻無顯著變化；IMC 由 0.46 長到 4.75 μm 但不影響可靠度
- Intel 2007：金層 0.035—0.2 μm，115 次溫度循環 Rjc 最多劣化約 1.7%
- 超大 FCBGA：回焊與 1,000 次熱循環後銦覆蓋率下降，主因翹曲與回焊裂紋（ICEPT 2024）
- 純銦熔點 157°C，後續球附回焊可能再熔；加銀（InAg）可降空洞與翹曲（EPTC 2024）
- SPIL：150°C 1,000 h 覆蓋率 HCF 95% vs HS 75%

資料來源：Indium Corp. sTIM 資料表；AMD IMAPS 2009；Intel InterPACK 2007；ICEPT 2024；EPTC 2024；SPIL ECTC 2026（經 SemiAnalysis）；Chip Scale Review 2026-01

各平台實際選擇：NVIDIA 退回保守材料，Google 直接上銦

同樣 1–2 kW，選擇卻相反：一個優先量產，一個優先熱阻

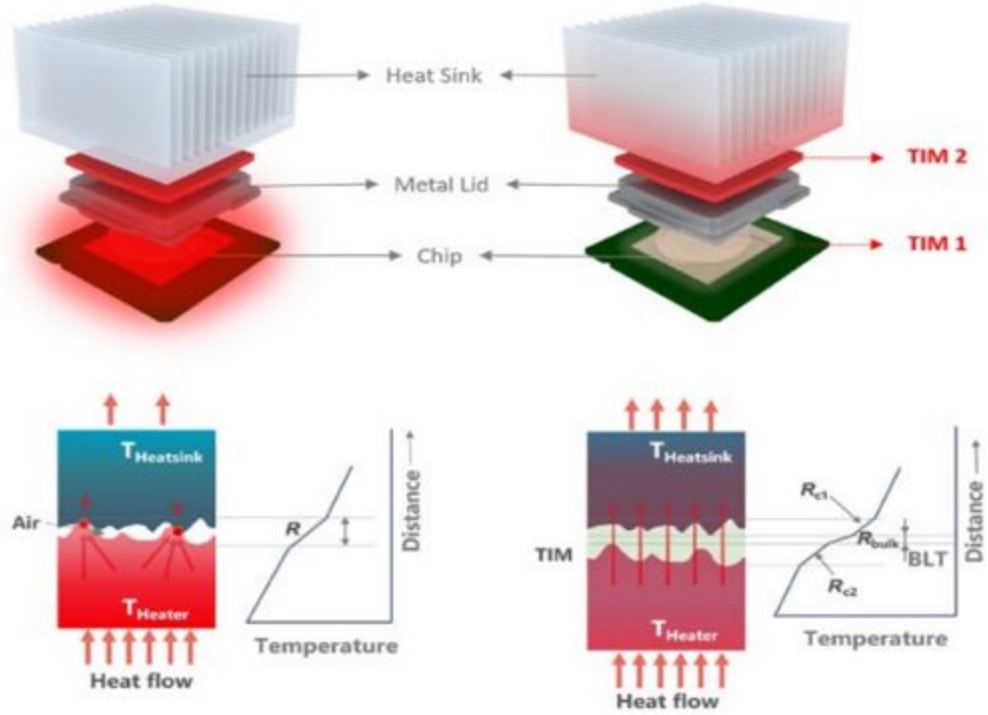
平台	TIM1	TIM2 / TIM1.5	選用理由	信心
GB300	石墨烯	—	均熱片維持石墨烯封裝	券商
Rubin（單片蓋）	**石墨烯**	**原液金 → 石墨（富邦）或 PCM 膜（匯鑽科）**	**液金組裝時擠壓外溢、滲漏腐蝕；NVIDIA 更重出貨時程**	**二手，兩說並列**
Rubin Removable Lid	封裝段 TIM1	拆蓋後 TIM1.5：散熱膏＋石墨烯，或含銦金屬（兩說）	少一層 Lid 與 TIM2	待確認
Rubin Ultra	—	可能用金屬 TIM（奇鋐）；雙面冷板圖示液金	熱通量更高	未定案
Google TPU v8	**銦片**	**無 TIM2：銦片直焊冷板（兩層縮一層）**	**熱阻最低，代價是鍍金與焊接製程**	**公司＋券商**
Microsoft 高階 Lid	銦片＋Lid 鍍金	—	一詮供貨，ASP 比 Grace Lid 高 ⩾50%	券商
AWS / Meta ASIC	—	Stiffener＋TIM1.5（材料未載明）	約 1 kW，簡單結構就夠	專家

相關：竑騰 7751（TIM1 貼合設備）｜萬潤 6187（點膠 / 熱壓）｜印能 7734（除泡）｜一詮 2486（銦片 Lid）｜匯鑽科 8431（鍍金）

資料來源：富邦 2026-06-27；匯鑽科法說 2026-07-21；奇鋐法人交流 2026-05-29；JPM 2026-09-30；CTBC 2026-07-23；供應鏈調查 2026-09-29

TIM 製程：點膠、植片、壓合、回焊、檢查

金屬 TIM 讓設備從「點膠」變成「整線」，覆蓋率與空洞成為驗收指標



上：Heat Sink / Metal Lid / TIM2 / TIM1 / Chip 疊構；下：TIM 的界面熱阻 Rc1、Rc2 與本體 Rbulk 隨 BLT 變化（BofA 2026-07-13）

各段設備與門檻

- 竑騰：點膠→植片→壓合 5 台串線，單價 NT$2,000–3,600 萬；液金外溢用四周噴 UV 膠阻絕；在手訂單上半年翻倍、交期 4→6 個月
- 錩片要上助焊劑、真空回焊（>156.6°C）、X-ray / AOI 檢 void 與 BLT
- 萬潤：film / metal / paste TIM 貼附與熱壓；oS 點膠市占 70–80%
- 印能：石墨烯 / 錩片貼合後真空除泡
- Removable Lid 多兩道：Ring 與 Lid 各一次熱加壓，封裝廠 2027 年中建置

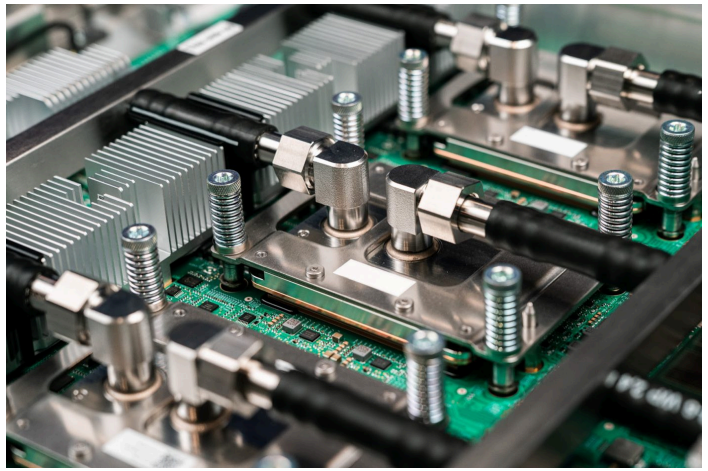
資料來源：竑騰座談 2026-05-18 / 08-20；康和 2026-05-21；BofA（萬潤）2026-07-13；印能 2026-09-12；Indium Corp.

冷板：流道從 1–3 mm 縮到 100 μm

微通道冷板（MCCP）已量產；Rubin 世代通道間距 150 → 100 μm



水冷板拆開：左為底座上的密齒流道，右為上蓋與進出水接頭（散熱產業簡報 2026-06-30）



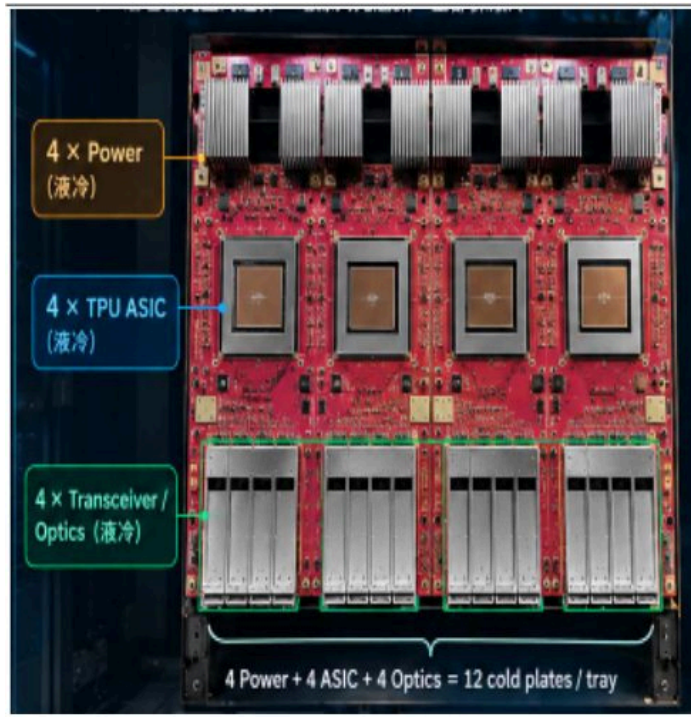
Google 液冷板實裝：直角快接頭＋軟管、彈簧螺柱鎖附，冷板側邊可見銅色接觸邊（Google）

規格與門檻

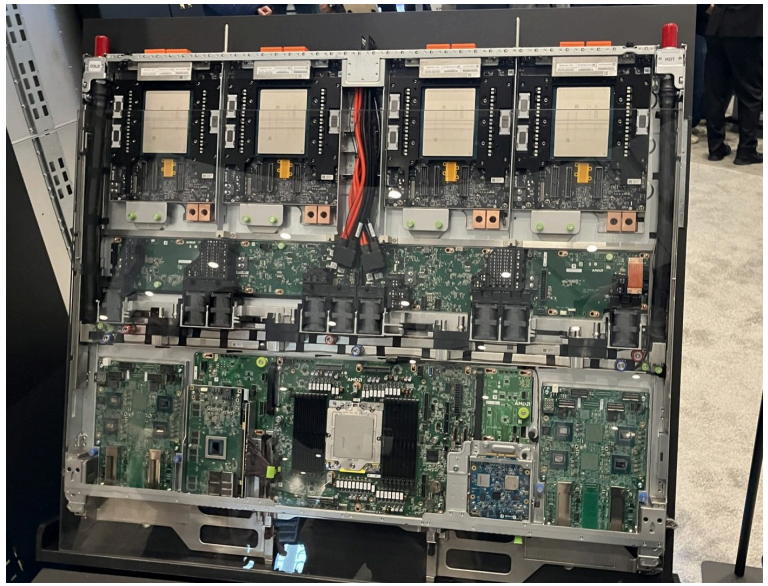
- 流道 80–300 μm；擴散接合或精密蝕刻；清潔度 VDA 19.1 / ISO 16232
- 氦測漏 ≤10^{-9} mbar·L/s；工作 0.4 MPa、耐壓 3.0 MPa+；平面度 ≤0.1 mm/m
- ASP：MCCP 約 US$150–200；VR200 冷板因標準化 $280 → $150
- 單相冷板：專家稱可解 2,000 W 以上，奇鋐稱 NVIDIA 架構下可達 3,500 W
- 漏水風險讓客戶只選賠得起的大廠：奇鋐與 Cooler Master 近乎壟斷

冷板用量：每個 tray 從 2 片變 12 片

晶片之外，電源、光模組、交換晶片也開始上冷板



TPU v8 tray：4 組電源、4 顆 TPU、4 組光模組全部液冷，共 12 片冷板（凱基）



AMD Helios 運算托盤展品：4 顆 Instinct GPU 各接一對銅色冷板進出水塊，兩側粗管為冷熱水（ServeTheHome，2026）

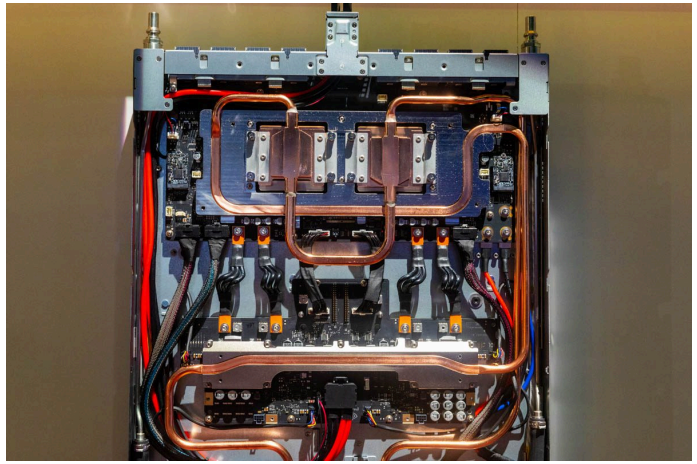
每 tray 冷板數與價值

平台	冷板	冷卻內含
VR200	11 片	—
TPU v8	12 片（4 大鍍金＋8 小）	US$2–2.5k
Trn3	8 片＋1 片底板	US$3–3.5k
MI455	5 組＋分歧管	雙面約 US$3k
Rubin Ultra	上半 tray 2 → 6 片	US$3–3.5k（+30–50%）

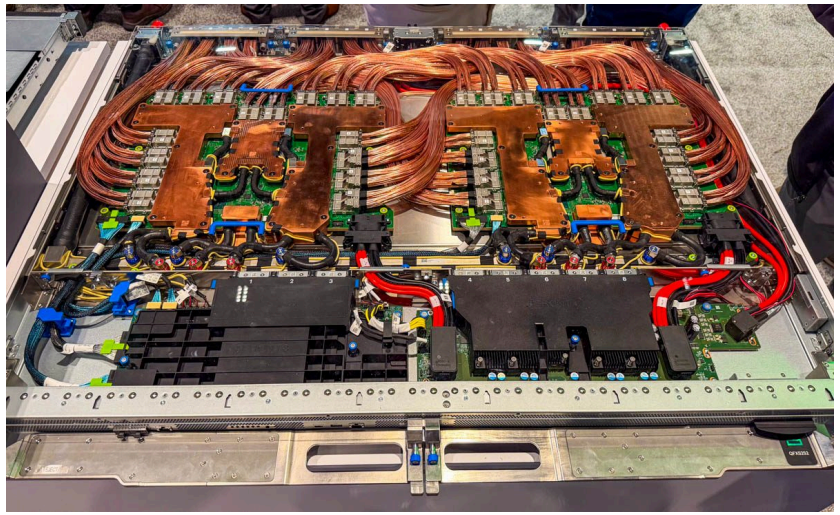
資料來源：凱基（TPU v8 tray）；JPM 2026-09-30；專家座談 2026-10-14；ServeTheHome（AMD Helios）

交換晶片也上冷板：從 NVLink Switch 到乙太網交換器

GB300 每顆 switch 晶片各一片冷板；VR200 整板一個冷板模組；AMD Helios 的乙太網交換 tray 也全面上冷板



GB300 NVLink Switch tray 開蓋：中上兩塊銅冷板各蓋一顆 switch 晶片，銅硬管環繞（ServeTheHome，2025-04）



AMD Helios 的 HPE-Juniper QFX5252 交換 tray：四塊 T 形銅冷板蓋住 Tomahawk 6 與 retimer，前方仍有風扇（ServeTheHome，OCP 2026）

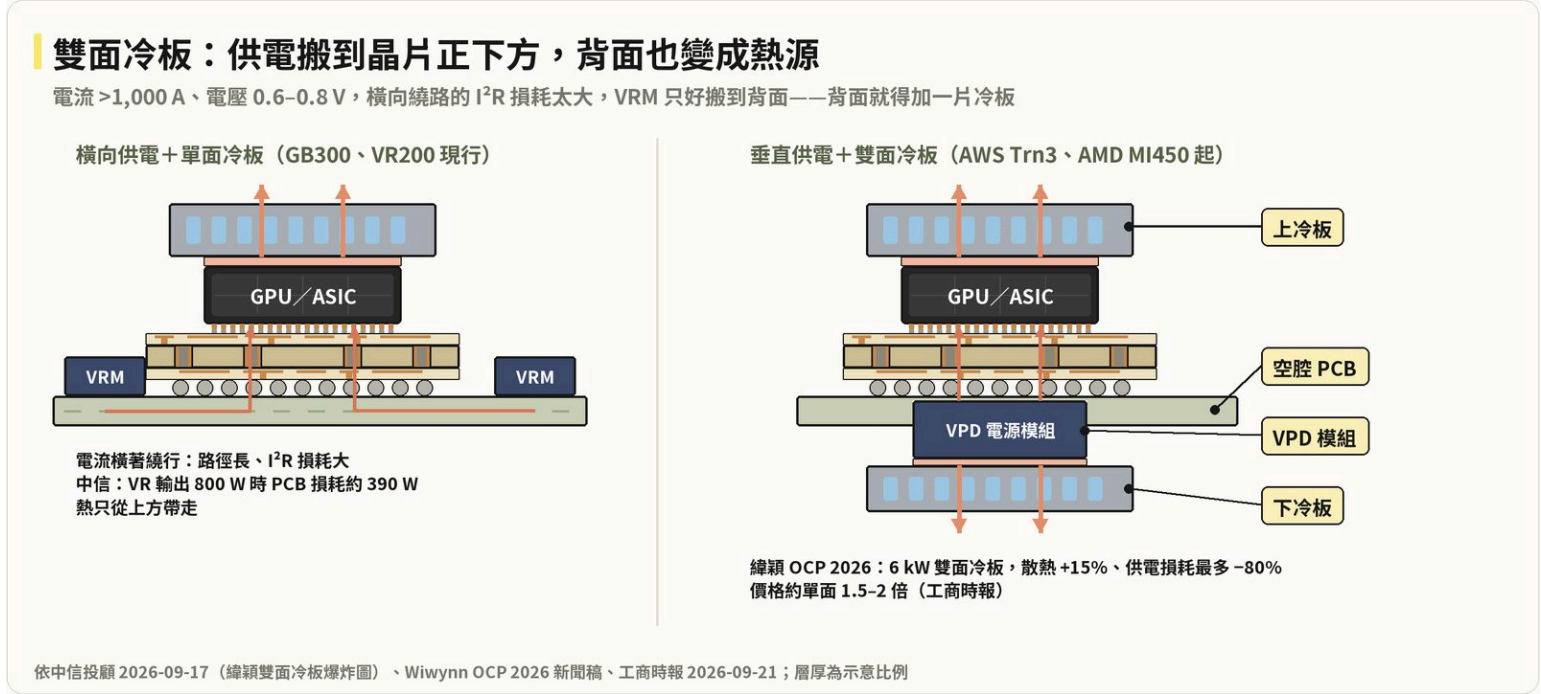
重點

- NVLink Switch tray：GB300 每顆 IC 2 片冷板 → VR200 整板單一大冷板、快接頭減到 6 個 → VRU 1.5U 雙層板、2 個冷板模組
- VR 交換 tray 冷板奇鋐份額逾 5 成（JPM）
- AMD Helios（MI450）switch tray 約 7 kW、液冷
- 乙太網交換器原本是風冷大散熱片；Helios 的 TH6 tray 已改冷板，HPE Slingshot 400 連光模組都液冷

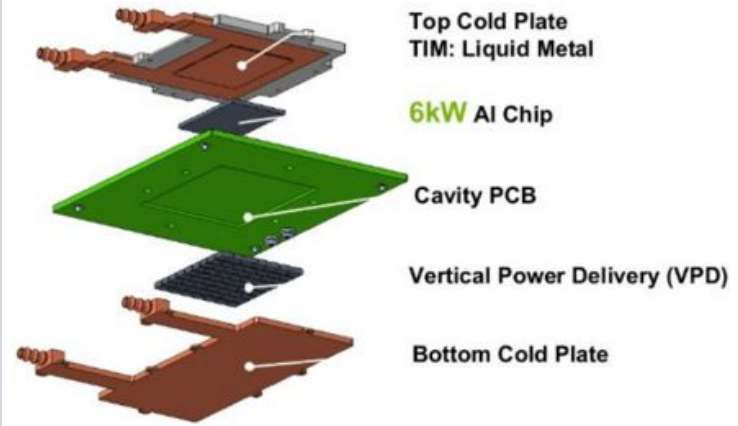
資料來源：ServeTheHome（GB300 NVLink Switch tray 2025-04；Helios QFX5252 2026-10-15、switch tray 2026-08-24）；JPM 2026-09-30

雙面冷板：供電搬到晶片背面，背面也要冷卻

AWS Trn3、AMD MI450 4Q26 先用；NVIDIA 只有 Rubin Ultra「可能」，官方未證實



橫向供電＋單面冷板 vs 垂直供電＋雙面冷板剖面（本簡報繪製）



緯穎雙面冷板爆炸圖：上冷板、液金 TIM、6 kW AI 晶片、空腔 PCB、垂直供電模組、下冷板（中信 2026–09–17）

資料來源：中信 2026–09–17；Wiwynn OCP 2026 新聞稿與 VPD 白皮書；工商時報 2026–09–21；JPM 2026–09–30

雙面冷板：為什麼、何時、多少錢、誰做

核心原因是電流：>1,000 A、0.6–0.8 V，橫向繞路的 I^2R 損耗太大

問題	答案	來源
為什麼	垂直供電把 VRM、電感、電容搬到晶片正下方 → 背面成熱源；中信：VR 輸出 800 W 時 PCB 損耗約 390 W，效率由約 86% 掉到約 50%	中信
效果	緯穎 6 kW 雙面冷板：散熱 +15%、供電損耗最多 −80%；VPD＋空腔 PCB 傳輸損耗 −37.1%	Wiwynn
結構	上冷板 → TIM → 晶片 → 空腔 PCB → VPD 模組 → 下冷板；現行可做 4 kW+，朝 6 kW	中信、工商時報
何時	**Trn3、MI450：4Q26；Rubin Ultra：2Q / 2H27 可能；TPU v9：2H27 討論；VR200 仍是橫向供電、單面冷板**	**JPM**
多少錢	ASP 約單面 1.5–2 倍；Rubin Ultra tray 冷卻內含 US$3,000–3,500（+30–50%）；MI455 雙面冷板約 US$3,000	中信、JPM、富世達 memo
誰做	奇鋐主導（Trn3 已用、MI455 採用）；雙鴻、健策被點名；緯穎提供系統樣板	中信、JPM
風險	Meta gen4 與 Feynman 可能維持橫向供電；空腔 PCB 與雙面冷板良率；鎖附應力造成載板翹曲	VPD 分析頁、中信

資料來源：中信 2026-09-17；JPM 2026-09-30；Citi 2026-09-17；Wiwynn 2026-10；富世達 call memo 09-30；VPD 分析頁 10-03

材料選用：冷板和 Lid 為什麼幾乎都是銅

銅導熱是鋁的 2—2.7 倍、能做微通道與擴散接合；代價是熱膨脹係數是矽的 6.4 倍

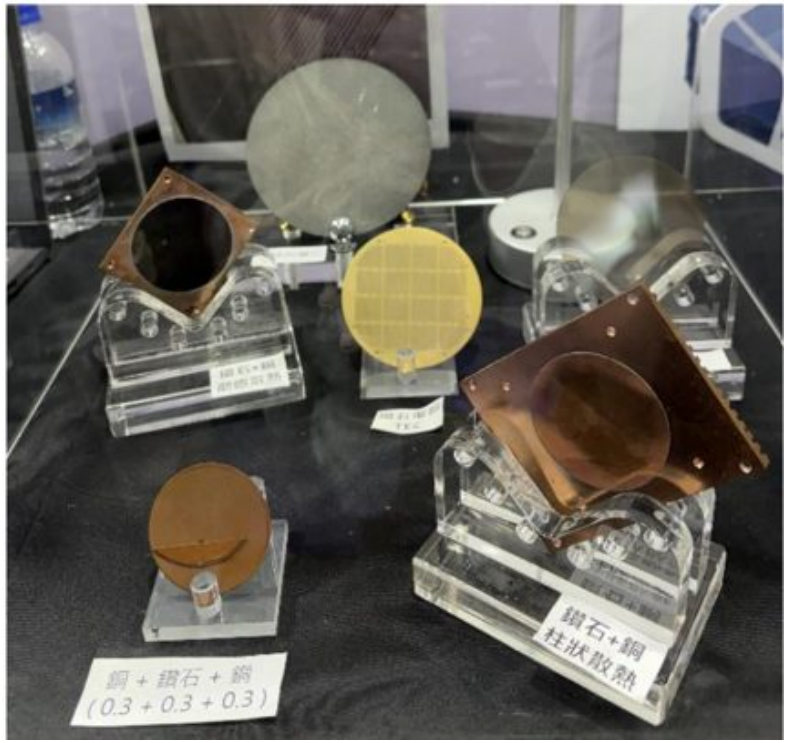
材料	導熱 W/m·K	CTE ppm/K（矽 2.6）	加工性	在 AI 散熱用在哪
無氧銅	**約 400**	**16.6**	**最佳：CNC、刮削鰭片、沖壓、擴散接合、蝕刻微通道**	**冷板本體、Lid、Stiffener**
鋁合金 6061	151—202	23.2	好；但微通道與擴散接合難，碰銅管路有電偶腐蝕	風冷鰭片、機殼
AlSiC 鋁碳化矽	170—200	約 8—11（可調）	差：近淨成形，硬脆	傳統大尺寸 Lid、IGBT 基板；AI GPU 未見採用
CuMo / CuW	140—275	6—10	CuMo 可軋延沖壓	雷射與 RF submount；冷板太重
AlN 氮化鋁	150—230	4.5—4.6	燒結後磨削、可金屬化	雷射 submount（同欣電 230 W/m·K）、功率模組基板
氧化鋁	約 29	7.2	成熟、便宜	一般陶瓷基板；導熱不夠
SiC 燒結 / 單晶	200 / 370—490	3.7 / 2.3—4.9	極硬；單晶可走晶圓製程	Feynman 世代 carrier / 中介層候選（2028+）
鑽石銅	**500—1,000**	**6—8.5**	**中：銅表層可銑流道**	**HBM 貼合區局部、Lid 與冷板底板（Rubin Ultra 起？）**
矽	149	2.6	晶圓製程成熟	晶片本體、矽中介層、矽內微流道
CVD 鑽石	1,000—2,000	2.3	極難，只做小片	雷射 submount；AI 封裝屬遠期

銅、6061、矽、AlSiC 物性取自 Wikipedia；SiC、AlN、氧化鋁取自 Kyocera；CuMo、CuW、AlN、CVD 鑽石取自 A.L.M.T.；鑽石銅取自 Element Six 與 A.L.M.T.；成本與加工性為工程通識

資料來源：Kyocera、A.L.M.T.（住友電工）、Element Six、Wolfspeed 材料資料；Wikipedia（銅、6061、矽、AlSiC）；中信 2026-09-17；JPM 2026-09-30

兩相冷板與鑽石銅：單相冷板之後的兩條路

兩相靠沸騰帶走潛熱、漏了是氣體；鑽石銅壓低熱點的擴散熱阻



鑽石銅展品：「銅＋鑽石＋銅 0.3＋0.3＋0.3」複合片與鑽石＋銅柱狀散熱件（惠智先進，經中信 2026-09-17）

兩相冷板

- 冷媒為無水介電液，漏出是氣體不傷伺服器、機房免大改（專家）
- Accelsius：單顆 4,500 W+、0.020 °C/W；B200 實測比單相 Tj 低 9–14°C（廠商）
- 學術：V100 兩相直噴 0.056 vs 氣冷冷板 0.171 °C/W
- NVIDIA 與 Chilldyne 合作、Cooler Master 也在做；專家估 2028–29 年滲透提升
- OCP：同一塊冷板下 PG25 反而優於兩相冷媒，需兩相專用冷板（緯穎）；兩相晶片級測試排 2027 Q1（鴻富瀚）

鑽石銅

- 導熱 600–900 W/m·K（銅約 400）、CTE 6–9；用來降低熱點的擴散熱阻
- 專家：單相冷板 3,500–4,500 W 才需要，Rubin 世代用不到
- JPM：Rubin Ultra 冷板 HBM 區可能改鑽石銅
- OCP 實測（緯穎）：單晶鑽石微通道以銦直焊晶片，3,000 W 結溫 77°C vs 銅冷板 106°C
- OCP 展品：雙鴻鑽石銅底座冷板（示意）；鴻富瀚把鑽石銅排在 2027 年後
- 瓶頸：熱膨脹係數不匹配、加工難、成本高

3D 堆疊與背面供電：效能變好，熱變難排

背面供電把基板磨薄、少了橫向散熱路徑；Feynman 的晶片疊晶片讓熱通量再往上跳

背面供電 BSPDN 的熱懲罰（imec 系列研究）

- A14 節點 CPU：背面供電因基板減薄，局部溫度比正面供電高約 40%（IEDM 2022，模擬）
- 3D 記憶體疊邏輯：背面供電讓 IR drop 降 7.7–12 倍，但峰值溫度升約 8–12°C；扣掉熱懲罰後淨效能仍好約 30%（DATE 2026）
- 用均勻功率圖做熱分析會低估峰值溫度；真實局部負載下背面供電的橫向散熱更差（ESSERC 2025）
- TSMC A16（Super Power Rail）的熱數據：公開文獻未找到

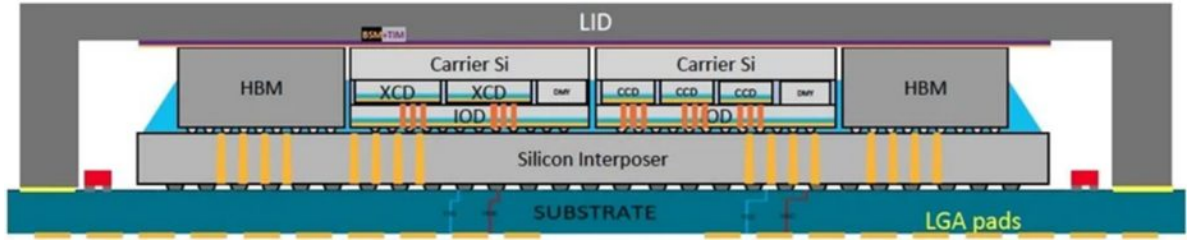
Feynman：GPU 疊 GPU

- 野村：Feynman 首度用 SoIC 把 GPU 疊在 GPU 上，TDP 易超過 3,000 W
- 更大的問題是中介層、載板沒跟著變大，熱通量急升 → MCL 可能再被評估
- 載板矽導熱不夠：SiC 導熱是矽 3 倍以上，可兼做載板與 TIM（環球晶 SiC carrier 最快 2028 年）
- 奈米鑽石 Cu/Sn 微凸塊：面內導熱 500–600 W/m·K，約傳統 20 倍（早期研究）

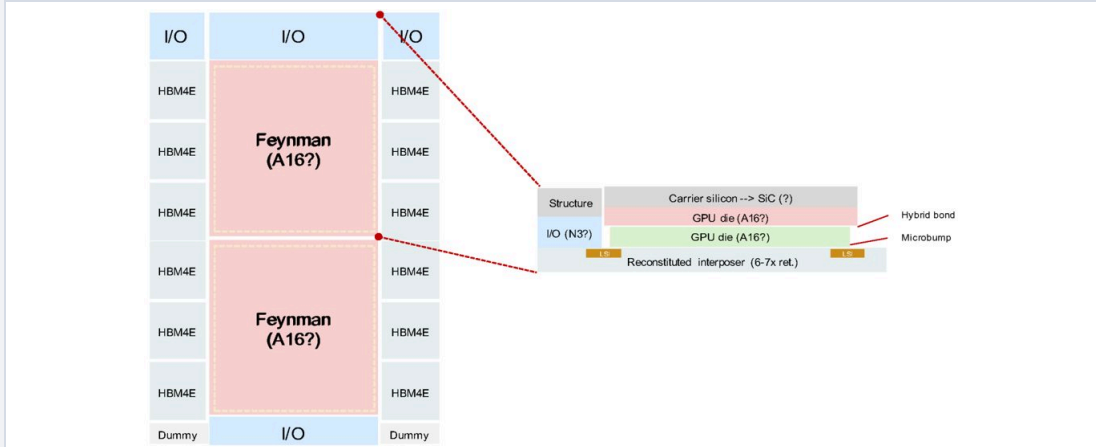
資料來源：imec / IEDM 2022（Chen et al.）；DATE 2026（Wang et al.）；imec ESSERC 2025；野村 2026-07-24

SiC carrier：3D 堆疊磨薄後要補一片，補的那片可以換成導熱 3 倍的 SiC

原本的基板一定是矽（電晶體只能做在矽上）；另外鍵合上去的 carrier 不用做電晶體，所以能換材料



AMD MI300 剖面：運算晶粒（XCD / CCD）疊在 IOD 上，最上面兩塊 Carrier Si 撐住並補高度，再往上是 TIM 與 Lid（富果 2026-06-20）



野村推估 Feynman：兩顆 GPU 晶粒上下疊（混合鍵合），最上層標「Carrier silicon → SiC (?)」（野村 2026-06-30）

為什麼要磨薄再補一片

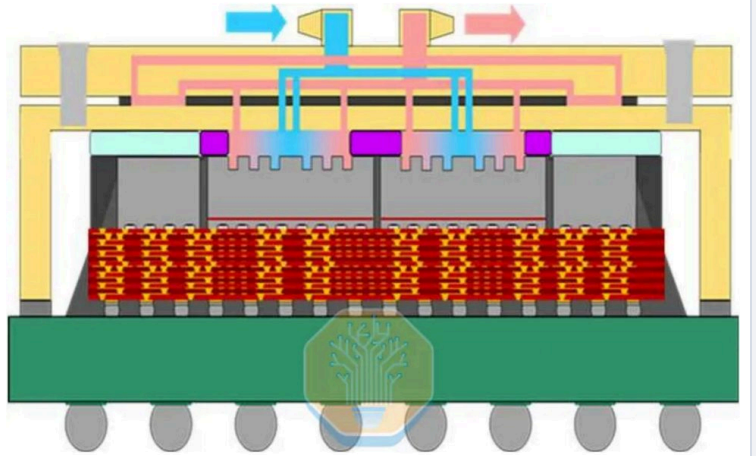
- **要打 TSV**：上下晶片靠矽穿孔接線，深寬比有限，晶片要磨到幾十 μm 才打得穿（原晶圓約 775 μm）
- **背面供電更極端**：磨到 20 μm 以下，且多一片 carrier wafer（環球晶頁）
- **磨薄後撐不住**：要補一片撐住、補高度對齊 HBM（約 720–775 μm），表面做平才能共用 Lid 與 TIM
- **熱要穿過它**：carrier 在熱往上走的路上，導熱決定散熱

SiC 的機會與時程

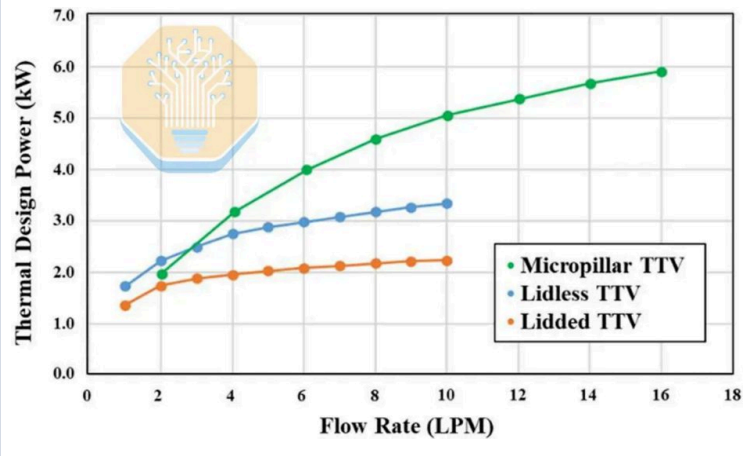
- 導熱：矽約 149 → SiC 單晶 370–490 W/m·K；熱膨脹 2.3–4.9 接近矽 2.6
- 同厚度熱阻約剩 1/3；還可兼做 TIM（野村）
- 時程：野村、MS——2028 第一代 Feynman；SemiAnalysis——成熟度還遠；野村圖上也打問號
- 台廠：環球晶（12 吋 SiC，最快 2028 年貢獻 5–10% 營收，野村）、柏騰（SiC 散熱基板，待批量驗證）

晶片內微流道：把冷卻液直接送到矽

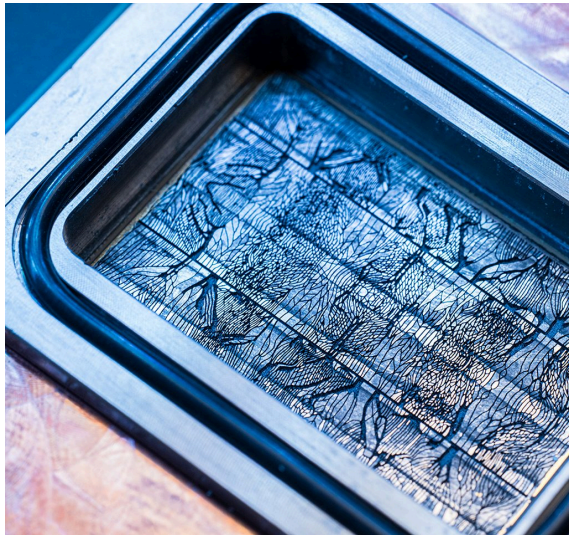
TSMC 實測 2–5 kW、Microsoft 降溫 65%；拿掉 TIM 與 Lid，但防漏與可靠度還在驗證



TSMC 矽內微柱直冷：冷卻液由上方歧管進出，直接流過晶粒背面蝕刻的微柱（TSMC，ECTC，© SemiAnalysis）



TDP 對流量：微柱 4 kW@4 LPM、5.3 kW@8 LPM，無蓋約 3.3 kW、有蓋約 2.2 kW 就飽和（TSMC，ECTC）



Microsoft 與 Corintis 的仿葉脈流道，蝕刻在矽晶背面（Microsoft，2025–09）

TSMC

- IMC–Si：近全光罩晶粒 2 kW（320 W/cm²）、40° C 水；1 mm² 熱點 1,460 W/cm²
- CoWoS–R 3.3 倍光罩整合：3.4 kW、10 LPM；通過 3 次回焊、TCG 2,000、HTS 1,000 h；漏率比門檻低一個數量級

Microsoft / Corintis

- 移熱能力最高為冷板 3 倍；GPU 最大溫升降 65%
- 難點：通道要夠深才不堵，又不能深到讓矽破裂；需防漏封裝與冷卻液配方

資料來源：TSMC ECTC 2024 / 2025（Lien et al.）；SemiAnalysis ECTC 2026；Microsoft Source 2025–09；Corintis

各環節門檻：誰卡住了關鍵位置

冷板靠量產經驗與賠付能力；Lid 靠沖壓＋電鍍的平整度；新結構卡在漏液與測試標準

環節	關鍵難點	誰卡位
TIM 材料	材料不可互換、可靠度驗證長（JEDEC 熱循環 2,000 次、高溫 1,000 h）	Indium Corp.、Henkel、Honeywell、Shin-Etsu、Laird
TIM 貼合設備	覆蓋率 95–99%、液金外溢、錮片助焊與回焊	竑騰（TIM1）、萬潤（點膠 70–80%）
Lid	6×6 cm 以上大面積沖壓＋電鍍平整度；良率差 10–20 ppt 毛利；R-Lid 規格由台積電定	健策（近獨家），一詮追趕 ASIC
冷板 / MCCP	80–100 μm 通道、準半導體級清潔度、漏水賠付；NVIDIA Group A 統購	奇鋐、Cooler Master（約九成）
雙面冷板	正反流道整合、平整度與鎖附應力、空腔 PCB	奇鋐主導；雙鴻、健策
MCL	漏液＝整顆報廢、無測試標準、需專屬 handler	健策領先；鴻勁（handler）
電鍍	許可、廢水額度、鎳上鍍金良率	匯鑽科、健策、一詮

資料來源：專家座談 2026-10-14；健策私訪 09-18；富邦 06-27 / 07-21；中信 09-17；竑騰 08-20；BofA 07-13；野村 07-24

散熱方向：GPU 往上散，雷射與電源往下散；功率上去後都走向雙面

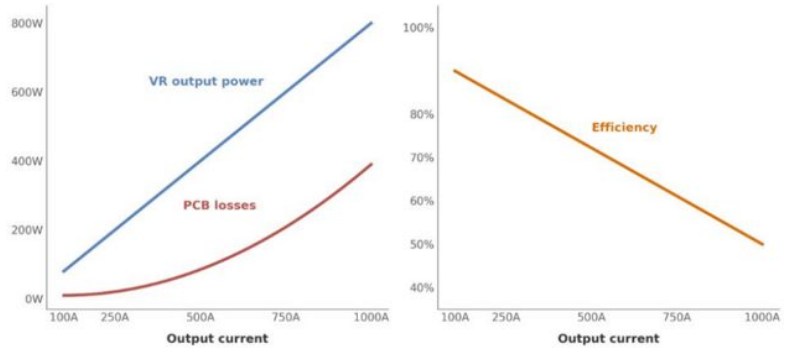
根本差別在訊號要不要往下走：GPU 底部被訊號與供電佔滿；雷射與電源沒有密集訊號，底部可以整面拿來導熱

	GPU / ASIC	雷射（光模組、外置雷射）	電源功率元件
主要散熱方向	**往上：矽背面 → TIM → Lid → 冷板**	**往下：雷射 → 金錫焊料 → AlN 陶瓷載板 → TEC → 外殼 → riding heatsink 或液冷**	**往下：SiC / GaN 晶片 → AMB / DBC 陶瓷基板 → 銅底板 → 散熱片或冷板**
為什麼（訊號往哪走）	大量高速訊號＋上千安培電流都要從底部幾萬顆凸塊出去，底部被佔滿，熱只能往上	沒有密集訊號：CW 雷射只吃直流偏壓，資料調變在矽光晶片上做；兩個電極打線即可，底部整面焊在導熱載板上	沒有高速訊號：只有閘極控制線與大電流端子；底部整面焊在陶瓷基板，陶瓷同時絕緣高壓與導熱
熱量	1.4–2.3 kW → 3 kW 以上	單顆雷射熱流 35–42 W；1.6T 模組 20–30 W	總功率大，但分散在多顆元件
材料重點	銅 Lid、金屬 TIM、鍍鎳金	AlN 載板（230 W/m·K、CTE 接近雷射晶片）；TEC 穩溫	SiC / GaN 從源頭少發熱；陶瓷基板絕緣導熱
往哪走	雙面冷板（垂直供電把熱帶到背面）	3.2T 撞 40 W → XPO 液冷模組；雷射外移；研究頂面貼散熱器（imec）	頂部散熱封裝（Infineon 功率級、順德導線架）；TPU 電源上冷板
台廠	健策、奇鋐、匯鑽科	同欣電（AlN 載板）、聯鈞、正淩、毅嘉	同欣電（AMB 2H26）、順德；台達電、光寶（使用端）

資料來源：本簡報整理；同欣電（第一金、康和 2026-09-15）；Lumentum；OIF-ELSFP-01.0；imec（Micromachines 2023）；MS 2026-10-06；Infineon 2026-09；順德法說 2026-08-25；JPM 2026-09-30

供電也是熱源：1,000 A 時，PCB 上的損耗約 390 W

核心電壓 0.6–0.8 V 不變、電流一路加大；橫向供電的 I^2R 損耗讓效率掉到約一半



橫向供電：輸出電流 100 → 1,000 A，VR 輸出 800 W 時 PCB 損耗升到約 390 W、效率由約 86% 掉到約 50%（中信 2026-09-17，茂綸資料）



Flex 垂直供電模組實物：雙層板上密布功率級與電感，裝在處理器正下方（Flex）

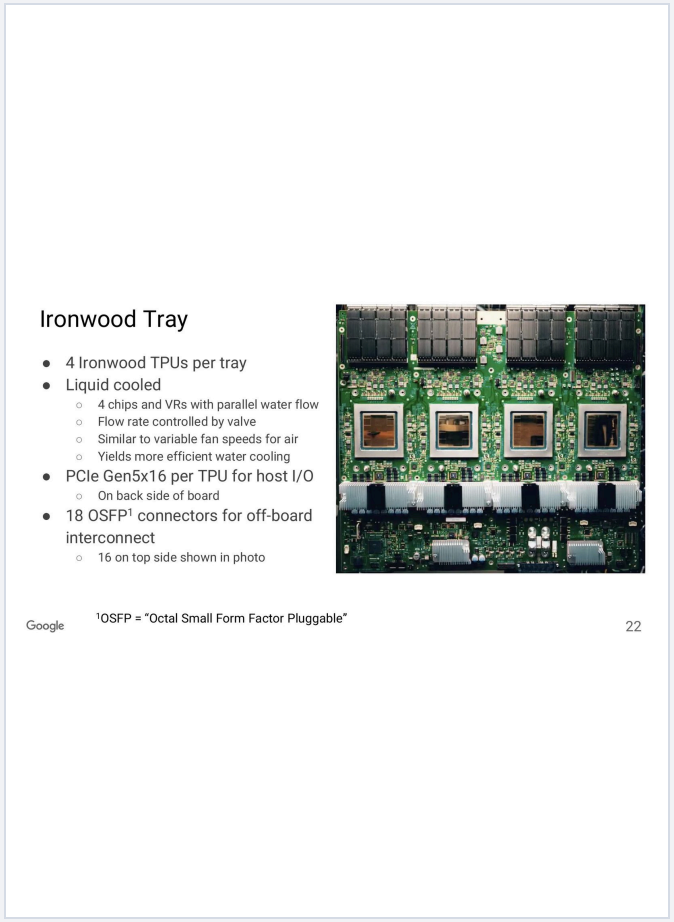
重點數字

- GB200 / GB300 核心電流 >1,000 A，Rubin 上看約 2,000 A
- Vicor 模型：橫向 800 A、70 μΩ 約損耗 45 W；垂直 1,200 A、10 μΩ 只剩 <14.4 W
- 熱會放大電阻：矽 MOSFET 導通電阻在 100°C 約 1.3–1.6 倍、150°C 約 1.7–2 倍——越熱越耗電
- 單顆功率級額定 50–70 A，正朝 90 A 以上；單張 GPU 板 60 相以上
- VRM 物料：功率級 40%、電感 20%、電容 20%

資料來源：中信 2026-09-17（茂綸資料）；Vicor 技術文（經技術_VPD）；電源供應與管理產業報告 2026-07-03；Flex

供電怎麼散熱：冷板順帶蓋住、頂部散熱封裝、背面專用冷板

NVIDIA 還在橫向供電、讓冷板順帶蓋到 VRM；Google 已量產垂直供電，AWS、AMD 4Q26 跟上雙面冷板



Google Ironwood tray：投影片寫明「晶片與 VR 並聯水流冷卻」（Google，Hot Chips 2025）



Infineon TDM24545S 四相垂直供電模組：頂面是金屬散熱蓋，熱從頂面導到冷板（Infineon 產品圖）

各平台怎麼做

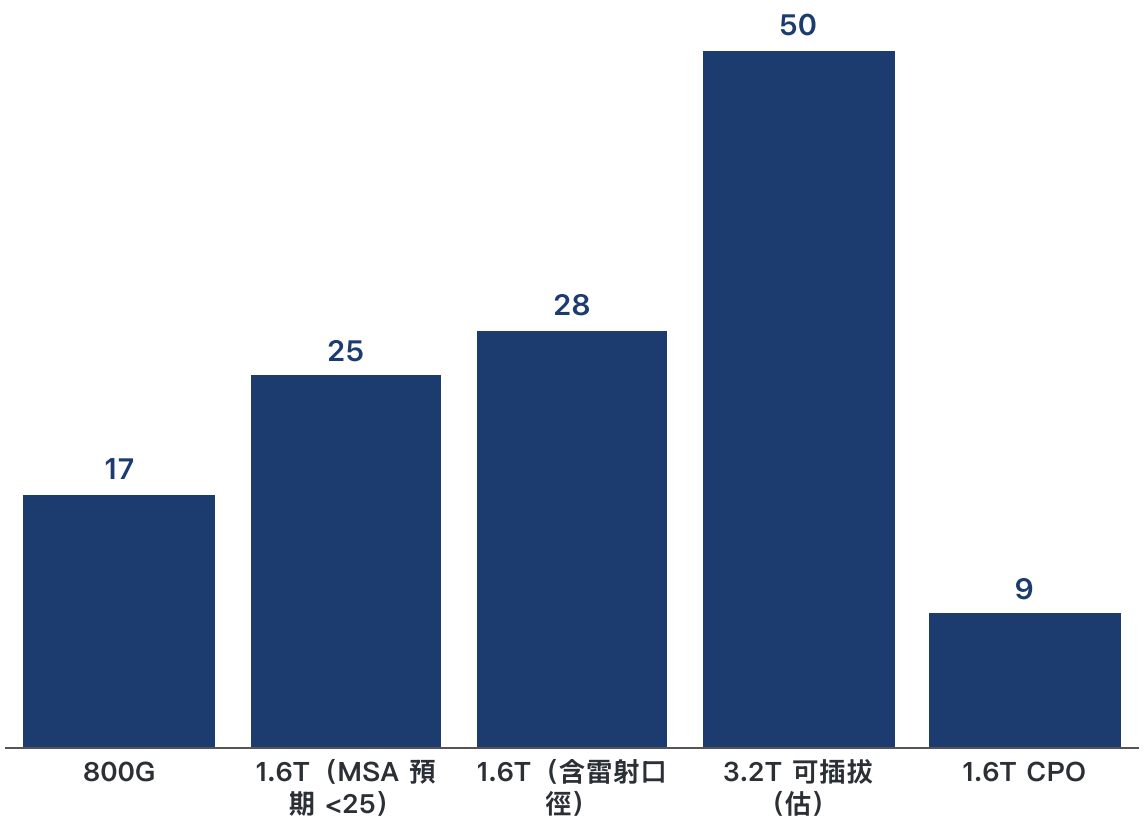
平台	供電	VRM 散熱
GB300	橫向	VRM 無冷板（MS）
VR200	橫向	tray 全液冷，冷板蓋到 VRM（MS）
TPU v7 / v8	垂直（唯一量產）	晶片與 VR 並聯水冷；v8 每 tray 4 片電源冷板
Trn3、MI450	垂直	雙面冷板，4Q26（JPM）
Rubin Ultra	未定	JPM：可能跟進雙面；Edgewater：NVIDIA 最快 Feynman

- 頂部散熱封裝：Infineon 雙相功率級標榜低接面到頂面熱阻、適合液冷；順德導線架可做頂面或雙面散熱
- 機櫃電源架（PSU 5.5 → 18.3 kW）仍以氣冷為主，查無量產液冷 PSU

可插拔模組：3.2T 撞上 40 W 的牆

OSFP 的散熱鰭片撐得住 1.6T，3.2T 要靠更大外型或液冷

每模組功耗（W）



數字與口徑

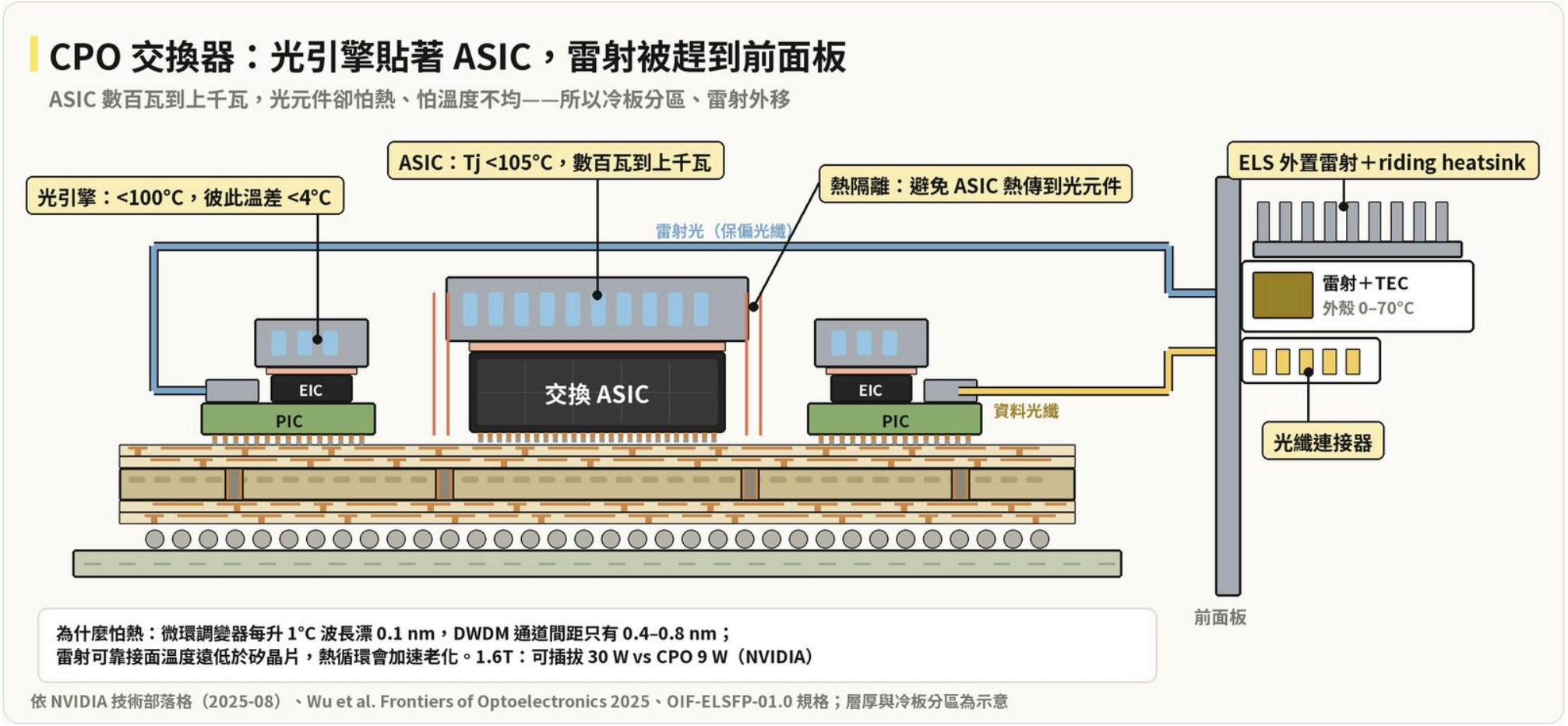
項目	數值
800G DR4 可插拔	16–20 W，DSP 7–8 W
1.6T 可插拔	20–30 W（各家口徑不同）；NVIDIA 30 W
1.6T LPO / NPO / CPO	4–10 / 約 8 / 3.5–5.4 W
OSFP 散熱	>30 W；OSFP-XD 最高 40 W
3.2T 可插拔	估 40–60 W，超過 40 W 上限
32 埠面板總熱	800–1,280 W（25–40 W×32）

OSFP-XD 的 riding heatsink 低輪廓版，除非改用其他冷卻技術，否則達不到整合鰭片的散熱能力（MSA 白皮書）

資料來源：OSFP MSA 白皮書（OSFP1600 / OSFP-XD）；NVIDIA 2025-08；永豐 / 智璞 2026-09-21；元大 2026-09-21；申万宏源 2026-06-30；SemiAnalysis 2026-05-20

CPO 散熱結構：分區冷板、熱隔離、雷射外移

NVIDIA 把光學子組件做在交換器封裝的中介層上，交換核心與光模組一起液冷

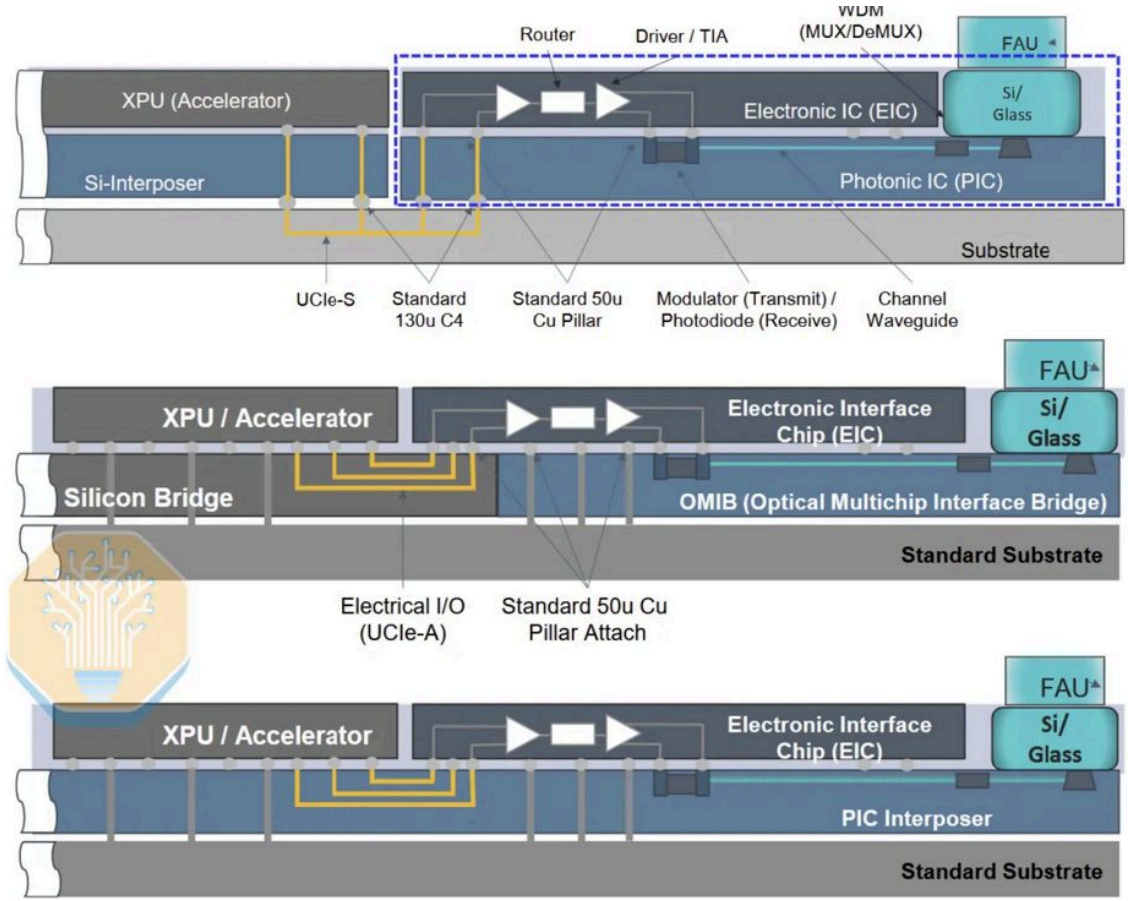


CPO 交換器散熱剖面：ASIC 大冷板、光引擎小冷板、熱隔離、前面板 ELS（本簡報繪製）

資料來源：NVIDIA Technical Blog 2025-08-26；Wu et al., Frontiers of Optoelectronics 2025；OIF-ELSFP-01.0

光引擎放哪是熱設計問題：放在載板上只升 5°C，放在矽上升 25°C

細間距的矽反而變成導熱路徑，把 ASIC 的熱帶給光元件



三種光引擎擺法：上－放在有機載板（UCIe-S）；中－矽橋 OMIB；下－PIC 中介層（Marvell，ECTC 2026，© SemiAnalysis）

Marvell 實測（XPU 滿載）

擺法	PIC 溫升	暫態
有機載板上	<5°C	約 10°C/s
矽橋上	約 20°C	約 100°C/s
矽中介層上	約 25°C	約 120°C/s

- 有機載板導熱低，加上毫米級氣隙，等於隔熱
- EAM 偏壓可電子式追蹤溫度暫態；微環受加熱器回授時間常數限制
- Wu et al.：51.2T CPO，交換晶片 750 W、Tj 97.3°C；光模組間溫差 2.4 → 1.2°C（4 L/min、20°C 入水）
- NVIDIA OFC 2026：微環在 50°C 溫度擺動下保持鎖定（二手）

資料來源：Marvell，ECTC 2026（經 SemiAnalysis 2026-07-02）；Wu et al. 2025；NVIDIA OFC 2026（二手）

雷射外移：ELS 放在前面板、獨立散熱、壞了可以換

雷射是故障率最高的部分；做成可插拔，CPO 交換機才能現場維修



NVIDIA Quantum-X Photonics 前面板：上排一列帶散熱鰭片的可插拔模組，下方為成排 MPO 光纖埠（Lambda 開箱，2026-06）



ELSFP 外部雷射光源模組外觀（MS 2026-09-13）

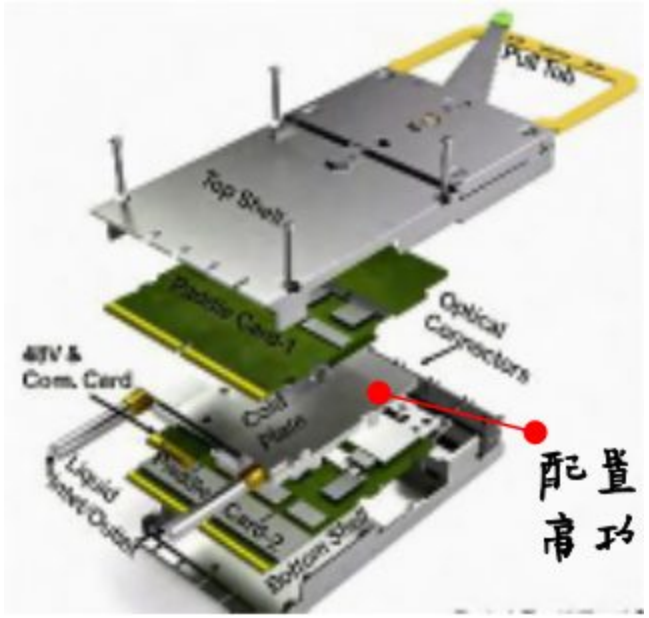
規格與數字

- OIF ELSFP 外殼溫度：標準 0–70°C、延伸 −5–85°C；電功率分 8 級（1.5 W 到 >40 W）
- 散熱：籠架上方 riding heatsink，也可改側風、液冷或浸沒
- 氣冷實務極限：QSFP 型 8.4 W、OSFP 型 11.4 W（40°C 環境，ECTC 2024）
- NVIDIA：每個 ELS 8 顆雷射；Quantum-X 全機 18 個、Spectrum-X 每 ASIC 16 個；雷射總數降為 1/4
- 業界目標：單顆 CW 雷射 50°C 下 400 mW；>200 mW 要加 SOA
- Broadcom TH6-Davisson：16 顆 6.4T 光引擎，雷射做成可現場更換模組

資料來源：OIF-ELSFP-01.0；NVIDIA Technical Blog 2025-08-26；ECTC 2024（Umeta et al.）；MS CIOE 2026-09-13；Broadcom（經 ServeTheHome）

液冷光模組 XPO：把冷板塞進模組裡

單模組 12.8T、200 W，密度是 OSFP 的 4 倍；冷板從交換器移進模組



XPO 模組爆炸圖：上殼、paddle card、冷板、下殼、液冷進出口（福邦 2026-09，引 XPO MSA）

數字

- MSA 2026-03 成立，成員由 25 家增到 150 家以上；Arista 主導
- 單模組 64×200G＝12.8T；前面板 16 模組＝204.8T / 1RU
- 鴻騰模擬：200 W、4 L/min，最高 64.49°C（限值 70°C）、壓降 5.02 psi
- 冷板軟銅：200 psi 內壓應力 30.87 MPa < 屈服 49.8 MPa
- NPO 現場換模組：要排空冷卻液、拆水管、卸冷板、刮 TIM 再重塗——維護痛點讓 3.2T NPO 大規模商用延到 2028（專家）

相關：正淩 8147（XPO 液冷模組，2H26 小量）｜毅嘉 2402（光模組壓鑄＋VC 外殼）｜同欣電 6271（雷射 AIN 載板）｜聯鈞 3450（ELS 封測）｜鴻海 2317（Quantum-X 液冷整合）

台廠地圖：每個散熱零組件往哪走、誰受惠

依零組件分：冷板、Lid / Stiffener、TIM、QD 與分歧管、光通訊與供電散熱件

零組件	往哪走（2026 → 2028）	台廠	重點數字
冷板	單面微通道 → 雙面（4Q26 Trn3 / MI450、2027 Rubin Ultra）→ 鑽石銅局部、兩相	**奇鋐**、雙鴻、台達電、邁科、時碩、建準；緯穎（雙面樣板）	VR 冷板奇鋐份額 >5 成；雙面 ASP 1.5–2 倍；tray 冷卻 +30–50%
Lid / 均熱片	單片 → Removable Lid（2027 主流）→ MCL（Feynman）→ 長期可能無蓋	**健策**、一詮、順德、利機	US$50 → 250+；2027 年 800–900 萬顆 R-Lid
Stiffener 補強環	ASIC 無蓋主流；Removable Lid 變成 Lid＋Stiffener＋螺絲三件組	**健策**（CSP ASIC 約 80%）、一詮（約 20%）	單顆 US$15–30；TPU v9 若改 R-Lid 內含或 10 倍（未確認）
TIM	石墨 / PCM → 銦 → 液金？ → 2028+ 矽內微流道不用 TIM	材料多海外（Indium、Henkel、Honeywell）；勤凱（TIM1 半燒結膠）、一詮（銦片 Lid）	金屬 TIM 熱阻約矽脂 1/5–1/10
QD 與分歧管	MQD / UQD → ZQD（Rubin Ultra）；雙面冷板背面再加 mini QD	**富世達**（QD）；奇鋐、雙鴻（分歧管）	VRU QD 產值較 VR200 +69%；ZQD 單價約翻倍
光通訊散熱件	可插拔 30 → 40–60 W，改液冷模組 XPO 與 CPO 冷板	正淩（XPO 液冷）、毅嘉（模組外殼＋VC）、同欣電（雷射 AIN 載板）	XPO 200 W 模組；正淩 2H26 小量
供電散熱	VRM 搬到背面 → 下冷板；功率級頂部散熱	奇鋐（雙面冷板）、台達電（電源＋冷板＋CDU 同廠）、順德（頂部散熱導線架）	1,000 A 時供電損耗約 390 W

資料來源：本簡報整理；JPM 2026-09-29 / 09-30；凱基 2026-10-07；健策私訪 09-18；CTBC 富世達 10-14；勤凱法人座談 05-29；各公司 Iib 頁

台股供應鏈（一）：封裝端——Lid、TIM、設備、鍍層

封裝端的錢在結構升級：單價每升一級，Lid 廠與鍍層廠的內含值放大

公司	晶片級產品	平台 / 客戶	關鍵數字	門檻 / 護城河
健策 3653	Lid、Stiffener、Removable Lid、MCL	NVIDIA、AMD MI450、Intel、ASIC	均熱片占營收 79%；Removable >US$250	沖壓＋自有電鍍一條龍；6×6 cm 以上近獨家
一詮 2486	Stiffener、Lid、鋼片 Lid	TPU、AWS、Broadcom、Microsoft	2026 散熱產值目標 >36 億	自有鍍金；ASIC 客戶綁定
順德 2351	均熱片四型（含 MCL）	美系客戶	均熱片 2027–28F 占營收 3% / 7%（野村）	南投廠有電鍍牌照
利機 3444	封裝端均熱片、TIM	日月光、力成、Amkor	2026 均熱片營收倍增	併明鈞源；大尺寸待驗證
竑騰 7751	TIM1 貼合設備	OSAT；NVIDIA / AMD / Broadcom 平台	在手訂單翻倍；毛利率 50–55%	十多年量產經驗、整線、交期短
萬潤 6187	Lid Attach、TIM 點膠熱壓	台積電 CoWoS	oS 點膠市占 70–80%	與台積電綁定
印能 7734	TIM 除泡、燒機散熱	晶圓廠、OSAT	Pro 版 4Q26 驗證	真空 / 壓力除泡專利
匯鑽科 8431	冷板鍍鎳金、光模組金屬件電鍍	TPU（經奇鋐）；GPU 鍍鎳認證中（私訪稱經全億大）	鍍金良率 90%+；損益兩平月營收約 1.2 億	電鍍許可＋廢水額度＋中泰越據點

資料來源：各公司 lib 頁、法說與券商報告（2026-07～10）；本簡報整理

台股供應鏈（二）：冷板、雙面冷板、光通訊散熱

冷板廠拚量與認證；光通訊散熱是新戰場，但多數營收占比仍小

公司	相關產品	平台 / 客戶	關鍵數字	門檻 / 護城河
奇鋐 3017	冷板、MCCP、雙面冷板、manifold、光模組水冷	NVIDIA、AWS Trn3、TPU、MI455	冷板產能年底 5 倍；VR 份額 >5 成（專家）	MCCP 量產經驗；NVIDIA Group A
雙鴻 3324	冷板、CDU、manifold	NVIDIA、AMD、Supermicro、Dell	液冷占比 55%；VR 冷板最快 1Q27	客製模組；不在 Group A
邁科 6831	VC、3D VC、冷板	AWS ASIC、Intel	VC 產能 +40%	VC 全自製；NVIDIA 冷板認證中
時碩 4566	微通道均熱板、鍛造冷板	古河（TPU 水冷）	散熱 1H26 占營收 1.9%	鍛造＋表面處理自有
毅嘉 2402	光模組散熱外殼（鋅壓鑄＋VC）	美系前十大光通訊客戶	散熱占 2%，2027 目標 5–8%	傑華壓鑄＋熱設計整合
正淩 8147	XPO 液冷散熱模組	美國大廠	2H26 小量交貨	連接器＋機電整合
同欣電 6271	雷射 AIN 載板（PVD 金錫）	雷射 / 光模組廠	導熱 230 W/m·K；單顆雷射 35–42 W	陶瓷基板＋鍍膜，替代日商
聯鈞 3450	雷射 COSA、ELSFP 封測	Coherent 等	COSA 產能每年倍增	雷射晶片廠早期夥伴
鴻海 2317	Quantum-X CPO 系統整合與液冷	NVIDIA	—	系統整合、NVIDIA 綁定
環球晶 6488 / 柏騰 3518	SiC carrier / SiC 散熱基板	Feynman 世代候選	環球晶最快 2028F 貢獻 5–10%（野村）	12 吋 SiC 開發；柏騰待批量驗證

資料來源：各公司 lib 頁、法說與券商報告（2026-07～10）；本簡報整理

7 月以來的變化：哪些判斷被改寫

Removable Lid 提前、MCL 延後、鍍金延後轉取消、雙面冷板浮現

項目	7 月的說法	現在（10 月中）	來源
Removable Lid	Rubin Ultra 才用、客戶未定、ASIC 不採用	Rubin 4Q26 小量、1Q27 量產；2027 年 800–900 萬顆；ASP ⩾ US$200–250	健策 09–18、JPM 09–29、凱基 10–07
MCL	2H26 Rubin Ultra 起用	延到 Feynman；量產可行性有限	一詮 07–23、中信 09–17
TDP	Rubin Ultra 3,600 W、Feynman 4,400 W	Rubin Ultra 規格未定、可能下調；Feynman 約 3,000 多瓦	Citi、JPM、專家 10–14
NVIDIA 鍍金	延後（channel check）	延後 / 取消並列；GPU 冷板只談鍍鎳	中信 08–31、匯鑽科 09–15
Rubin TIM2	液態金屬	石墨或 PCM（兩說）；拆蓋後散熱膏＋石墨烯	富邦 06–27、匯鑽科 07–21
雙面冷板	未涵蓋	Trn3、MI450 4Q26 採用；Rubin Ultra 可能	中信 09–17、JPM 09–30
Lid 長期角色	—	專家：NVIDIA / AMD 長期可能只剩 Stiffener（下行風險）	專家 10–14

資料來源：對照 2026-07-22〈散熱介面與冷卻技術全景〉；各頁來源

要追的訊號與反證條件

時程硬訊號在 4Q26：Removable Lid 試產、TPU v8 鍍金冷板 PVT、Trn3 / MI450 雙面冷板出貨

追蹤訊號

指標	為什麼重要
Rubin Ultra 封裝方案定案（10–11 月）	Removable Lid、金屬 TIM、雙面冷板是否同時導入
健策 Removable Lid 出貨量	2027 年 800–900 萬顆的假設能否兌現
匯鑽科 TPU PVT 結果、泰國廠 1Q27 貢獻	鍍金冷板放量時點
NVIDIA GPU 冷板鍍鎳是否升級鍍金	Rubin Ultra 是否回到金屬 TIM
Trn3、MI450 雙面冷板出貨	雙面冷板是否擴及第三個平台
竑騰金屬 TIM 機台出貨	OSAT 端金屬 TIM 的實際導入量
3.2T 光模組外型與液冷 XPO 訂單	可插拔是否撞牆、CPO / XPO 何時接手

反證條件

- Rubin Ultra 下調 TDP 或延後，Removable Lid 量縮
- 液態金屬可靠度持續卡關，鍍金需求只剩 TPU
- NVIDIA / AMD 拿掉 Lid 只剩 Stiffener，Lid 廠內含值反降
- Feynman 維持橫向供電，雙面冷板停在 1–2 個平台
- 矽內微流道提前量產，TIM、Lid、冷板同時被跳過

資料來源：本簡報整理