

半導體文藝復興：2026—30F 製程革命與材料投資機會

野村「Semi Renaissance」深度研究框架 | 整理日期：2026 年 5 月 21 日 | 來源：野村證券、福邦投顧

一、執行摘要

AI 基礎建設需求正以歷史上從未有過的速度驅動半導體製程演進。關鍵轉折在於：先進節點的金屬線距（metal pitch）縮放，已追趕不上 AI 晶片對效能、功耗、頻寬的複合要求。半導體產業正在從「跟著摩爾定律走」，轉向「靠結構創新與材料革命走」。

2025 年全球半導體材料市場約 USD 736 億（占半導體市場 9.3%，歷史低點），預期 2030F 達到 USD 1,301 億（CAGR 12.1%）。這輪材料市場的均值回歸，由六大技術催化劑驅動——每一個都需要全新或升級的材料供應鏈。

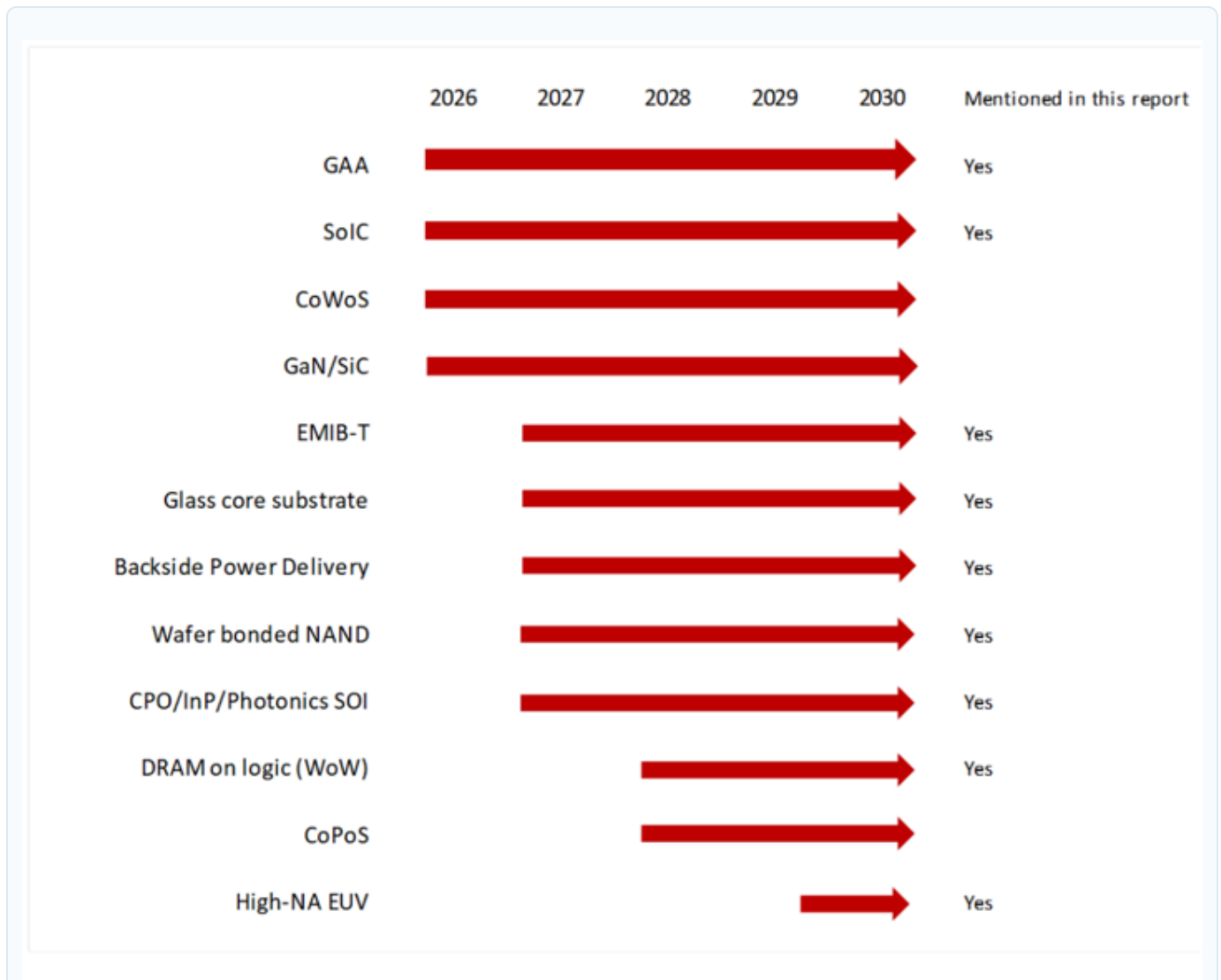


圖 5：野村 Semi Renaissance 核心框架：2026—30F 各關鍵半導體技術的時間軸與成長 CAGR。GAA >20% / SoIC >30% / Glass Core >40% / BSPDN >20% / Wafer-bonded NAND >20% / DRAM-on-Logic >30% / High-NA EUV >40%

野村「Semi Renaissance」重點推薦股（2026-05-21 初始涵蓋）：

代碼	公司	評等	目標價 (TWD)	現價	上漲空間	估值基礎
4749 TT	新應材 (AEMC)	Buy (新)	1,500	1,015	+48%	60x FY28F EPS
1560 TT	中砂 (Kinik)	Buy (新)	840	629	+34%	40x FY28F EPS
4768 TT	晶呈科技 (Ingentec)	Buy (新)	960	431	+123%	60x FY28F EPS
6488 TT	環球晶圓 (GWC)	Buy (升)	850	710	+20%	3.2x FY28F BVPS

二、為什麼材料市場正在均值回歸



圖 40：全球半導體材料市場占半導體總市場比例（2016-2030F）：佔比從高峰 16% 跌至 2024 年 9.3% 歷史低點，2026-30F 五大催化劑驅動回升

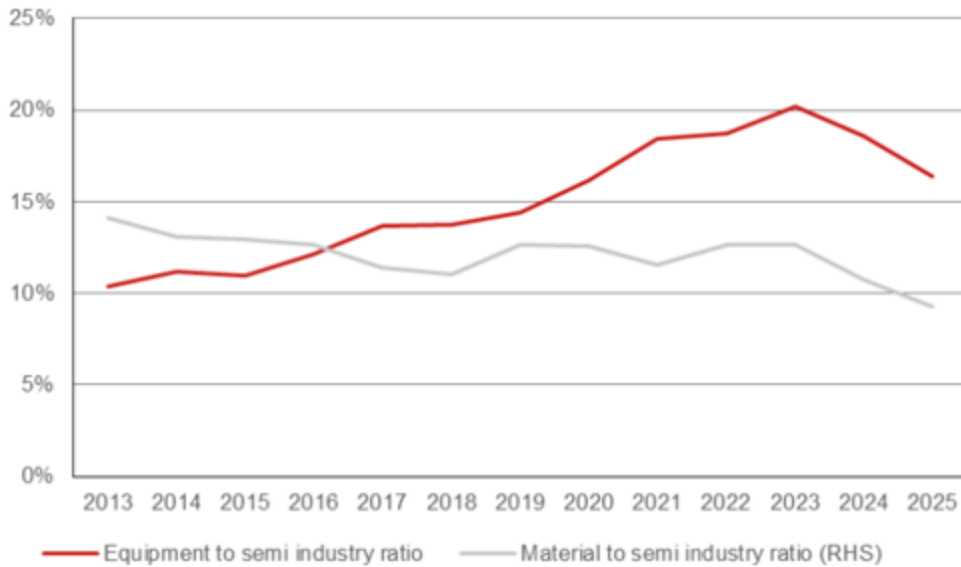


圖 41：全球 SPE（半導體設備）市場 vs 材料市場占比對比：材料市場占比過去十年落後 SPE，Semi Renaissance 框架認為材料市場均值回歸的時機已到



圖 42：半導體材料市場結構細分：IC 製造材料 (64%) vs IC 封裝材料 (36%)；製造材料 CAGR 12.8% 高於封裝材料 10.7%

過去十年，半導體材料市占比持續走低原因：

1. AI 晶片高 ASP 效應：Nvidia H100 單張 GPU 售價 USD 3 萬，但晶圓材料成本不超過幾百美元。材料占比被高價 AI 晶片稀釋。
2. Moore's Law 提升材料效率：每片晶圓能生產更多電晶體，材料「單位價值」被壓縮。
3. 景氣下行材料跌幅更深：材料跟著 fab 稼動率走，承擔了景氣波動中最直接的衝擊。

轉折正在發生的五個理由：

- ① **GAA 電晶體**：全新材料組合（高 k 介電、SiGe 奈米片、新金屬接觸），每晶圓材料成本顯著提升
- ② **BSPDN**：2 片矽晶圓 + CMP 步驟 +20—30%，材料消耗倍增
- ③ **Wafer-bonded NAND**：每顆 NAND die 需邏輯晶圓 + 陣列晶圓，矽晶圓需求 +40%
- ④ **玻璃芯基板**：全新材料生態系統，TGV 蝕刻氣體、銅電鍍材料、CMP 需求新增
- ⑤ **MOR（金屬氧化物光阻）**：High-NA EUV 配套，ASP 是現有 EUV 光阻的 2—8 倍

三、六大技術催化劑深度解析

催化劑① GAA 電晶體（CAGR >20%，2026F 起放量）

FinFET 的閘極從三面包覆通道，GAA（Gate-All-Around）從四面完全環繞，大幅改善電流控制與漏電。台積電 N2（2nm）起全面採用 GAA Nanosheet 架構，A16 採用更進一步的 GAA Forksheet（nFET/pFET 共享源汲極），A10 將進一步演進至 cFET。

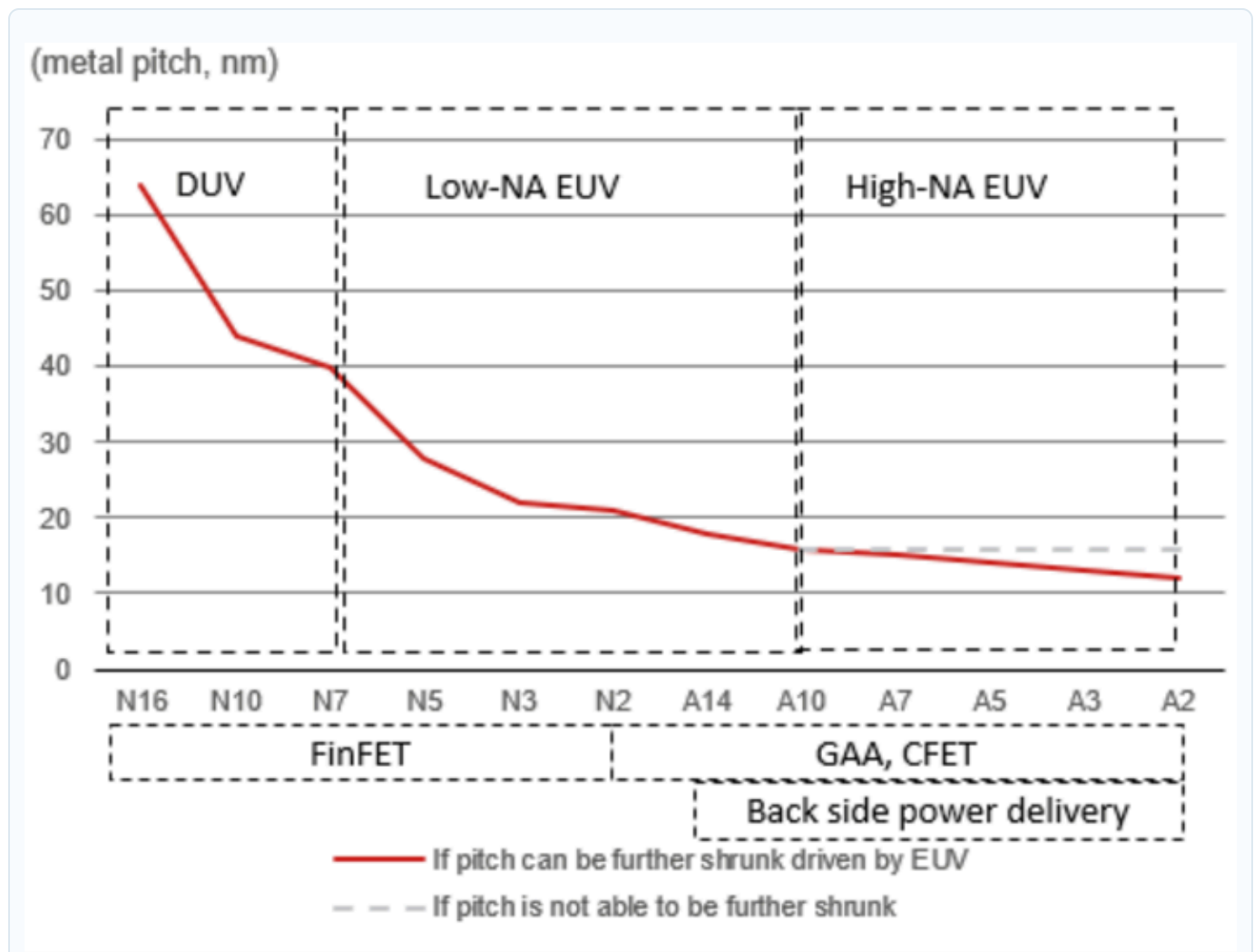


圖 6：金屬線距（Metal Pitch）縮放歷史趨勢：N16→N10→N7→N5→N3→N2（GAA）→A16（GAA Forksheet）。High-NA EUV 最早 2029—30F 才廣泛採用，2026—28F 主要靠 0.33 NA EUV + 多重圖案化（Multi-Patterning）。

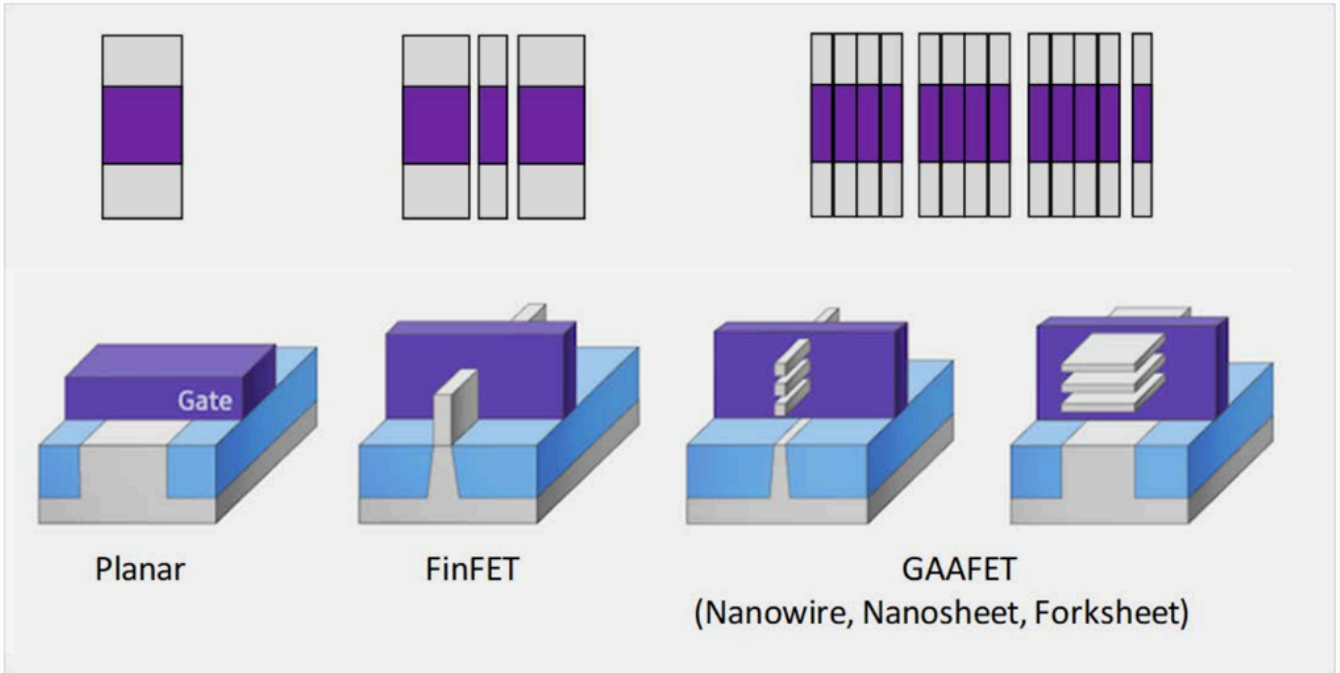


圖 7：GAA 閘極與源汲極接觸面積示意：接觸面積愈大，功耗控制愈佳。FinFET（三面接觸）→ GAA Nanosheet（四面環繞）→ Forksheet（共享源汲極）→ cFET（互補疊層），每一代材料需求升級。

Fig. 7: Process of forming the GAA transistor

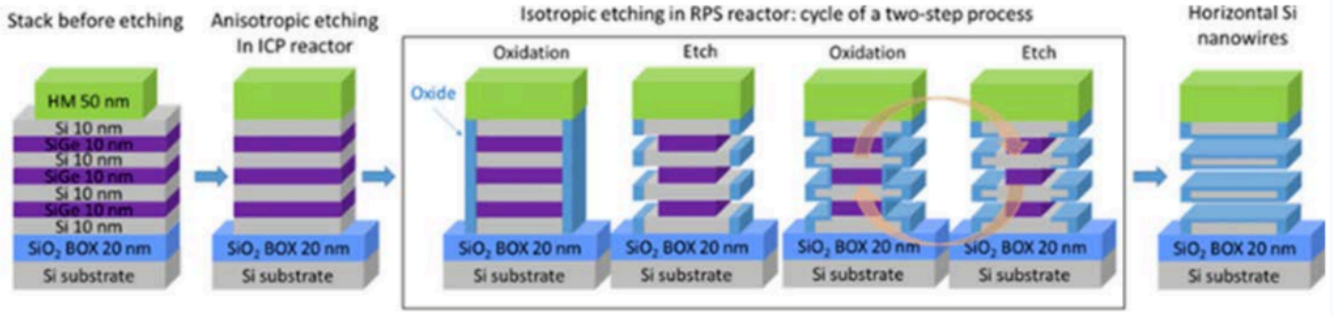


圖 8：GAA 奈米片製程流程 (Journal of Vacuum Science)：① Si/SiGe 超晶格磊晶 ② 各向異性電漿蝕刻 (ICP 反應器，垂直方向) ③ 各向同性選擇性 SiGe 蝕刻 (RPS 反應器) ④ ALD 兩步驟迴圈 (氧化 + 蝕刻) ⑤ 釋放水平 Si 奈米線

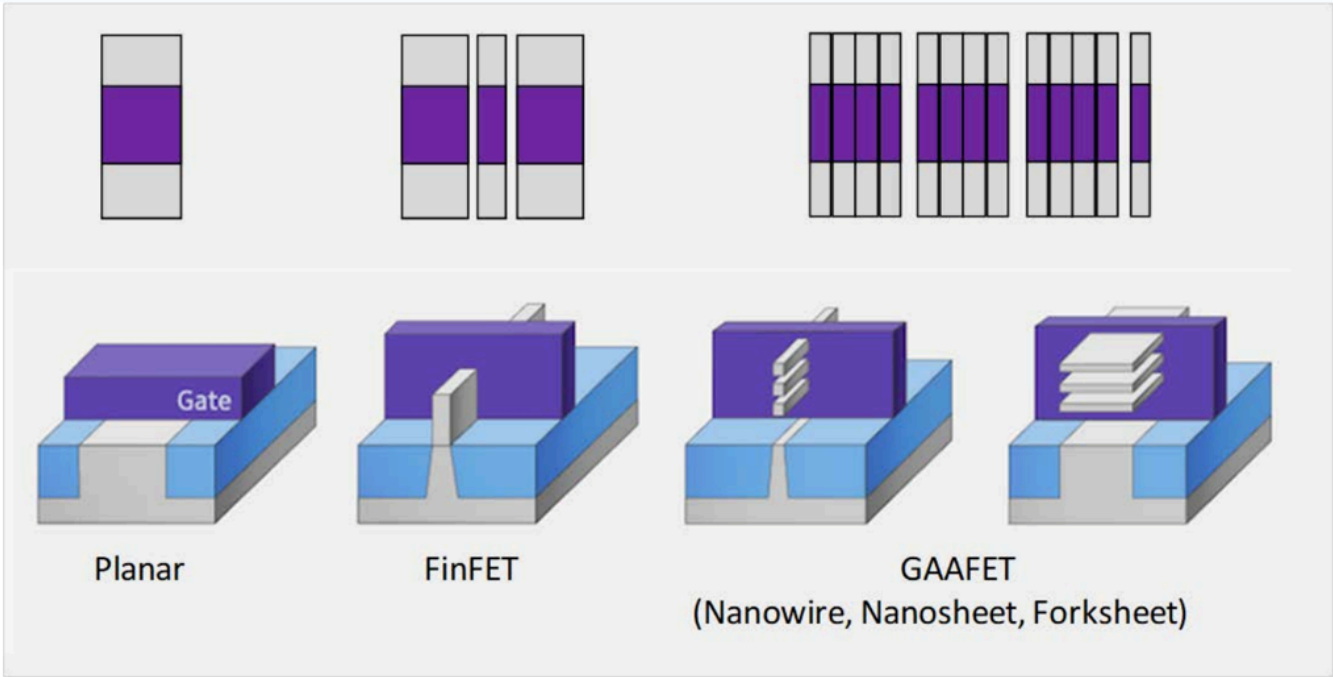


圖 60 : GAA 電晶體 Si/SiGe 奈米片完整製程示意 (野村) : 多層 SiGe 選擇蝕刻後釋放 Si 奈米片, ALD 沉積 HfO_2 高 k 介電層, TiN/TiAl 金屬閘極填充, 鉬 (Mo) 作為接觸金屬

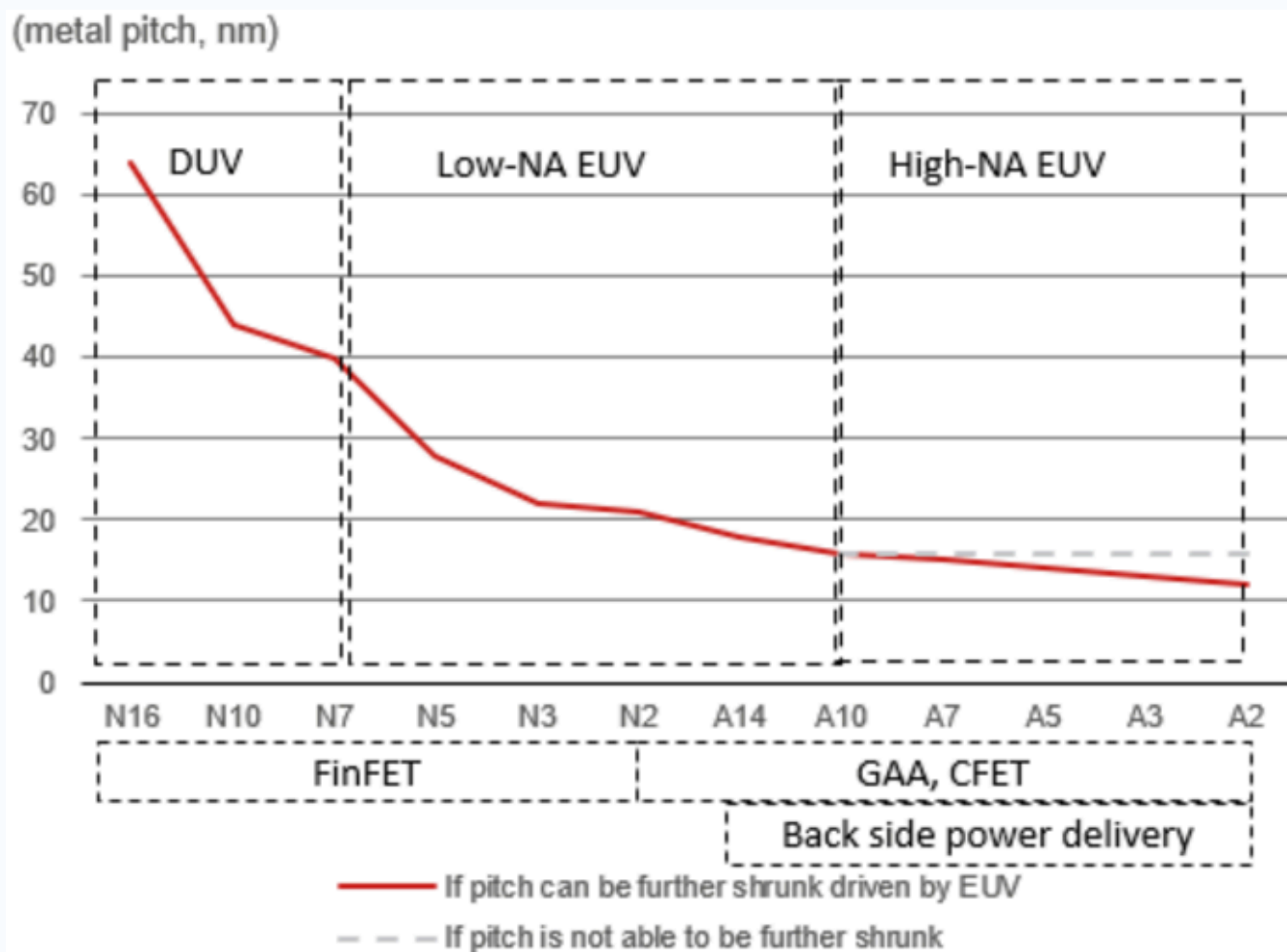


圖 61：GAA → cFET 演進路線圖：Nanowire → Nanosheet (N2) → Forksheet (A16) → cFET (A10+)。cFET 將 nFET/pFET 垂直疊層，電晶體密度翻倍，ALD/蝕刻/CMP 步驟再增。

材料/製程	需求變化	受益廠商
SiGe 超晶格	多層磊晶新增需求 (N2 開始)	信越化學、Siltronic
高 k 介電 (HfO ₂)	四面包覆，用量顯著增加；ALD 步驟增加	JSR、Merck
金屬閘極 (TiN、TiAl)	功函數金屬精細調整	Entegris
鉬 (Mo) 接觸金屬	取代傳統鎢 (W)，N2 起引入	Plansee、Materion
SF ₆ /C ₄ F ₈ 蝕刻氣體	GAA + TGV 製程需求增加	晶呈科技 (4768)
CMP 修整碟	步驟增加，耗材需求提升	中砂 (1560) DBU

下一世代：cFET (互補 FET) — 預計 A10 節點 (2030F+) 導入，nFET 堆疊在 pFET 上，電晶體密度翻倍，ALD/蝕刻/CMP 步驟再增。台積電已在研發，是 High-NA EUV 後的下一個節點技術革命。

催化劑② BSPDN 背面供電網路 (CAGR >20%，2027F 起放量)

台積電 A16 (1.6nm) 是 BSPDN 首個量產節點，商業化名稱為 **Super Power Rail (SPR)**。電源網路移至晶圓背面，與正面訊號層完全分離，改善 IR drop、提升佈線空間，相較 N2P：降低功耗 15—20% 或提升速度 8—10%。

FIG. 8: PROCESS FLOW OF BPD

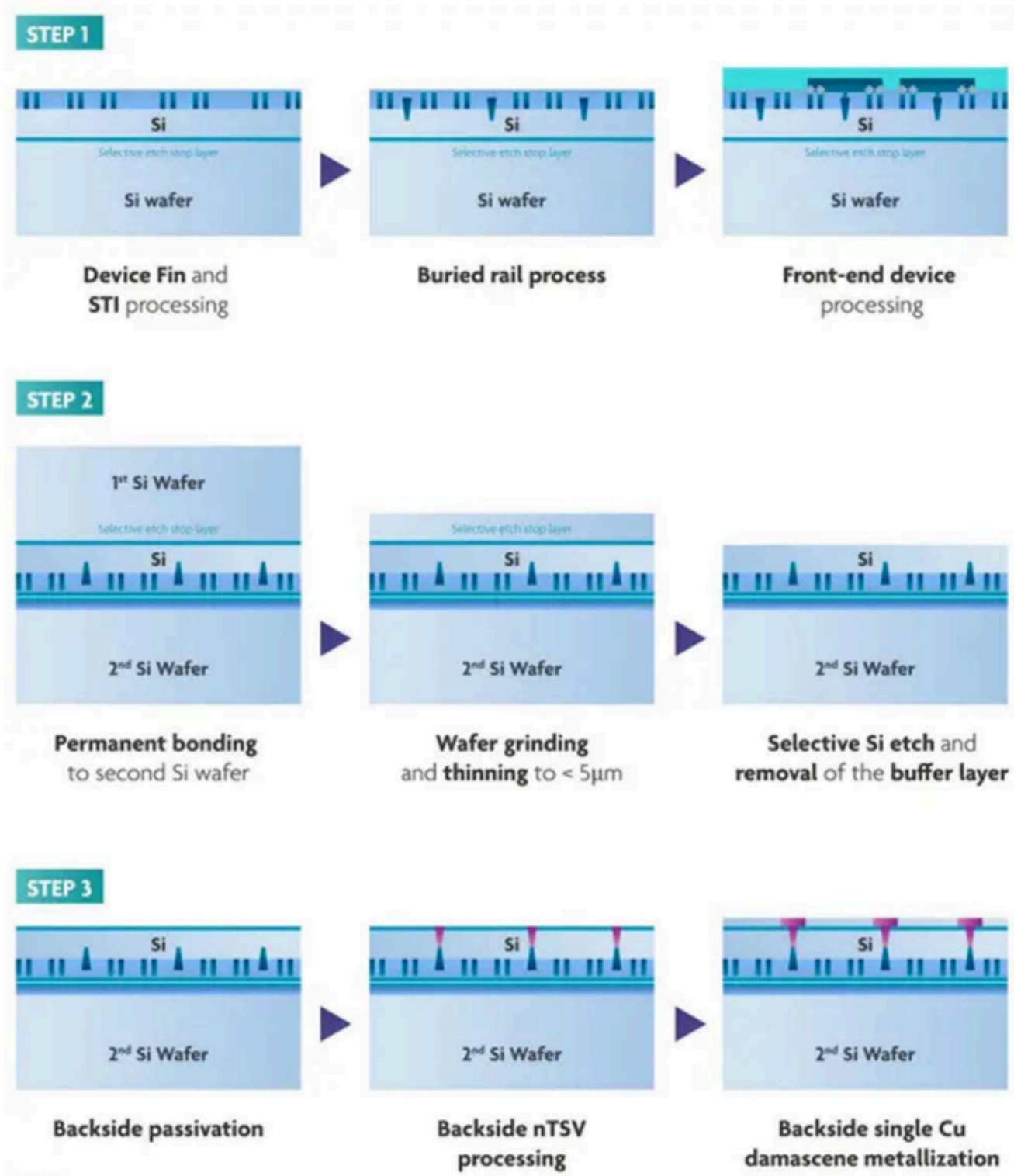


圖 9 : BSPDN 製程流程 (IMEC / 野村) : ①正面製程完成 → ②暫時鍵合翻轉 (TBM) → ③背面研磨薄化 ($700\mu\text{m} \rightarrow < 20\mu\text{m}$, 中砂 DBU 關鍵受益) → ④nTSV 奈米矽穿孔 (高深寬比 $>20:1$) → ⑤背面電源軌金屬化 (BPR : W/Ru 填充) → ⑥CMP 平坦化 → ⑦解鍵合

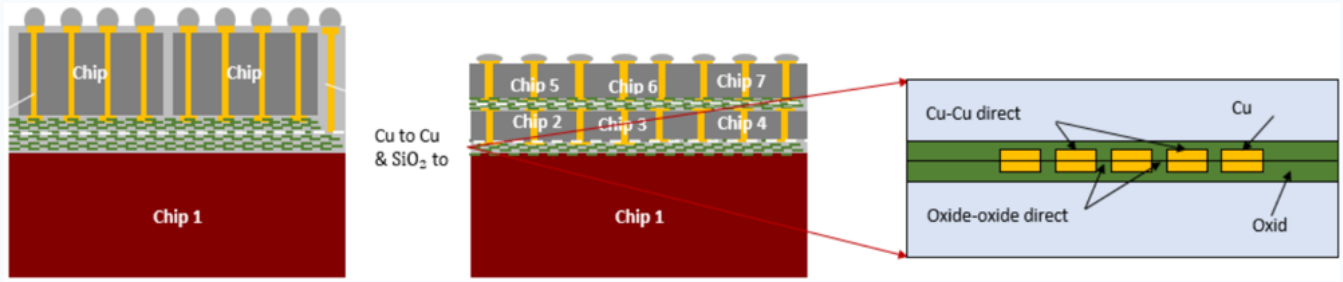


圖 10：SoIC 晶片異質整合架構 (C2W 混合鍵合)：BSPDN + SoIC 結合，多顆不同功能的晶片 (邏輯、記憶體、I/O) 透過 Cu-Cu 混合鍵合垂直堆疊，解決 High-NA EUV 大晶片 stitching 問題

參數	數據	受益廠商
矽晶圓消耗量	每顆晶片需 2 片矽晶圓 (訊號晶圓 + 電源載板)	環球晶圓 (6488)
CMP 步驟增量	較 N2 增加 +20—30% (野村估)	中砂 (1560) DBU
背面研磨薄化	第一片晶圓從 700μm 磨至 <20μm	中砂、頌勝科技 (7768)
nTSV 深寬比	奈米矽穿孔，>20:1	Applied Materials、Lam
採用節點	A16/A12 採用；N2/A14 不採用	—
2030F 矽晶圓需求增量	全球 12" 矽晶圓需求 +低個位數百分比	環球晶圓 (6488)

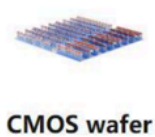
催化劑③ Wafer-bonded NAND (CBA/Xtacking) (CAGR >20%，2026—27F 擴散)

YMTC 2018 年率先商業化 CBA (CMOS Bonded to Array)，將邏輯晶圓 (CMOS 周邊電路) 與記憶體陣列晶圓分別製造後鍵合。Kioxia 2H24 起小量量產，Samsung/Hynix 預計 2027F 跟進。

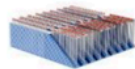
Fig. 12: YMTC's Xtacking technology

Independent processing on separated wafers

Wafer bonding processing with millions of metal VIAs (Vertical Interconnect Accesses)



+



→

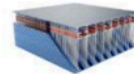


圖 11：3D NAND 三種架構比較 (YMTC / Kioxia)：CnA (CMOS Next to Array，同片晶圓) → CuA (CMOS Under Array) → CBA (CMOS Bonded to Array，兩片分別製作後 Cu-Cu 鍵合)。CBA 可各自優化 CMOS 節點與 NAND 堆疊，良率分別控制。

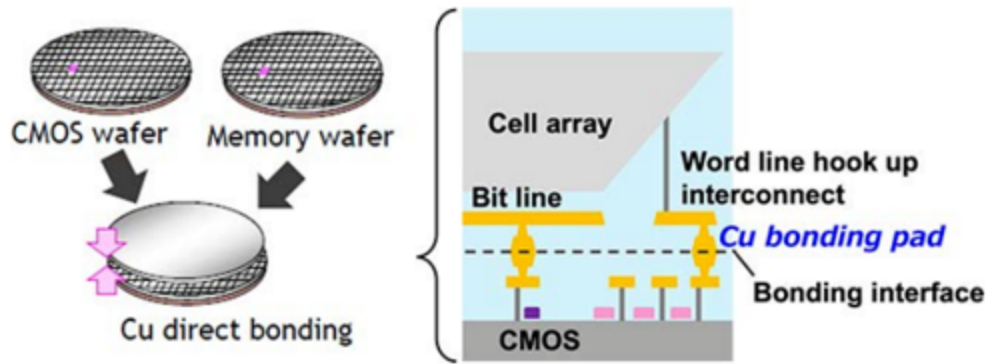


圖 12：Wafer-to-Wafer 鍵合結構 (Kioxia)：邏輯晶圓 (CMOS 周邊電路) 與記憶體陣列晶圓透過 Cu-Cu 混合鍵合堆疊，金屬 VIA 連接兩晶圓，Bit Line 從陣列晶圓直接與 CMOS 邏輯相連，縮短訊號路徑。

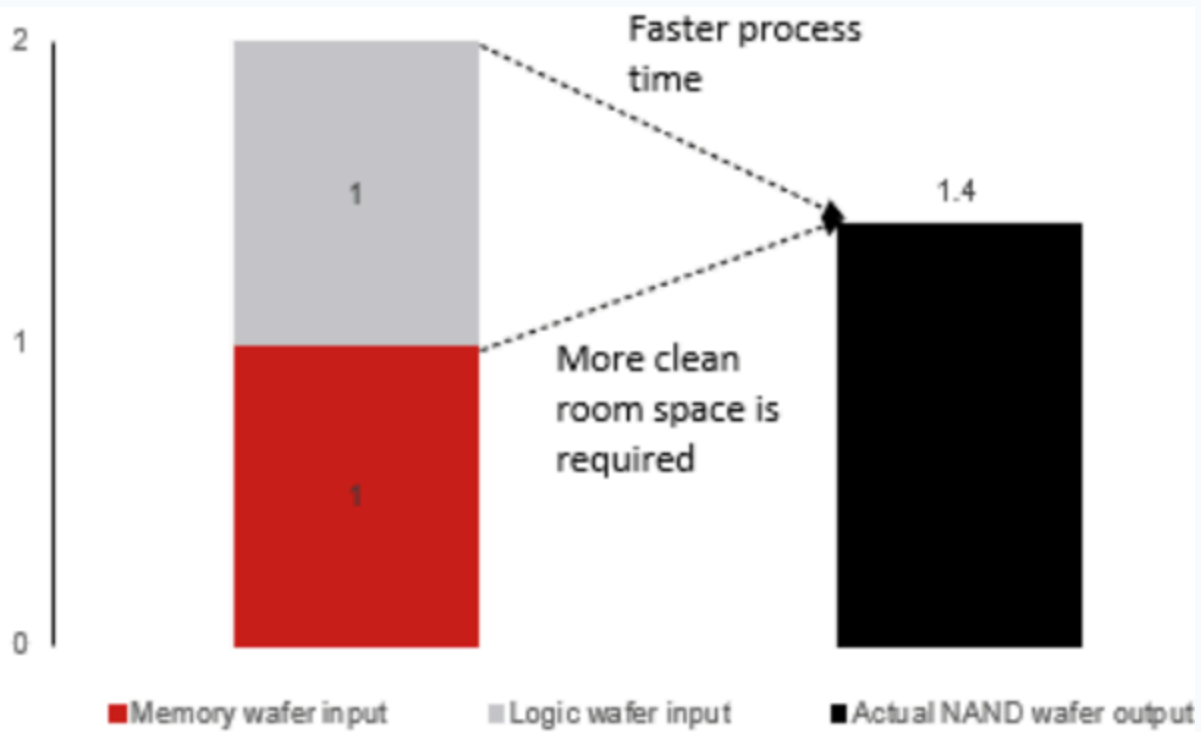


圖 79：Wafer-bonded NAND 矽晶圓需求分析：CBA 架構使每個 die 消耗 2 片晶圓 (邏輯 + 陣列)，但因並行製程效率提升，整體矽晶圓需求增加約 +40% (非 2 倍)，2030F 對全球 12" 矽晶圓需求貢獻中高個位數百分比

Fig. 94: The wafer-to-wafer bonding structure

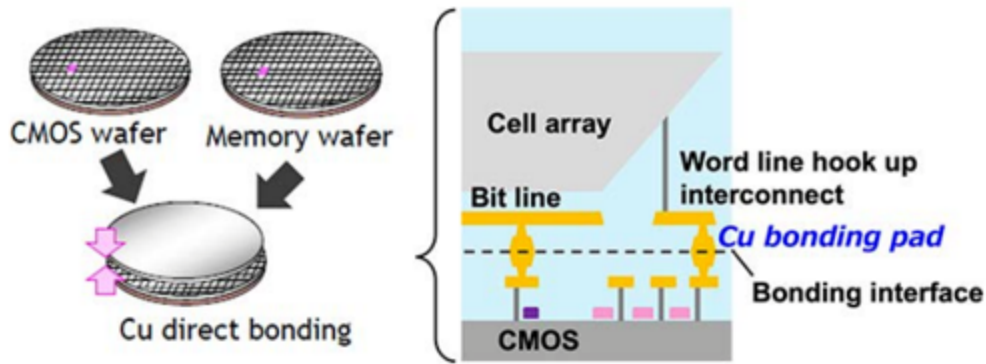


圖 80：Wafer-bonded NAND 各廠商技術路線比較（野村）：YMTC Xtacking（2018 年商業化，領先）、Kioxia（2H24 小量量產）、Samsung/Hynix（2027F 預期跟進）。Samsung/Hynix 採用時程是最大催化劑。

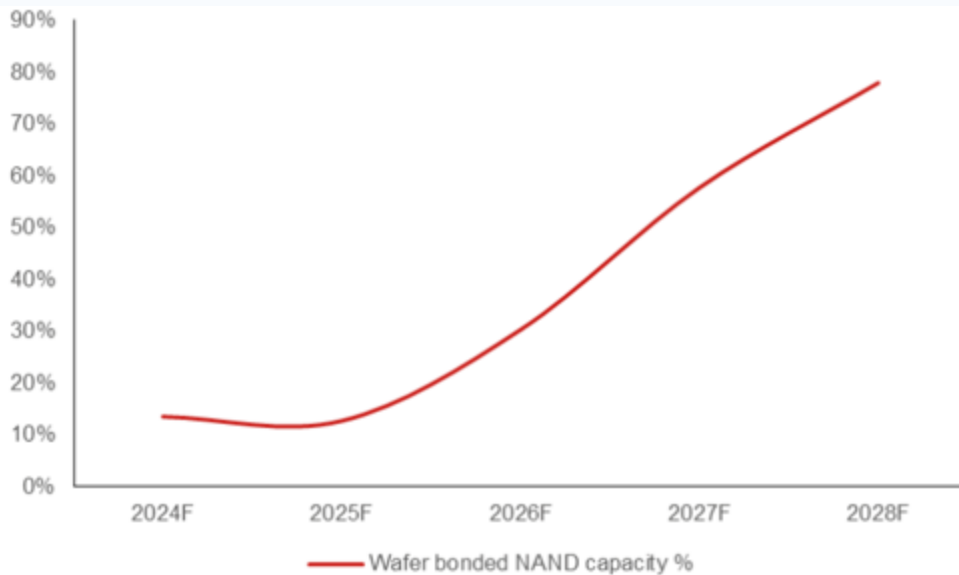


圖 81：野村預估 Wafer-bonded NAND 容量滲透率：2025F~15% → 2027F~35-40%（Samsung/Hynix 跟進）→ 2030F~60%。每上升 10ppt 滲透率約增加全球 12" 矽晶圓需求 ~1-2%。

時程	廠商	技術名稱	矽晶圓影響
2018（量產）	YMTC	Xtacking / CBA	+40% 矽晶圓消耗（vs 傳統 CnA）
2H24（小量）	Kioxia	BonGex / CBA	同上
2027F（預計）	Samsung、SK Hynix	各自 CBA 架構	量產後全球 12" 矽晶圓需求大幅提升

催化劑④ 玻璃芯基板（Glass Core Substrate）（CAGR >40%，2027F 最早出貨）

玻璃取代傳統有機 ABF 作為封裝基板芯材，具備低翹曲、低訊號損耗、大面積優勢。需要全新的 TGV（Through-Glass Via）製程。Broadcom 的 Switch ASIC 是最有可能的先行採用者，原因是解決旗下 Switch ASIC 封裝散熱翹曲問題。

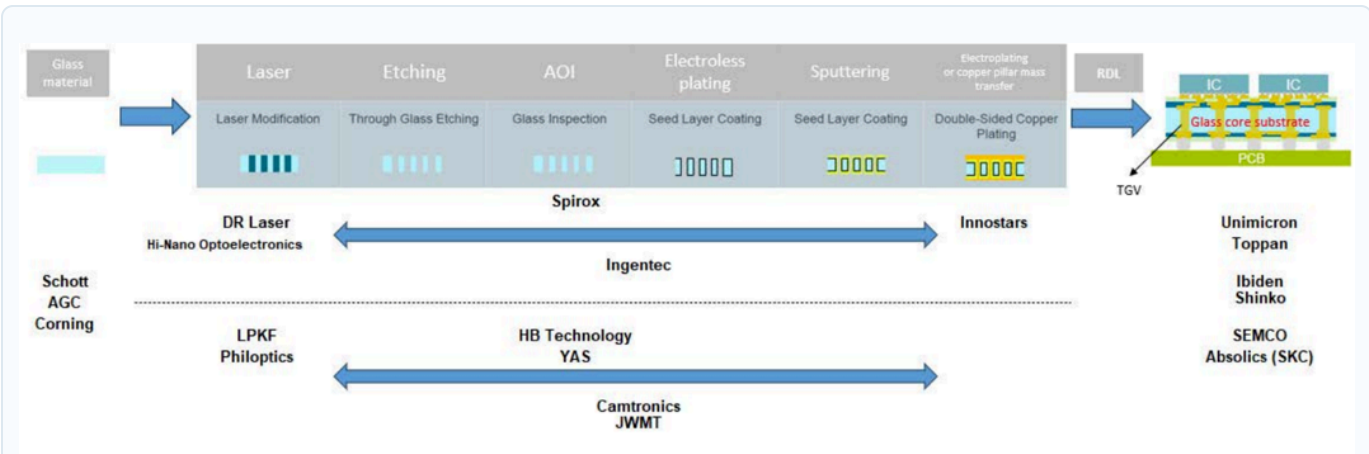


圖 84：玻璃芯基板完整製程流程 (Manz) 與 Broadcom 供應鏈生態：Schott/AGC/Corning 玻璃板 → 雷射改質 → 濕蝕刻成孔 → RIE 乾蝕刻 (晶呈 LADY 製程, SF6/C4F8, AR 10:1) → 無電鍍銅種子層 → 銅柱填孔 → CMP → RDL 佈線。每片玻璃芯基板含 ~100 萬個 TGV。

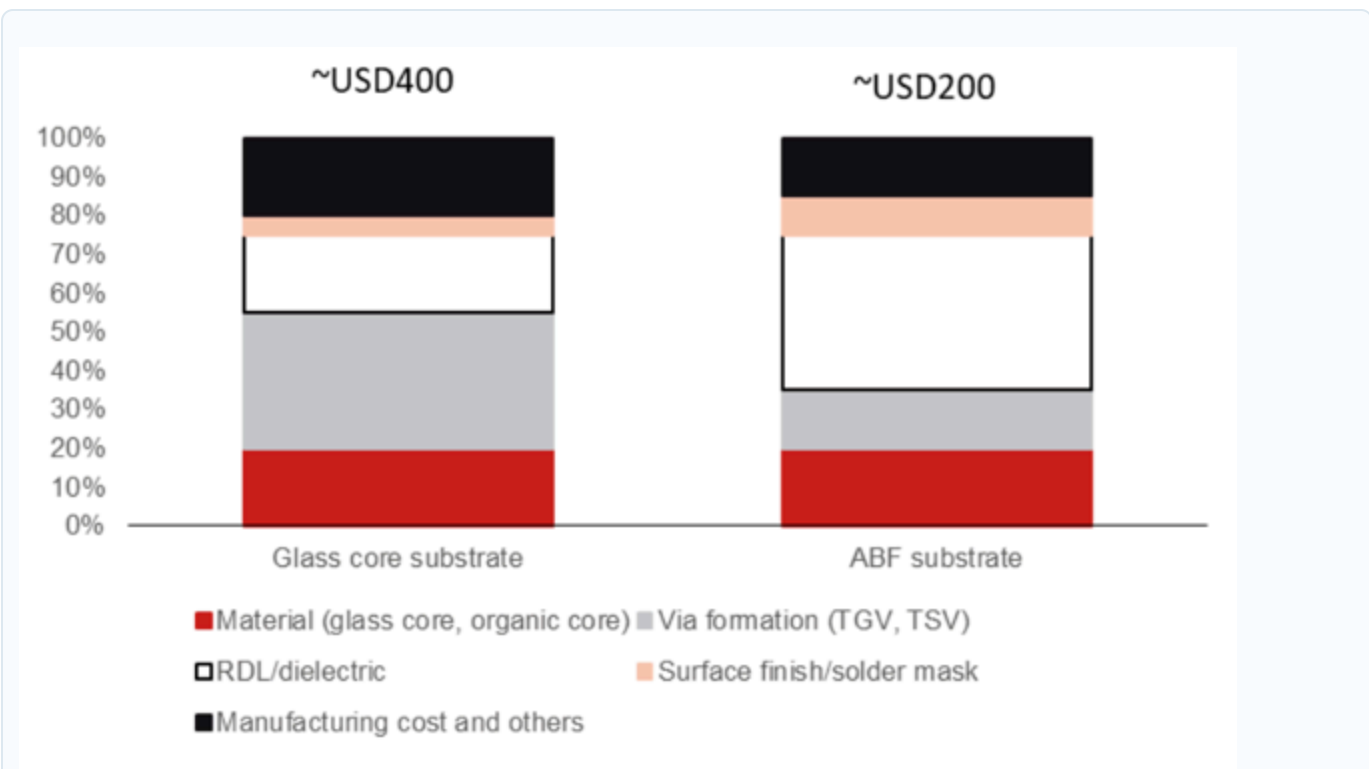


圖 85：玻璃芯基板 BOM 成本分析 (野村估)：試量產時 TGV 製程 USD 400–500/片；加上其他材料整體 >USD 1,500，遠高於 ABF 基板 USD 200。野村假設量產後需降至 USD 400 以下 (TGV ASP：USD200→140，即降價 30% 後才具競爭力)。

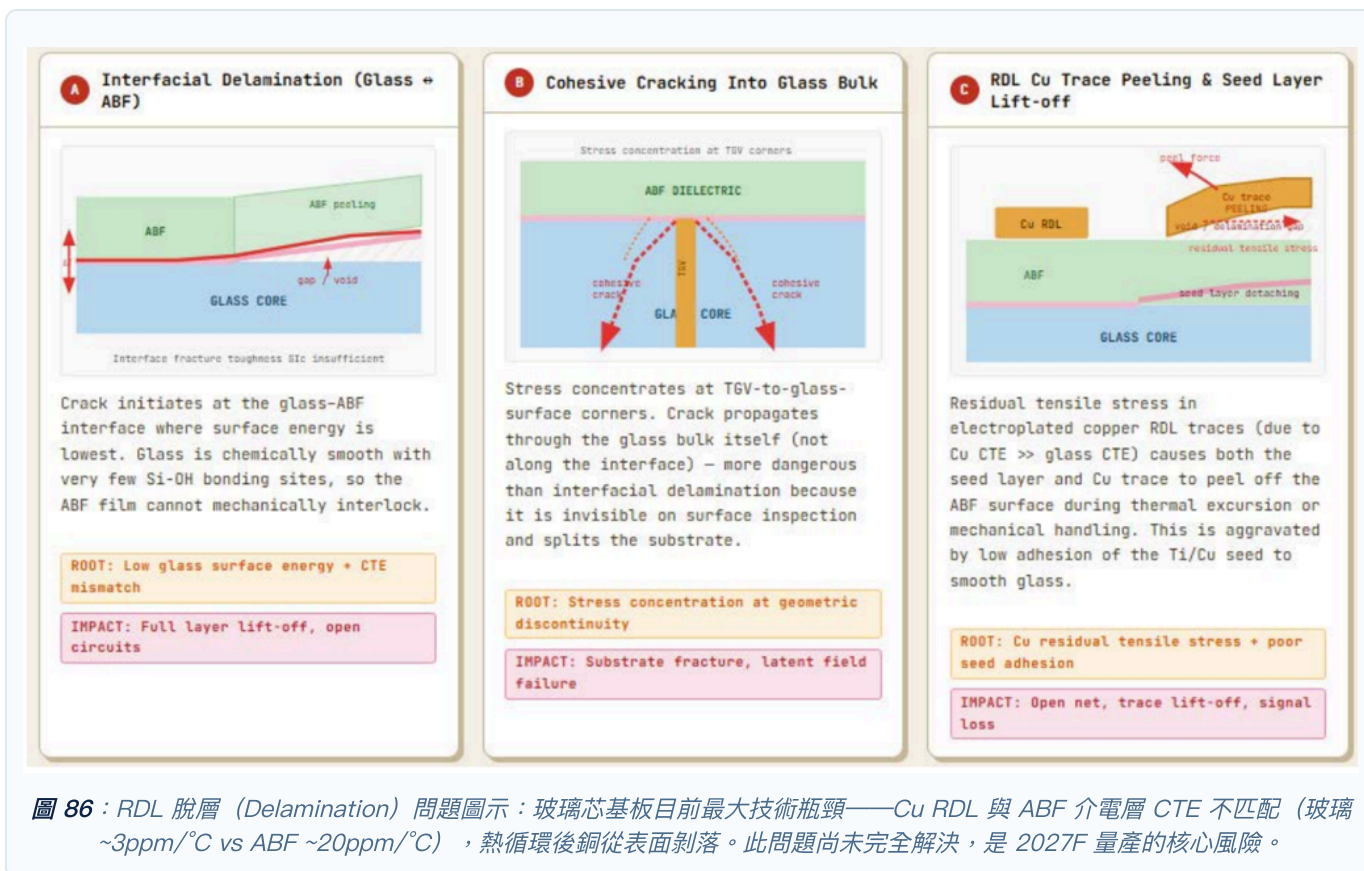


圖 86：RDL 脫層 (Delamination) 問題圖示：玻璃芯基板目前最大技術瓶頸——Cu RDL 與 ABF 介電層 CTE 不匹配 (玻璃 ~3ppm/°C vs ABF ~20ppm/°C)，熱循環後銅從表面剝落。此問題尚未完全解決，是 2027F 量產的核心風險。

晶呈科技 (4768) 投資風險提示

野村 FY26F EPS -0.51 (虧損)；FY28F 爆發至 EPS 16.20，TP 60x = 960 (現價 431，+123%)。

前提條件：① Broadcom 正式採用 (4Q27F 最早出貨) ② RDL 脫層問題量產前解決 ③ 2027F 新股發行約 TWD 125 億 (稀釋風險)。

福邦 FY26F EPS 估 7.60 vs 野村 -0.51，共識分歧巨大——應以野村保守版為基準。

催化劑⑤ 光子學 SOI + InP 基板 (Photonics SOI CAGR >30%；InP CAGR >20%)

AI 資料中心高速光收發器需求爆發，矽光子 (SiPh) 以 SOI 晶圓為基材整合光電，在 CPO (Co-Packaged Optics) 架構中與 ASIC 共封裝。1.6T 升級是近期驅動。

材料	應用	CAGR	主要廠商
Photonics SOI 晶圓	SiPh PIC 基材 (220nm/400nm Si 層)；CPO 架構	>30%	Soitec (市佔70%)、環球晶圓
InP (磷化銦) 基板	EML 雷射、CW 光源；2"→6" 晶圓遷移	>20%	AXT、JX Metals；2025-27 高速成長

台灣受益：環球晶圓 (6488) 亦生產 SOI 晶圓，為台灣 SiPh 需求受益者。TSMC 2025Q4 宣布 SoIC 容量 15k/月 (2026F) → 30k/月 (2027F)，CAGR >90%。

催化劑⑥ High-NA EUV + MOR (CAGR >40%，2029F+ 長期選擇權)

ASML Twinscan EXE:5000 (0.55 NA)，單機售價 >USD 4 億（目前 EUV 的 2—3 倍），台積電預計在 A10（約 1nm）節點採用，量產不早於 2029—2030F。

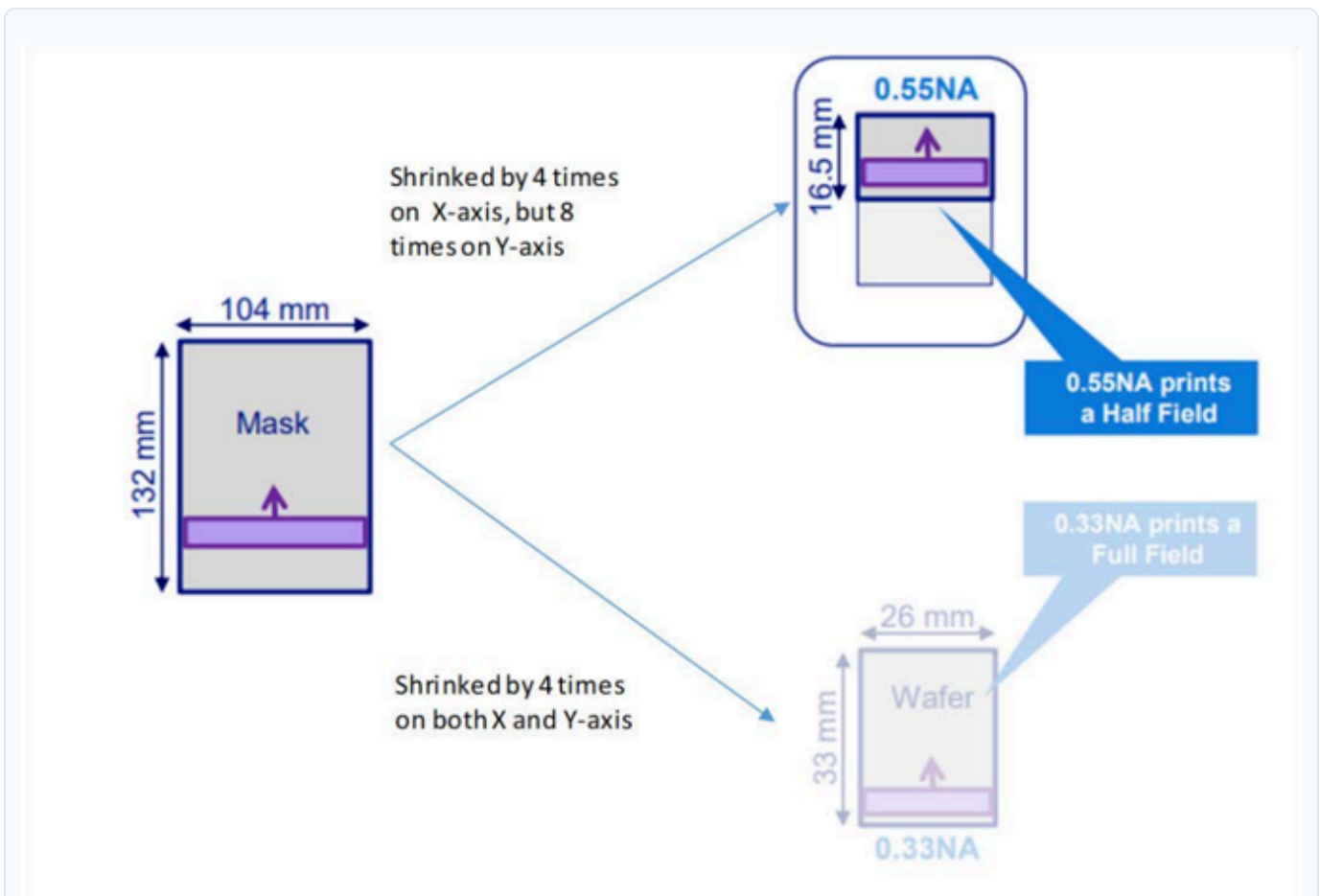
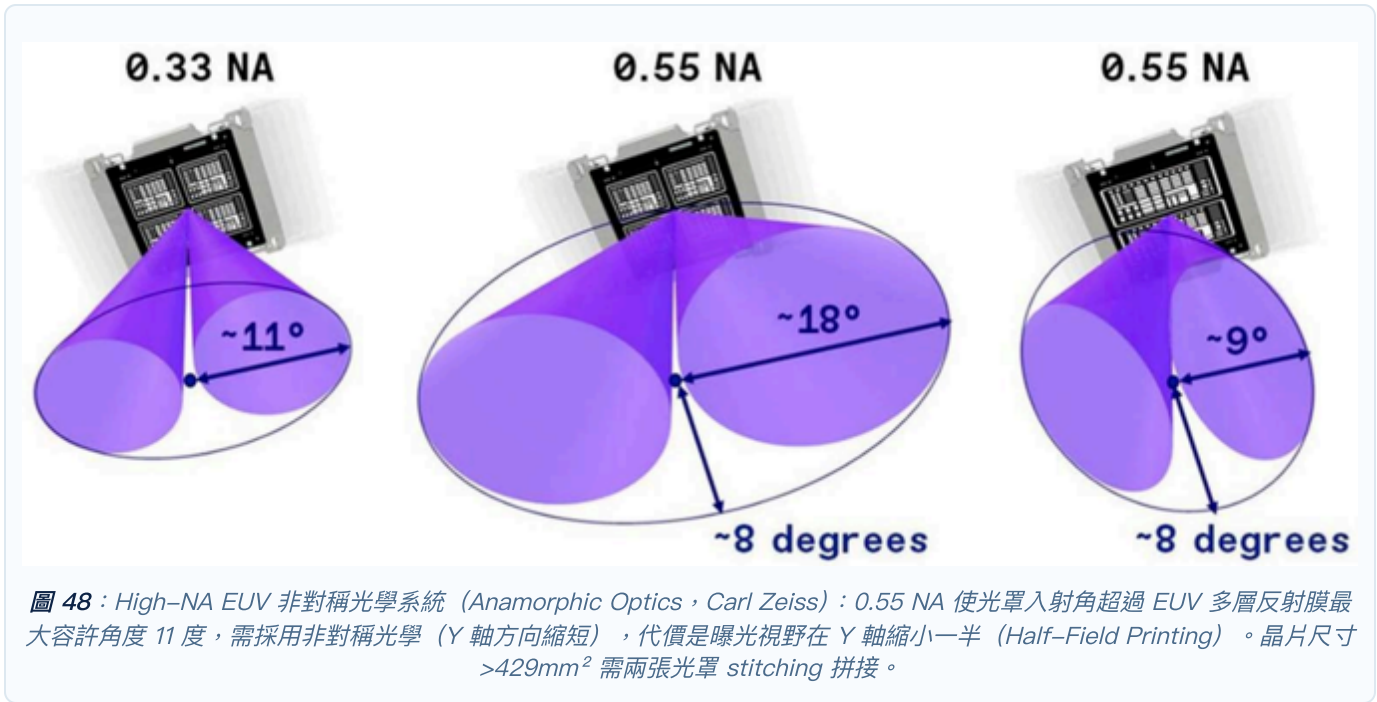


圖 49：High-NA EUV vs 0.33 NA EUV 解析度比較： $CD = k1 \times (\lambda/NA)$ ；NA 從 0.33 → 0.55 提升解析度 40%，半週期從 13nm 降至 8nm，適用 A10 節點（約 1nm）以下。

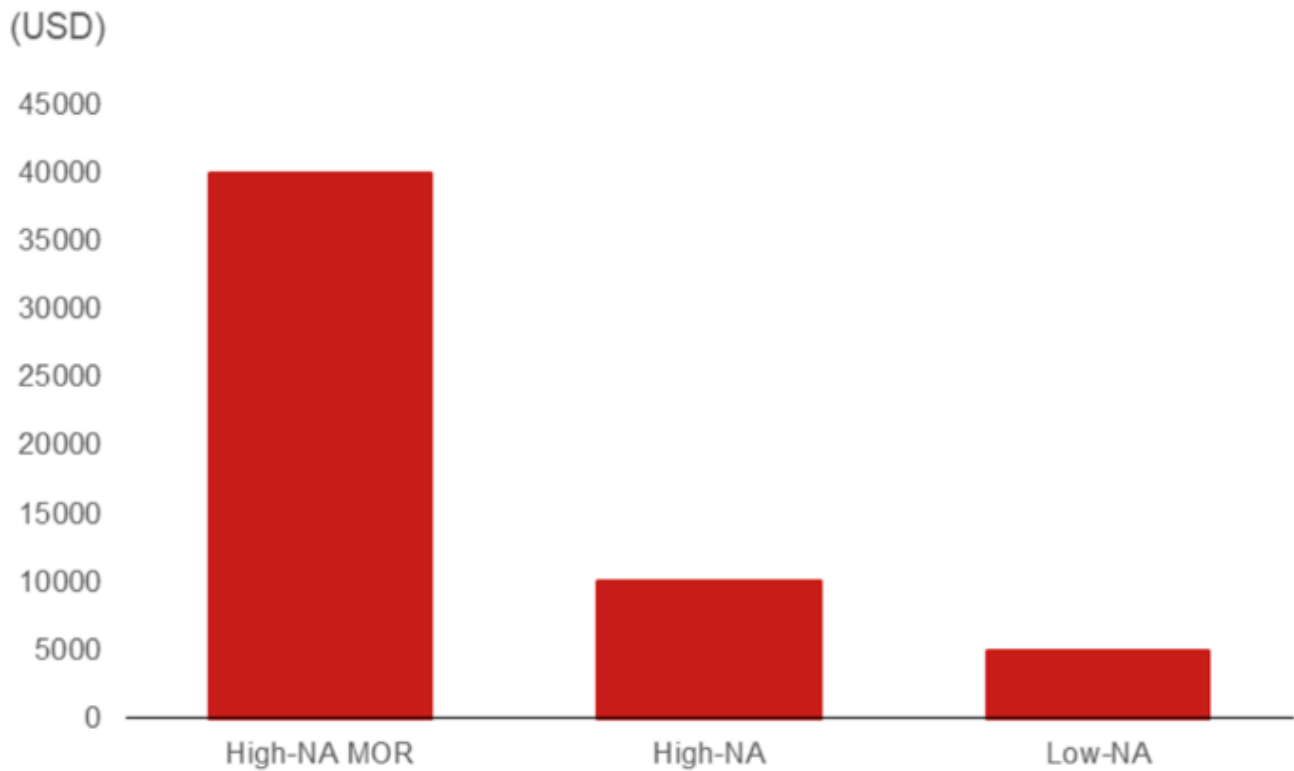


圖 54：各代光阻 ASP 比較（野村）：G/I 線 USD 10,000–40,000/加侖（是現有 EUV 光阻的 2–8 倍）。MOR 每片晶圓用量遠少但 ASP 極高。

台灣影響：新應材（AEMC）現做光阻輔材（Rinse/BARC），長期路線圖為 KrF PR → EUV PR，MOR 是 2029F 後超長期選擇權。近期 BARC 在 TSMC 認證進度是關鍵領先指標。

四、全球半導體材料市場規模（2025–2030F）

類別	2025 (USD bn)	2030F (USD bn)	CAGR
IC 製造材料合計	46.5	85.0	12.8%
— 光阻	~3.4	~5.2	7.8%
— 光阻輔材	~3.7	~5.4	8.0%
— 製程化學品	~3.3	~4.7	7.1%
— 電子特氣	~6.5	~11.6	15.3% (最高)
— 濺鍍靶材	~1.6	~2.1	3.1%
— CMP 材料	~3.7	~5.5	8.2%
IC 封裝材料合計	27.1	45.1	10.7%
半導體材料市場合計	73.6	130.1	12.1%

電子特氣 (Electric Gas) CAGR 15.3% 最高——這正是晶呈科技 (TGV 蝕刻氣體) 所在的材料類別。台灣占全球半導體材料消耗量 30% (全球最大)，中國 20%，南韓 18%，日本 10%。

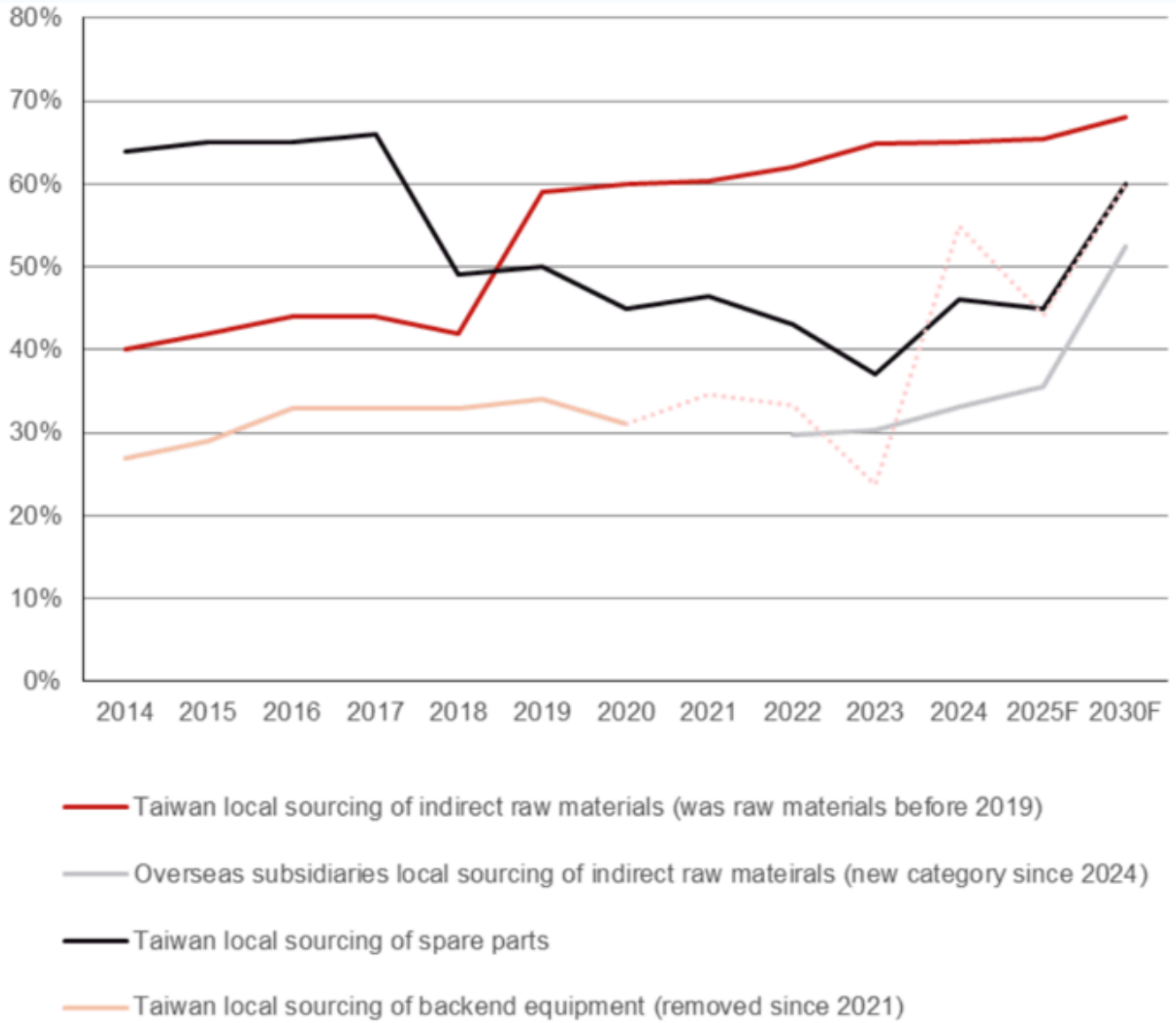


圖 44：TSMC 在地化採購政策演進 (2018-2024)：間接原材料 → 海外廠在地化比率是下一個成長驅動。台灣材料廠的護城河：多年聯合開發 + TSMC 在地化政策，外資廠短期難以複製。

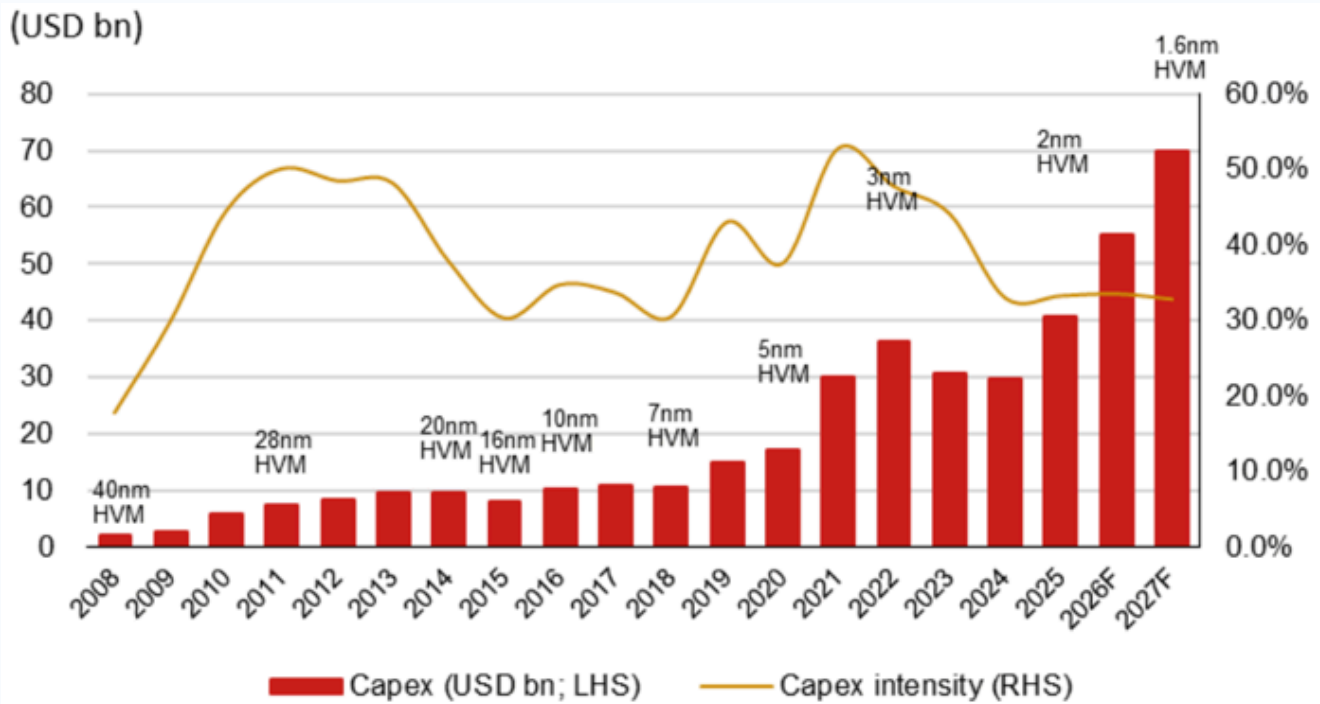


圖 47：TSMC 資本支出趨勢 (2022–2027F)：野村預估 2027F TSMC capex 可達 USD 70 億，是全球最大半導體材料需求動能來源。超過 10 個新廠房模組同步擴建。

五、台灣四大受惠公司深度分析

① 新應材 (AEMC, 4749 TT) | Buy, TP 1,500 (+48%)

定位：台灣唯一商業化光阻輔材 (Rinse 洗邊劑、BARC) 供應商，目標「成為台灣的 TOK (東京應化)」。
2H25 起在 TSMC N2 量產中搶占 BASF/3M 市佔。



圖 125：新應材 (AEMC) 業績展望與催化劑 (野村)：FY26F EPS 14.83 → FY28F EPS 24.82，TP 1,500 (60x FY28F)。高雄廠 Phase 2 認證 (2026Q4 最快) 是最明確的單一股價催化劑，認證後年銷售從 TWD 50 億增至 TWD 100 億。

Fig. 155: PR and lithography process

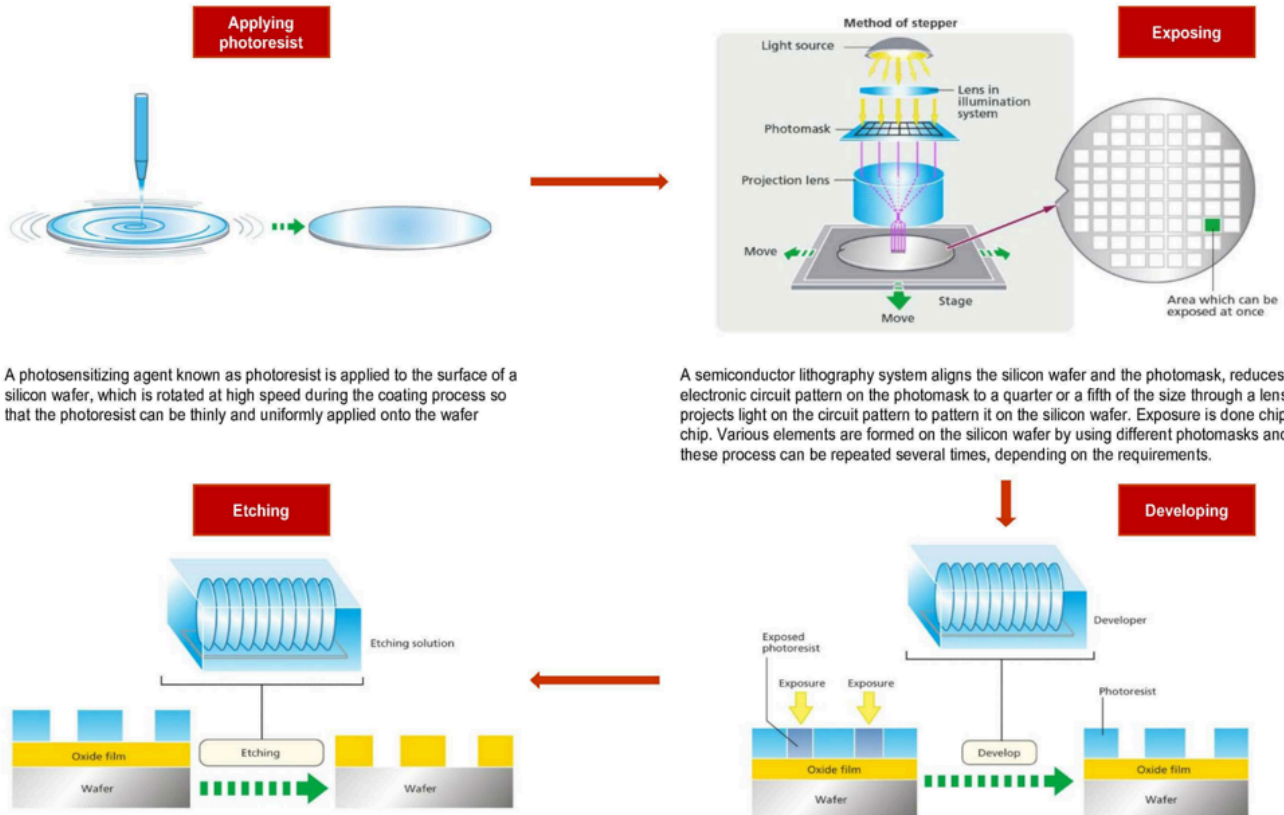


圖 126：新應材 (AEMC) 業務組合與技術路線圖：Rinse (已商業化) → BARC (認證中) → KrF PR (長期) → EUV PR → MOR (2029F+ 超長期)。每一步產品升級帶來 TAM 倍增。

- 高雄廠 Phase 1：年化 TWD 50 億，目前滿載
- 高雄廠 Phase 2：最快 2026Q4 認證 → 年銷售衝 TWD 100 億合計
- 最被低估的點：BARC 認證若成功，後續 KrF PR 路線圖大幅提前

	FY25A	FY26F	FY27F	FY28F
EPS (TWD)	11.33	14.83	19.40	24.82
Rev 成長 (野村估)	—	+35%	+28%	+22%

② 中砂 (Kinik, 1560 TT) | Buy, TP 840 (+34%)

定位：台灣 CMP 修整碟 (Diamond Dressing Disc) 主力，TSMC N2 市佔約 80%；多年聯合開發，護城河深厚。A16 BSPDN 啟動後 CMP 步驟 +20–30% 是最確定的受益。



Source: ISEF Nomura

圖 138：中砂 (Kinik) DBU 鑽石修整碟業務展望 (野村)：TSMC N2 市佔 ~80%；CMP pad conditioner 全球市場 USD 400–500mn；A16 BSPDN (2027F) 直接推升 CMP 步驟 +20–30%，耗材需求增長最確定。

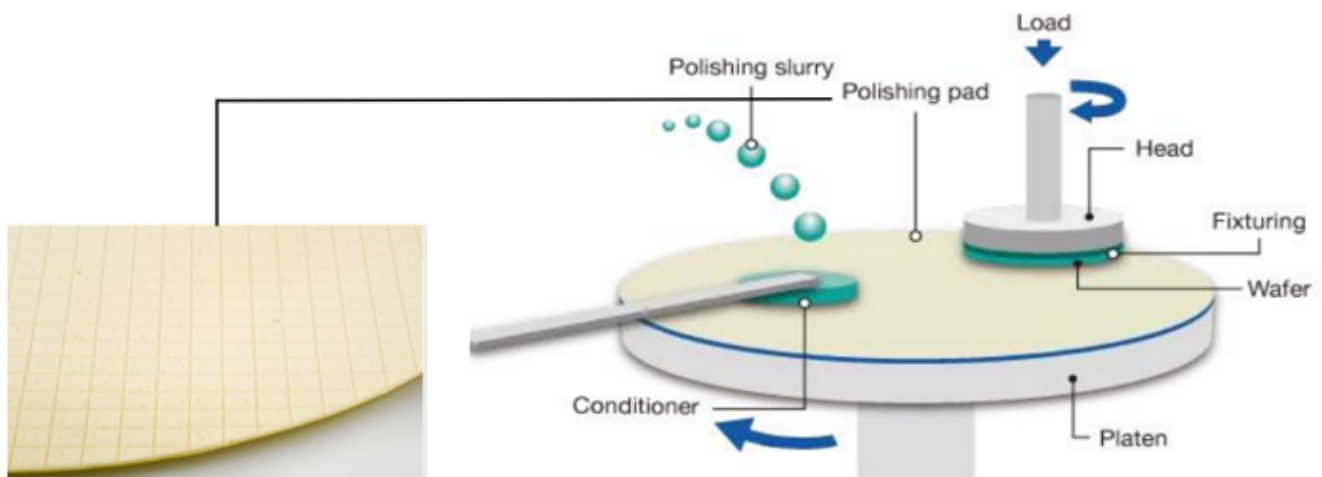


圖 139：中砂競爭格局分析：主要競爭者 3M (美)、Entegris (美)、SAESOL Diamond (韓, Samsung/Hynix)、旭化成 Diamond (日)。台積電業務以中砂為主，競爭者進入台積電供應鏈需重新認證，短期難以替代。

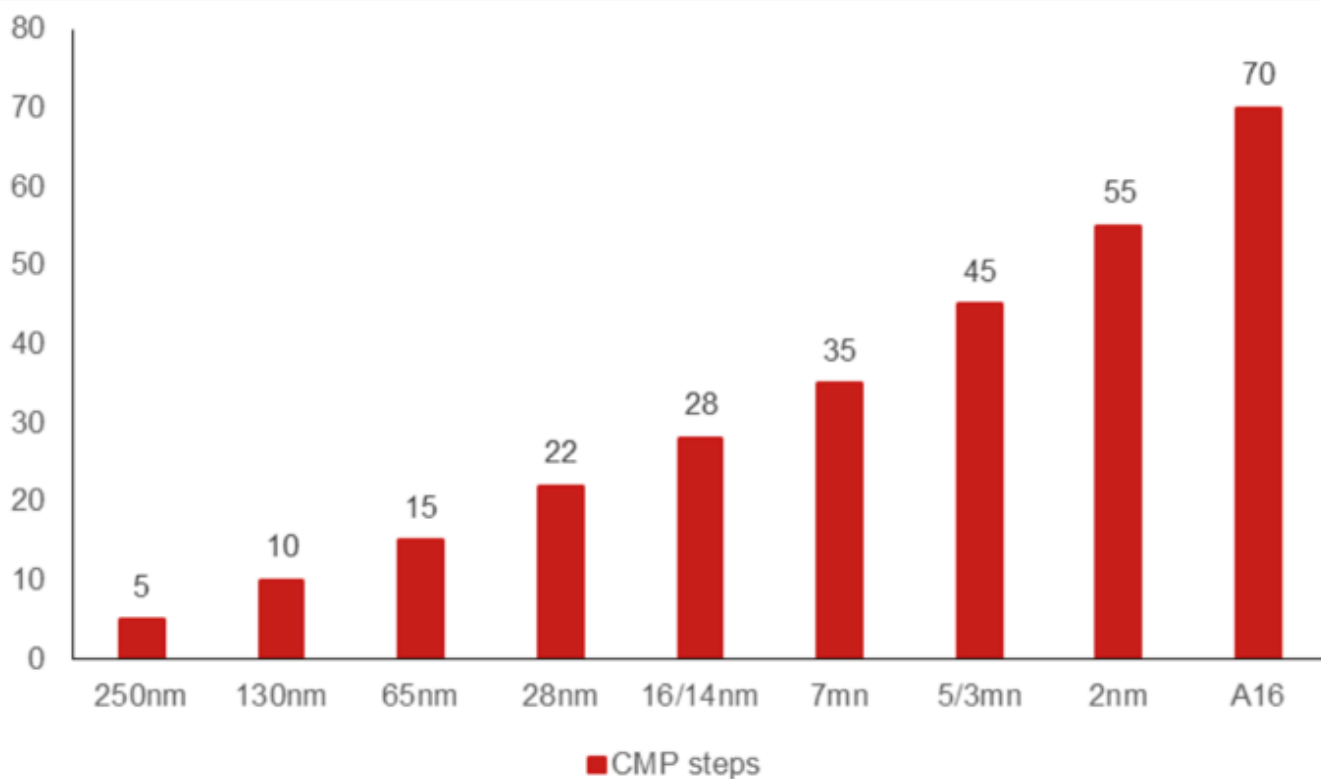


圖 140：中砂 SBU（矽晶圓回收）與 ABU（研磨輪）業務：SBU 受 Wafer-bonded NAND 帶動；ABU 若滲透 OSAT 晶圓研磨市場（Disco 主導 USD 400mn+），是尚未被定價的選擇權。

業務部	縮寫	說明	2026–27F 催化劑
鑽石修整碟	DBU	TSMC N2 市佔 ~80%；CMP pad conditioner	BSPDN A16 CMP 步驟 +20–30%
矽晶圓回收	SBU	CMP 後晶圓再生	Wafer-bonded NAND 需求增
研磨輪	ABU	晶圓/封裝研磨輪	滲透 OSAT（USD400mn+ 市場）

	FY25A	FY26F	FY27F	FY28F
EPS (TWD)	9.33	13.60	16.40	20.72

③ 晶呈科技 (Ingentec, 4768 TT) | Buy, TP 960 (+123%)

定位：台灣唯一商業化 TGV 乾蝕刻氣體供應商（LADY 製程），位於玻璃芯基板供應鏈的關鍵節點。高風險高報酬，不對稱風險報酬的典型標的。



圖 116：晶呈科技 TGV 製程 (LADY) 與 Glass Core Substrate 供應鏈定位 (野村)：Broadcom 採用玻璃芯基板的路徑中，晶呈提供 SF6/C4F8 TGV 乾蝕刻氣體 (AR 10:1)。供應鏈合作夥伴：Spirox (創新服務) 負責銅柱植入，Toppan 負責基板組裝。

Fig. 141: Semiconductor manufacturing processes and gases used

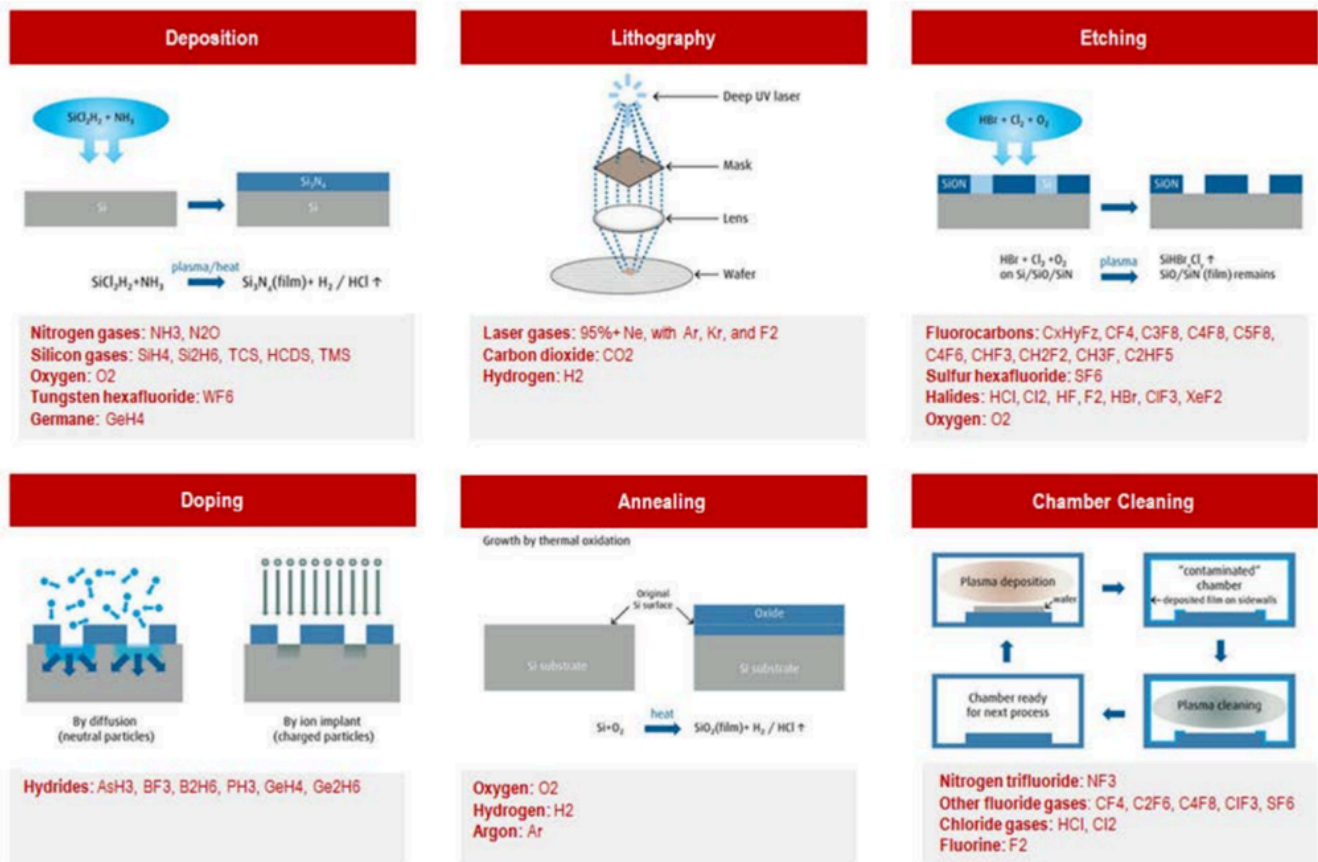


圖 117：晶呈科技 TGV 蝕刻氣體市場定位：台灣唯一商業化 TGV 乾蝕刻氣體，技術門檻高（電漿物理 + 精密氣體配方），競爭者國際氣體廠理論上可切入但在地化政策偏好晶呈。

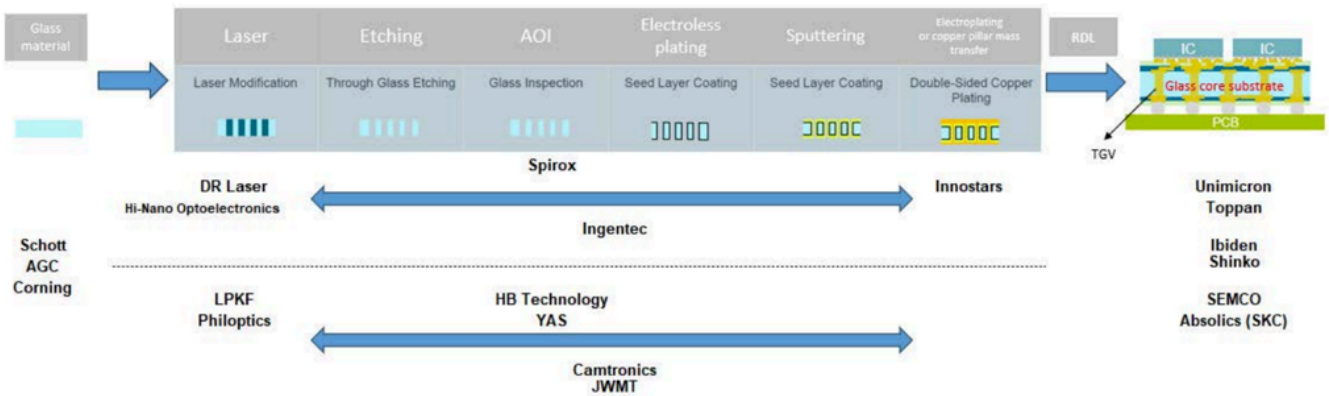


圖 118：晶呈科技財務預測（野村）：FY26F 虧損 (EPS -0.51) → FY27F 轉虧為盈 (EPS 4.09) → FY28F 爆發 (EPS 16.20)。Revenue FY28F 衝 TWD 93 億，主要來自 Glass Core Substrate TGV 氣體業務 (CAGR 2026–28F 129%)。

Fig. 120. RDL dielectric peeling and delamination issue on glass core substrate

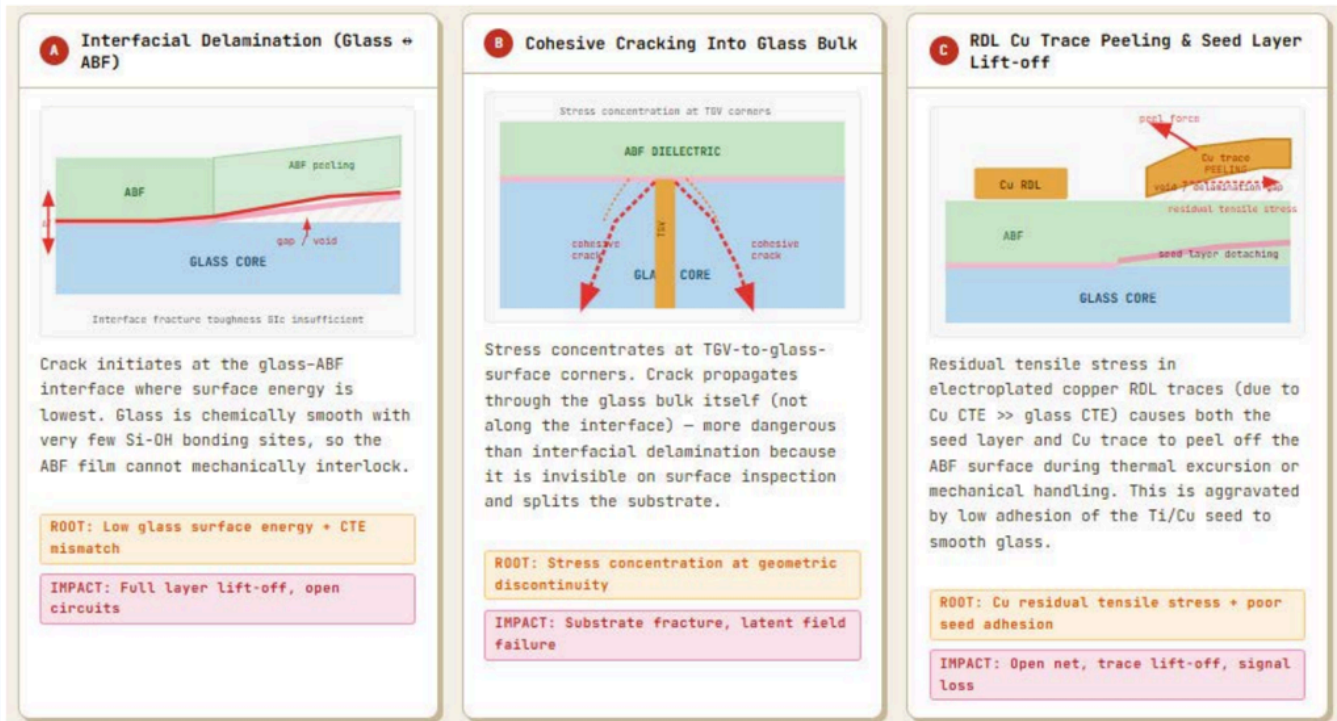


圖 120：晶呈科技 TGV 業務收入預測分拆：現有業務（半導體製程氣體）穩定成長；新業務（玻璃芯基板 TGV 氣體）從 2027F 開始貢獻，2028F 爆發至 Revenue TWD 93 億，佔比超過 80%。

	FY25A	FY26F	FY27F	FY28F
EPS 野村 (TWD)	0.39	-0.51 (虧損)	4.09	16.20
EPS 福邦 (TWD)	—	7.60	14.52	—
Revenue (TWD 億)	~10	~15	~40	~93

TGV ASP 的反直覺邏輯：ASP 從 USD 200 降至 USD 140 是量產成功的訊號，不是負面消息。野村 FY28F

EPS 16.20 已內含 ASP 下降假設，若出貨量超預期，上修空間更大。降價反映量產良率提升，是正面訊號。

④ 環球晶圓 (GWC, 6488 TT) | Buy (升), TP 850 (+20%)

定位：全球第三大半導體矽晶圓廠，非日系最大，12" 矽晶圓主力，SOI 晶圓能力。三大催化劑：Wafer-bonded NAND、BSPDN、Photonics SOI。



Source: LSEG, Nomura

圖 154：環球晶圓 (GWC) 三大技術催化劑框架 (野村)：① Wafer-bonded NAND (+40% 矽晶圓需求，2027F 放量) ② BSPDN (每晶片 2 片矽晶圓) ③ Photonics SOI (CPO 架構推升 SOI 需求，CAGR >30%)

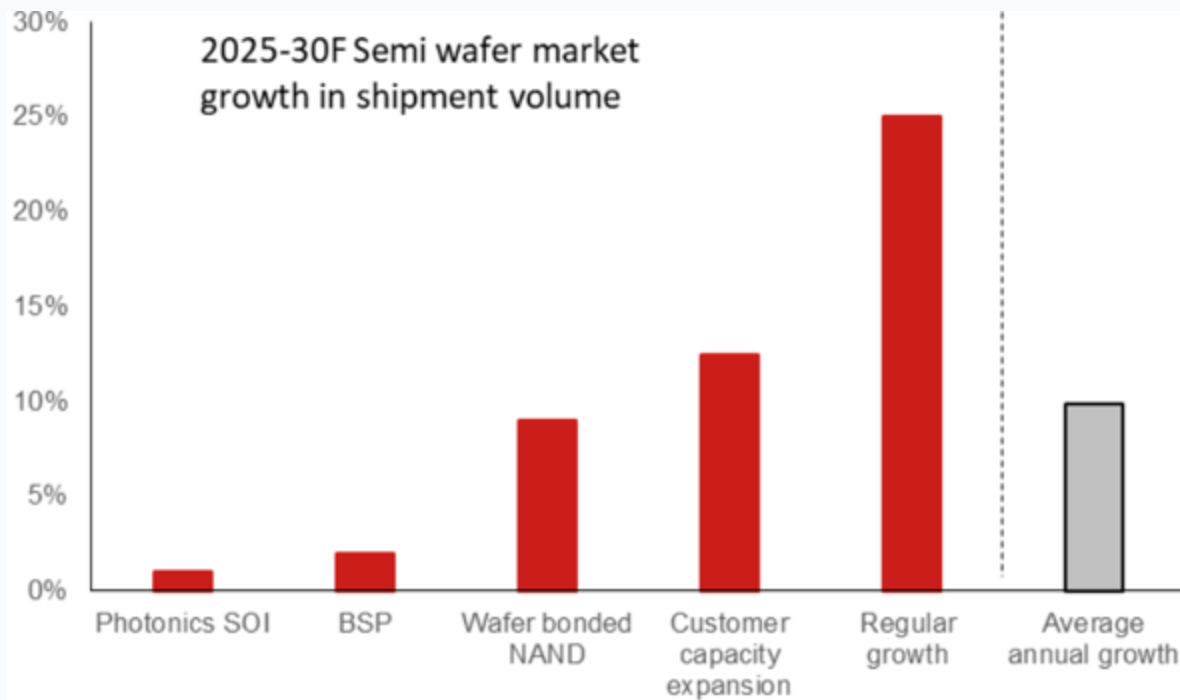


圖 155：環球晶圓 12" 矽晶圓市場供需展望 (野村)：2025-26F 供過於求 (ASP 低迷) → 2027-28F 供需趨緊 (Wafer-bonded NAND + BSPDN 需求啟動) → ASP 開始回升。供需轉折是股價重估的關鍵觸媒。

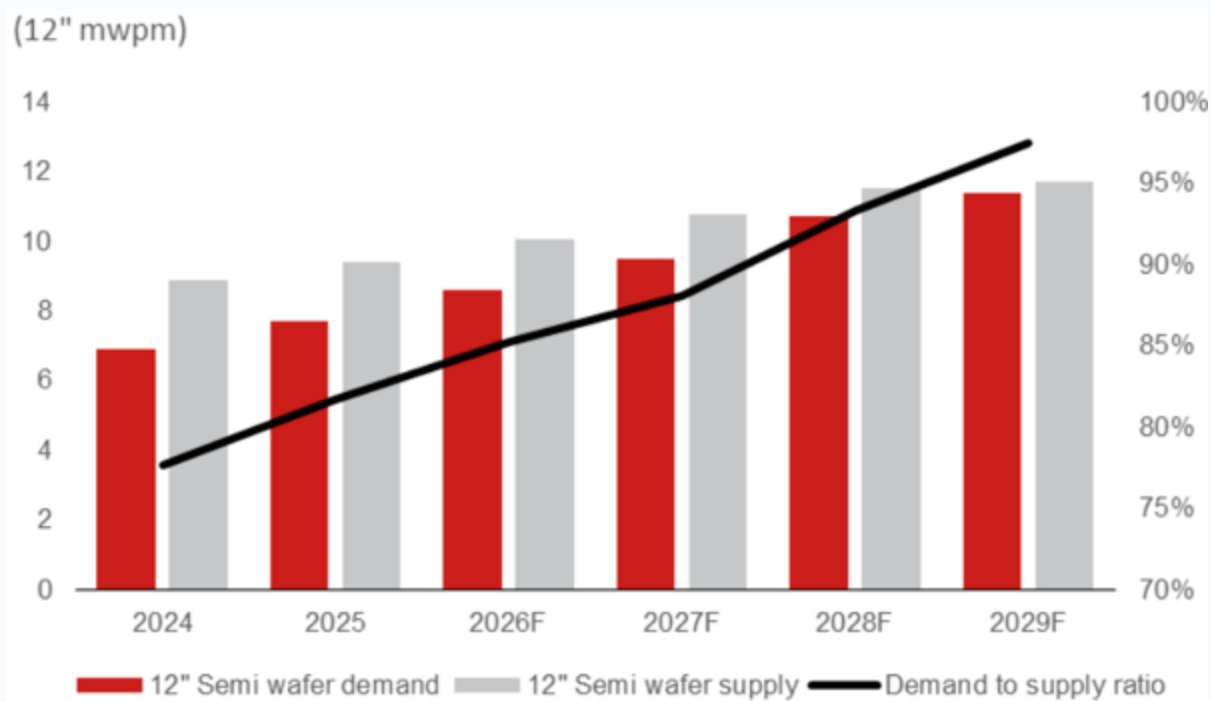


圖 156：環球晶圓 EPS 與估值框架（野村）：FY28F EPS 32.05；野村 TP 850 以 3.2x FY28F BVPS TWD 265 定價。估值偏保守，供需轉緊後有重估空間；若 12" 矽晶圓 ASP 回升，P/B 框架將被修正。

	FY25A	FY26F	FY27F	FY28F
EPS (TWD)	15.36	17.25	22.64	32.05
BVPS (TWD)	—	~200	~230	265

六、投資方向 Memo：最有發展潛力的切入點

近期（2026—27F）：確定性最高的兩個方向

① 新應材 Phase 2 認證 = 最明確的單一催化劑

- Phase 2 最快 2026Q4 認證 → 年銷售從 TWD 50 億增至 TWD 100 億
- 追蹤指標：BARC 在 TSMC N2 認證進度（比 PR 早 3—5 年，領先指標）
- 最被低估的點：BARC 認證成功後，後續 KrF PR 路線圖大幅提前，TAM 倍增

② 中砂 BSPDN 催化劑 = 最確定的市場事件

- 2027 TSMC A16 量產，CMP 步驟 +20—30%，中砂無需任何技術突破即可受益
- SBU（矽晶圓回收）受 Wafer-bonded NAND 帶動，被市場低估
- ABU 滲透 OSAT 晶圓研磨（Disco 主導 USD400mn+）是尚未被定價的選擇權

中期（2027—28F）：非線性爆發

③ 晶呈科技 TGV 出貨觸媒（4Q27F 最早）

1. Broadcom Glass Core Substrate 採購意向 (Toppan 新加坡廠建廠進度)
2. RDL 脫層問題是否在 2026—27F 出現技術突破 (Ibiden/Unimicron 公告)
3. 晶呈新股發行時間點確認 (攤薄 EPS 重新計算)

④ 環球晶圓供需轉折 (2027—28F)

- 最易追蹤指標：SEMI 矽晶圓月度出貨量報告 + 12" 現貨報價
- Samsung/Hynix Wafer-bonded NAND 若提前 2026F 跟進，環球晶圓上修概率最高

長期 (2029F+)：超長期選擇權

⑤ High-NA EUV + MOR (新應材)

- TSMC A10 節點 (2029—30F) 採用 High-NA EUV，MOR ASP USD 10,000—40,000/加侖 (是 EUV 光阻 2—8 倍)
- AEMC 從 Rinse → BARC → KrF PR → EUV PR → MOR 的路線圖若實現，是數十億元 TAM 擴張
- 現在追蹤：BARC 在 TSMC 認證的進度 (比 PR 早 3—5 年)

最該優先關注的三個非顯而易見觀察點

1. Wafer-bonded NAND 提前滲透：Samsung/Hynix 若提前於 2026F 跟進 (野村估 2027F)，矽晶圓需求超預期，環球晶圓上修概率最高
2. 晶呈科技合作鏈條深度：Broadcom × Toppan (新加坡) × 晶呈的確認程度；Spirox 與晶呈 TGV-ICP 合作是否進入 Broadcom 正式認證
3. TSMC A16 BSPDN CMP 訂單分配：中砂 N2 市佔 ~80%，但 A16 背面製程是否引進 3M/Entegris 為第二供應商——此訊號決定中砂護城河持續性

七、估值比較與風險報酬矩陣

公司	FY26F EPS	FY27F EPS	FY28F EPS	野村 TP	估值方法	現價 P/E (FY26F)	上漲空 間
新應材 (4749)	14.83	19.40	24.82	1,500	60x FY28F EPS	68x	+48%
中砂 (1560)	13.60	16.40	20.72	840	40x FY28F EPS	46x	+34%
晶呈科技 (4768)	-0.51 (虧)	4.09	16.20	960	60x FY28F EPS	n.a.	+123%
環球晶圓 (6488)	17.25	22.64	32.05	850	3.2x FY28F BVPS	32x	+20%

風險類型	內容	最受影響標的
技術風險	玻璃芯基板 RDL 脫層未解，量產延至 2029F+	晶呈科技 (4768)

技術風險	High-NA EUV 成本過高，A10 採用繼續推遲	新應材長期路線圖
市場風險	Broadcom 不採用玻璃芯基板，晶呈 FY28F 論點全面落空	晶呈科技 (4768)
市場風險	Samsung/Hynix Wafer-bonded NAND 延至 2028F	環球晶圓 (6488)
市場風險	AI 基礎建設投資放緩，整體材料需求節奏後移	全體
財務風險	晶呈 2027F 新股發行約 TWD 125 億，攤薄幅度顯著	晶呈科技 (4768)
競爭風險	環球晶圓日系競爭者 (信越、SUMCO) 加速擴產，抑制 ASP	環球晶圓 (6488)
競爭風險	A16 BSPDN CMP 引進 3M/Entegris 第二供應商	中砂 (1560)

八、結語

2026–2030 年的半導體材料市場正處於結構性轉型的早期。從 GAA 電晶體的新材料組合，到 BSPDN 的製程複雜度倍增，到 CBA NAND 的晶圓消耗翻升，到玻璃芯基板的全新供應鏈形成，每一個技術浪潮都指向同一個方向——**材料消耗量與材料 ASP 同步提升，材料廠在整個半導體價值鏈中的占比將逐步回升。**

台灣半導體材料廠的共同護城河是台積電的在地化政策與多年共同開發關係，這是外資材料廠短期難以複製的結構性優勢。從近期到長期，投資布局的優先順序應是：**確定性首先**（中砂、新應材），**中期供需轉折次之**（環球晶圓），**長期非線性選擇權殿後**（晶呈科技）。

本報告基於野村《Greater China Semi: A Guide to Semi Renaissance in 2026–30F》(2026-05-21)、福邦投顧《2026 台灣半導體特化與耗材展望》(2026-03) 及 vault 研究資料整合編寫。本報告為研究參考，不構成投資建議。所有預估數字引自投顧報告，未來可能因技術進展或市場變化調整。