產業技術研究

光通訊底層邏輯與 FAU 全解

頻寬是怎麼乘出來的、光纖怎麼接進晶片，以及台廠各自卡在哪一道工序

2026 年 9 月 20 日初版，9 月 28 日修訂（新增第一、三章與嘉基 NPO / CPC 專節；更正邊緣耦合「只能單通道」之誤），9 月 30 日二修（新增 CPO 放量時點、良率矩陣、三條透鏡路線進度、單一 AI 工廠 FAU 用量、輝達 / 博通兩大陣營供應鏈）
資料來源：Broadcom、Marvell、Corning、SENKO 官方新聞稿與技術部落格、Intel Foundry（ECTC 2026）、Tyndall National Institute（Applied Sciences 2016）、Technoprobe × 米蘭理工大學（Micromachines 2026）、RP Photonics 光學百科、穎崴 CPO 論壇簡報、智璞產業趨勢研究所（永豐證券專家分享會，2026-09-21）、SemiAnalysis、各公司法說與公開說明書、工商時報具名報導、TWSE / TPEx 公開資訊

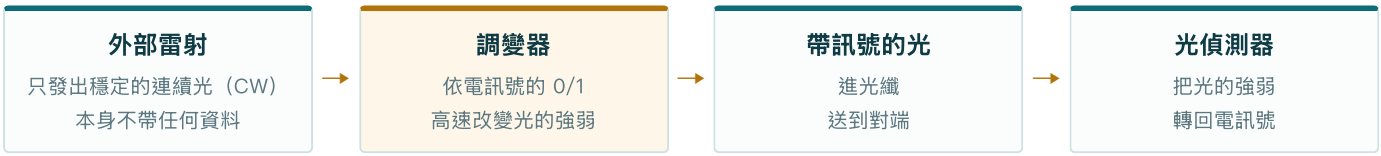
七個結論

1. **光通訊的頻寬是四個數字相乘：光纖數 × 每條光纖的波長數 × 調變速度 × 每個符號帶幾個位元。**每一種新技術都是在拉高其中一項，代價是把壓力轉嫁到另一項——FAU 通道數、保偏光纖、WDM 濾光片的需求，全部可以從這條公式推出來。
2. **FAU 的價值不在「把光纖排好」，在端面。**十四道工序裡，真正決定良率與 ASP 的是 V 槽蝕刻、三點接觸貼合、固化收縮補償、端面研磨與端面鍍膜這五道——前面的剝除、清洗、切割都是可外購的通用工序。
3. **三個精度數字是物理給的，不是加工堆出來的。**V 槽 54.74° 來自矽的 {111} 晶面自終止蝕刻；纖芯同心度 ±0.5 μm 來自三點接觸的幾何自對準；8° 斜角來自單模光纖 8° 的導模接收角。**能不能做，取決於有沒有半導體級的微影與濕蝕刻能力**，不是精密加工能力。
4. **端面鍍膜是一門獨立生意，因為它必須低溫。**FAU 內部已有固化的光學膠與高分子外被，鍍膜溫度必須壓在 80° C 以下，否則膠材變形、光纖位移、外被在真空腔出氣污染腔體。這把一般光學鍍膜廠擋在門外。
5. **對位設備的護城河是軟體，不是滑台精度。**同儕審查論文顯示硬體定位解析度已優於 1 nm，真正的差異在壓電遲滯的反演模型、漂移補償表與搜尋演算法——全部以營業秘密保護。**各家公布的「精度」不在同一量測層級，直接比較會得到錯誤結論。**
6. **台廠只有兩家真的在出貨，其餘集中在 2027。**上詮已量產交貨，波若威給出 2026Q3 pilot→Q4 千顆→2027Q1 萬顆的明確爬坡；其餘六家全部停在送樣或驗證，量產時點高度集中在 2027——**2027 是集體驗收年，屆時未過認證者的題材會迅速消退。**
7. **FAU 的需求不挑路線，但放量時點要看 400G/lane。**高盛估 2026 年 CPO 光引擎僅 72 萬顆、滲透率 1%，2028 年才到 1,625 萬顆、9%；每通道 400G 讓可插拔模組功耗超過散熱上限，CPO 才從「可選」變「必要」，約在 2028–2030。Lumentum 預期 2028 年 CPO 與 NPO 出貨約各半，兩條路用的 FAU、外部雷射完全相同——**押零組件比押路線安全**。但「台廠兩大陣營通吃」的說法要打折：產業對照表上，上詮、波若威只出現在輝達陣營，博通陣營的 FAU 與光纖仍是康寧、SENKO 等外商。

一、光通訊的底層邏輯：800G、1.6T、3.2T 是怎麼乘出來的

光通訊存在的理由很單純：AI 叢集要搬的資料量太大，需要極高頻寬的輸出，而銅線在高頻下同時撞上**功耗、距離與損耗**三道牆（224G 之後銅纜只剩 1–2 公尺可用）。這是老故事。本章要回答的是另一個問題——**每次提到光通訊都在講 800G、1.6T、3.2T，這些數字到底是怎麼來的？**把它拆開，後面所有的新技術、新瓶頸與受惠對象，都會自然浮出來。

訊號鏈：光本身不帶資料，是被「壓」上去的



電訊號（來自 GPU / 交換器 ASIC 的 SerDes）驅動調變器；雷射只負責「供電燈」，調變器才是「按開關的手」。CPO / NPO 把雷射移到機殼前面板（外部光源 ELS），只把調變器留在晶片旁邊，原因正是雷射怕熱、壽命短、要能現場更換。

第一個變數：調變——手能按多快、每按一下代表幾個位元

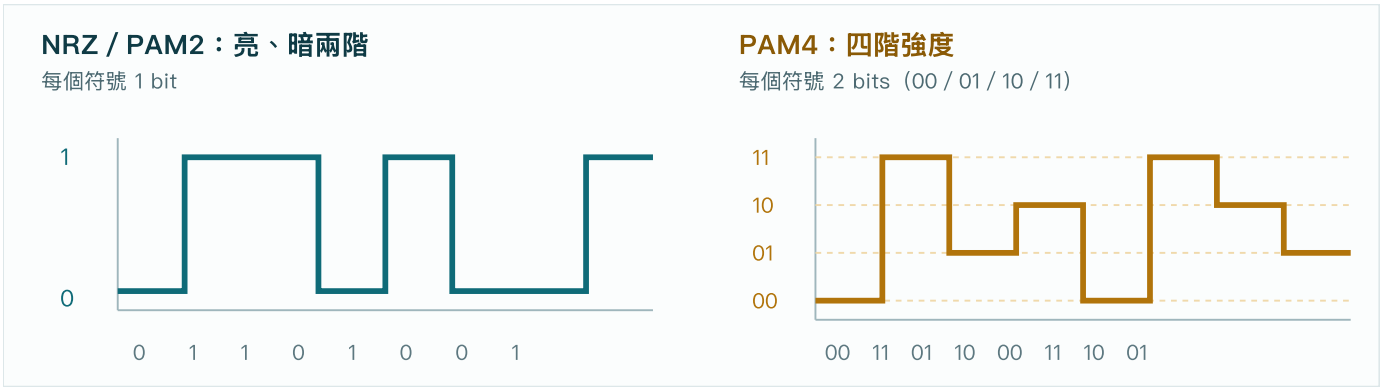


圖 1 | **同樣按八下開關，PAM4 送出的位元是 NRZ 的兩倍。**代價是四個強度階擠在同一個亮度範圍裡，相鄰兩階的間距只剩 NRZ 的三分之一（訊噪比約損失 9.5 dB），所以雷射要更穩、雜訊要更低、接收端還要靠 DSP 與前向糾錯把錯誤補回來。本報告自繪

調變器目前主流用 **PAM4**：光的強弱分四階，可以表達 00 / 01 / 10 / 11；只有亮和暗兩階就是 PAM2（NRZ），代表 0 和 1——電訊號裡也是同一個概念。**調變器就是負責按這個開關的人，能按多快、手不抽筋，就是它支援的頻寬上限。**按的速度叫**符號率**（單位 GBd，每秒幾十億次），每按一下代表幾個位元叫**調變效率**。調變越快，對雷射品質（線寬、雜訊、功率穩定度）的要求越高。

一個波長的光被這樣調變出來、帶著一路訊號傳出去，就是 **1 個 channel**。例如「每通道 100G」實際是約 53 GBd × 2 bits（PAM4）≈ 106 Gb/s，多出來的是糾錯碼開銷；「每通道 200G」則是約 113 GBd × 2 bits。

第二個變數：光纖怎麼進——同一條光纖可以塞好幾個顏色

同一條光纖、同一個方向如果用同一個波長傳兩路訊號，兩路會疊在一起分不開；**但不同波長可以共用一條光纖，到對端再用濾光片分開**——這就是 **WDM（分波多工）**。在本文的定義裡，**一條光纖就是 1 個 lane**，lane 裡面同時跑幾個波長，就有幾個 channel。

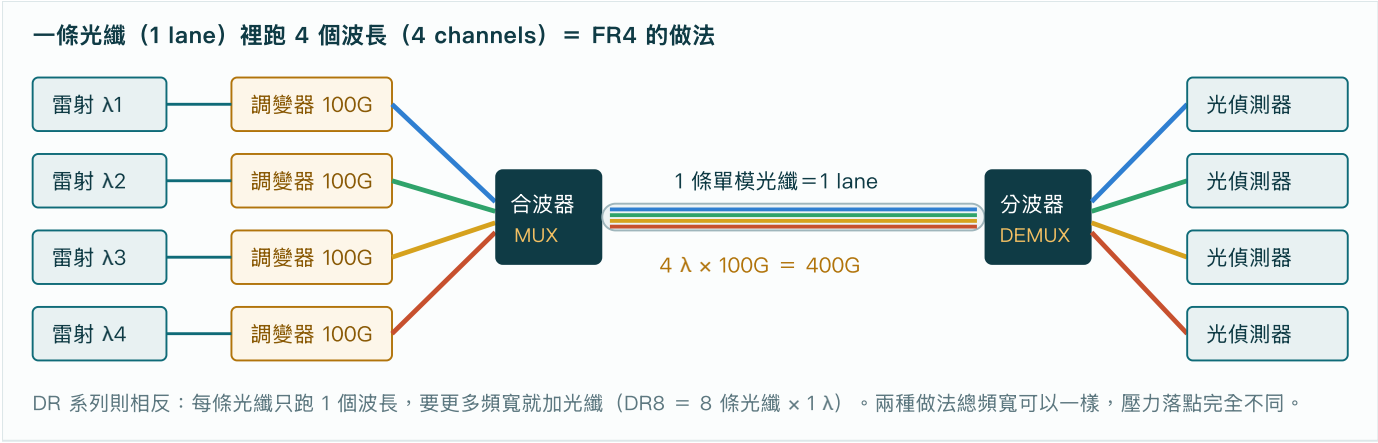


圖 2｜**WDM 用「顏色」換「光纖數」。**多波長要多顆不同波長的雷射（或一顆梳狀雷射）以及合波 / 分波濾光片；單波長則要更多光纖、更大的 FAU。本報告自繪

一條公式把它們串起來

Lane 數	×	Channel 數	×	調變速度	×	調變效率	=	總頻寬
光纖數（單芯光纖）		每條光纖幾個波長（WDM）		調變器每秒按幾次（GBd）		每次代表幾個位元（PAM4＝2）		單一方向

規格	Lane（光纖 / 方向）	Channel（波長 / 光纖）	每 channel 速率	怎麼乘
800G-DR8	8	1	100G（約 53 GBd × PAM4）	8 × 1 × 100G
800G-2×FR4	2	4	100G	2 × 4 × 100G
1.6T-DR8	8	1	**200G**（約 113 GBd × PAM4）	8 × 1 × 200G
Broadcom Bailly 6.4T-FR4 光引擎	**16**	**4**	100G	16 × 4 × 100G ＝ 6.4T
Marvell 6.4T 光引擎	**32**	**1**	200G	32 × 1 × 200G ＝ 6.4T

同樣 6.4T，兩家把壓力放在不同地方

Broadcom 第二代 CPO（Bailly，2024 年出貨）每顆光引擎是 16 個 400G-FR4 埠：**光纖少、每條塞 4 個波長**，所以要多波長雷射與晶片上的合分波；Marvell 的 6.4T 光引擎是 32 通道 × 200G 的 DR 架構：**每條光纖只跑一個波長、調變速度加倍**，代價是光纖數翻倍——Marvell 官方部落格揭露，其 16 顆光引擎的交換器參考設計共接 **1,152 條光纖（1,024 條資料光纖＋128 條雷射光纖）**，每顆光引擎上方貼兩顆 36 芯連接器。

這就是 FAU 通道數會從 40 一路往 80、100 通道推的原因：只要業界選擇「多光纖、單波長」這條路，壓力就直接落在 FAU 與耦合良率上。

用語提醒：本文依作者定義，lane＝光纖、channel＝波長。IEEE / OIF 規格書常把「一條光纖上的一個波長」也稱為一個 lane（例如「200G per lane」），讀規格時要先換算。

要更高頻寬，就有東西被迫代償

公式有四個乘項，而每一項都有物理上限。**任何一種新技術，本質上都是在拉高其中一項，同時把壓力推到另一項**——從這個角度看，就能直接推出每條路線的技術難點與受惠對象：

技術	拉高哪一項	被迫付出的代價	受惠環節	相關台股
梳狀雷射 Comb laser	Channel 數	一顆光源在極短、等距的間隔同時送出多個波長，WDM 後 channel 數大幅上升。代價是總功率被分到每條譜線、單線功率變低；波長間距越密，對濾光片與微環調變器的鎖波、溫控要求越高	多波長光源磊晶、DWDM 濾光片	聯亞 3081（雷射磊晶，含梳狀雷射）；統新 6426、東典 6588（DWDM / TFF 濾光片）
薄膜鈮酸鋰 TFLN	調變速度	矽的調變器速度接近極限，鈮酸鋰靠材料本身的電光效應，頻寬高、線性度好，是每通道 400G 以上的解法。代價是鈮酸鋰晶圓只有 6 / 8 吋、要與矽光異質整合，蝕刻與鍵合都難	TFLN 晶圓代工、凸塊後段	聯電 2303（與 HyperLight、聯穎合作 TFLN 平台，2026-03）；頎邦 6147（400G-per-lane TFLN 凸塊）
Micro LED	—（改走寬而慢）	自帶調變但只有數百 MHz 到數 GHz；光譜寬、發散角大，**不利 WDM**。在調變效率不變下，壓力全部轉給 **lane，也就是光纖數**——耦合、封裝良率、高密度光纖束都變成新瓶頸	高密度光纖模組、微光學、LED 晶粒	TrendForce 列 Micro LED CPO 生態系含友達 2409、群創 3481、GIS 6456、錼創 6854；采鈺 6789（寬而慢微光學）
Micro VCSEL	—（改走寬而慢）	同樣是自己調變，但熱會造成波長漂移、光譜仍偏寬，**也不適合 WDM**，同樣把壓力轉嫁到 lane	VCSEL 磊晶、高密度光纖組裝	全新 2455（VCSEL 磊晶）；貿聯 3665（2026-09-21 宣布與 ams OSRAM 合作寬而慢光互連）
相干光通訊 Coherent	調變效率	同時用振幅、相位與兩個偏振方向載資料，例如雙偏振 16QAM 每符號 8 bits（PAM4 只有 2）。代價是要窄線寬可調雷射、相干接收與高功耗 DSP，目前主要用在 80–120 km 資料中心互連	相干 DSP、窄線寬雷射、偏振元件	台股直接曝險少；偏振分光元件：東典 6588、波若威 3163
多芯光纖 MCF	Lane 數（不加光纖根數）	一根玻璃裡做 4–7 個纖芯，等於不增加光纖根數就多出 lane。代價是扇入 / 扇出元件、每一根都要做旋轉對位、預製棒製作難	特種光纖、扇入扇出	光纖本體在康寧、住友手上；台廠多在線材組裝端

以上都是簡化說明，實際上每條路線還有更多複雜狀況，但方法是一樣的：**先看它拉高了哪一項，再看壓力轉到哪一項，就知道難點在哪、誰會受惠。**本報告接下來聚焦的 FAU，正是「lane 數」這一項的實體——光纖越多、通道越密，FAU 就越難做。

二、FAU 是什麼，為什麼它是 CPO 的良率瓶頸

FAU（Fiber Array Unit，光纖陣列單元）是把多根單模光纖以微米級精度排列固定的元件，負責把光從矽光子晶片（PIC）取出、送到外部光纖。它是 CPO 從晶圓走到機櫃的「最後一哩」。

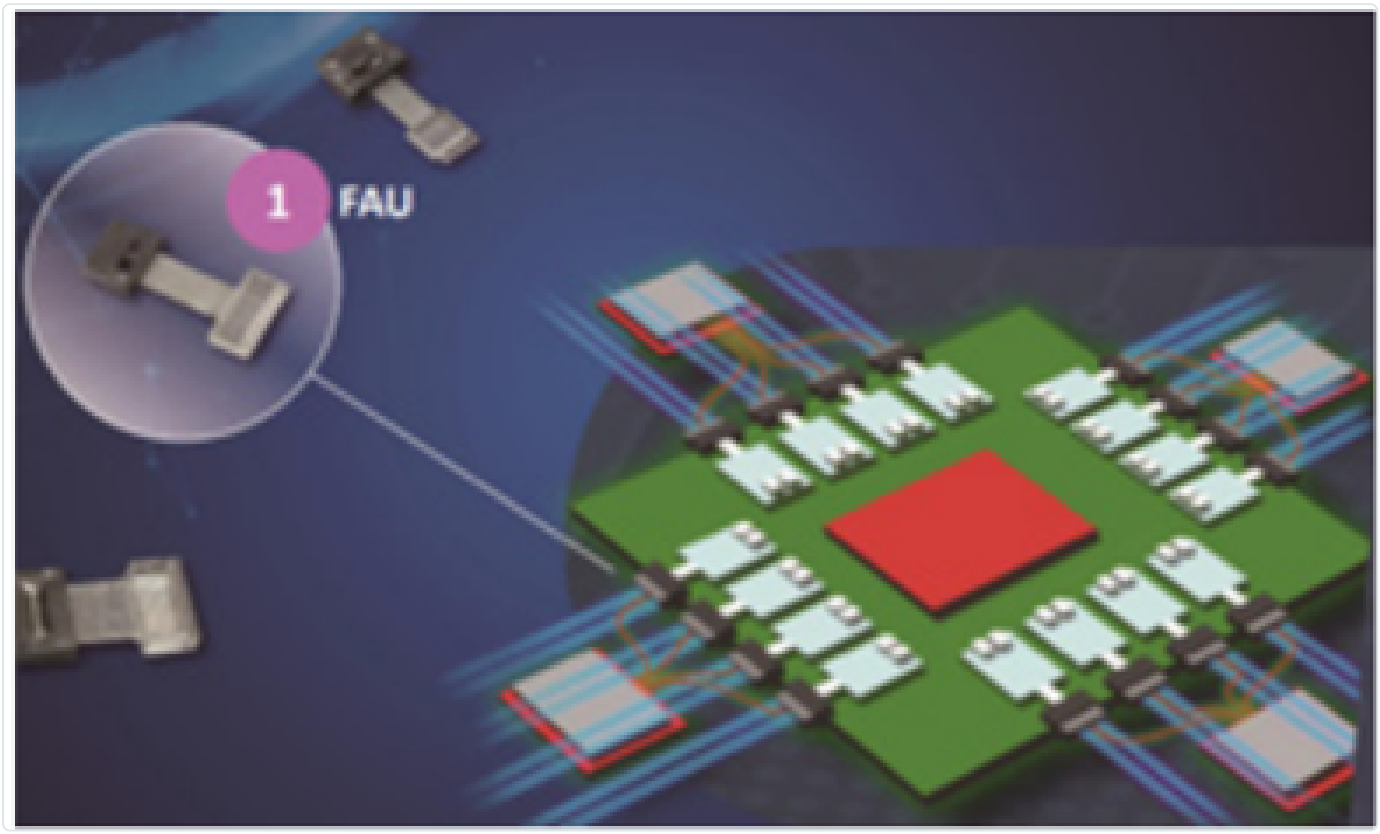


圖 3｜**FAU 在 CPO 交換器裡的位置**（3D 示意）：中央紅色為交換器晶片，四周綠色基板上一圈光引擎，放大圈標示「1 FAU」——每顆光引擎旁都貼著一個 FAU，光纖從這裡拉出封裝。來源：Goldman Sachs 上詮首次評等報告，2026-07-06

根本矛盾：模場差了兩、三個數量級

單模光纖

模場直徑（MFD）**約 10 μm**

圓對稱

偏振態未知且會漂

矽光晶片波導

模場**約 0.5 × 0.3 μm**

橢圓

只吃單一偏振（多為 TE）

不只尺寸差一個數量級、面積差兩三個數量級，形狀還不一樣；加上光纖中電場方向未知，若未對齊 PIC 波導的基礎偏振就產生強烈偏振相依損耗。**FAU 存在的意義，就是把這個失配用機械精度硬接起來。**

兩條耦合路徑，容差差五倍

	邊緣耦合 Edge Coupling	光柵耦合 Grating Coupling
結構	100–300 μm 反錐＋點尺寸轉換器，模場放大到約 3 × 3 μm	10 × 10 μm 見方，約 20 道溝槽部分蝕刻進 220 nm 矽層
插入損耗	仔細對位可優於 −1 dB	均勻 1.6 dB / 變跡 1.2 dB / 加背面金屬反射鏡 0.6 dB
1dB 對位容差	**±500 nm**	**±2.5 μm**
晶圓級測試	難（需先切割研磨）	**可行**，表面即可入光
頻寬 / 偏振	寬頻、偏振較不敏感，**適合多波長 WDM**	波長相依、偏振敏感
通道排列	只能沿晶片邊緣**一維**排列，通道數受邊長與光纖節距限制	可在晶片表面做**二維**陣列
量產實例	**Broadcom Bailly（51.2T CPO）以高密度邊緣耦合量產**	NVIDIA Quantum-X / 台積電 COUPE-GC

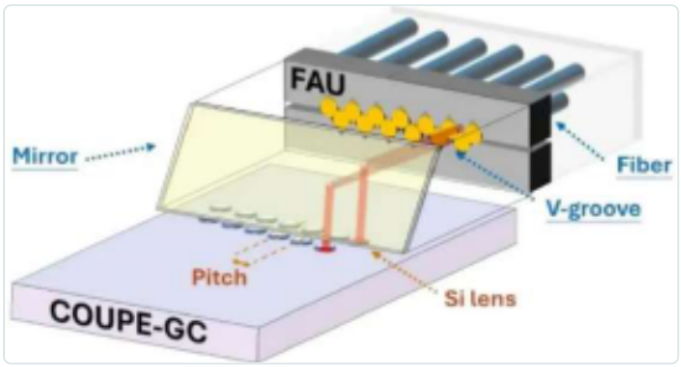


圖 4｜**光柵耦合 FAU**：光纖躺在 V 槽裡，靠 45° 鏡面把光往下折進晶片表面的矽透鏡與光柵（台積電 COUPE-GC）。來源：群益投顧光通訊專題，2026-09-23

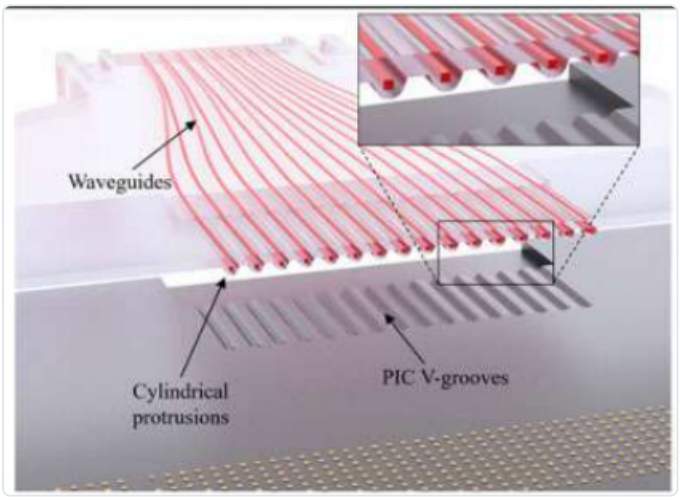


圖 5｜**邊緣耦合 FAU**：光纖直接插進 PIC 邊緣蝕刻的 V 槽，與波導端面對接；右上放大圖為 V 槽與圓柱凸點的對位結構。來源：同左

更正：邊緣耦合不是「只能單通道」

本報告初版引用 Tyndall 2016 年回顧論文「邊緣耦合幾乎總是只用於單通道」的判斷，並推論「高通道數 FAU 只能走光柵耦合」。**這個說法已經過時，特此更正。**

反證一：Broadcom 2024 年 3 月出貨的 51.2T CPO 交換器 Bailly，官方新聞稿明寫其大量生產靠「**高度自動化、高密度的邊緣耦合光纖貼附**（edge-coupled fiber attach）」；8 顆 6.4T-FR4 光引擎每顆要接 32 條資料光纖，外加雷射輸入光纖，FAU 由康寧供應。**反證二：**Intel Foundry 在 ECTC 2026 的成果說明中，把「將 FAU 插進矽晶片上蝕刻的 V 槽做邊緣耦合」描述為 CPO 邊緣耦合的**傳統做法**——多通道邊緣耦合早已是常態。

真正的差別是幾何與測試，不是通道數

邊緣耦合只能沿晶片邊緣一維排列，業界口徑單模約 40–64 通道就碰到邊長上限；光柵耦合可以在晶片表面排成二維陣列，**而且能在切割前做晶圓級光學測試**，把壞的光子晶片在封裝前篩掉。這才是 NVIDIA 與台積電 COUPE 主推光柵耦合的主因。反過來，邊緣耦合損耗低、頻寬寬，對多波長 WDM 更友善——這正是 Broadcom 用 FR4（每條光纖 4 個波長）架構時選它的合理原因。

路線現況：Broadcom 第三代 Davisson（TH6，102.4T，2025 年 10 月出貨）改用台積電 COUPE 光引擎（16 顆 6.4T-DR）；**COUPE 同時提供光柵與邊緣兩種耦合版本，Broadcom 並未公開 Davisson 採用哪一種**，市場流傳其轉向光柵耦合，尚待證實。Marvell 較早的 2.5D 光引擎以邊緣耦合接平面光波導光纖陣列（IEEE JSTQE 2023 論文），但 2025 年 CPO 參考設計改用 SENKO 金屬微反射鏡耦合器（MPC）——每顆 6.4T 光引擎上方貼兩顆 36 芯 MPC，**屬於從晶片表面進光的垂直耦合**。

結論：兩條路都已經量產或示範高通道數，選擇取決於測試性、晶片面積與損耗的取捨，而非「邊緣耦合做不了多通道」。對設備商的含義是：邊緣耦合的 ±500 nm 容差確實更嚴苛，對位機規格要求更高，但這是精度門檻，不是市場不存在。

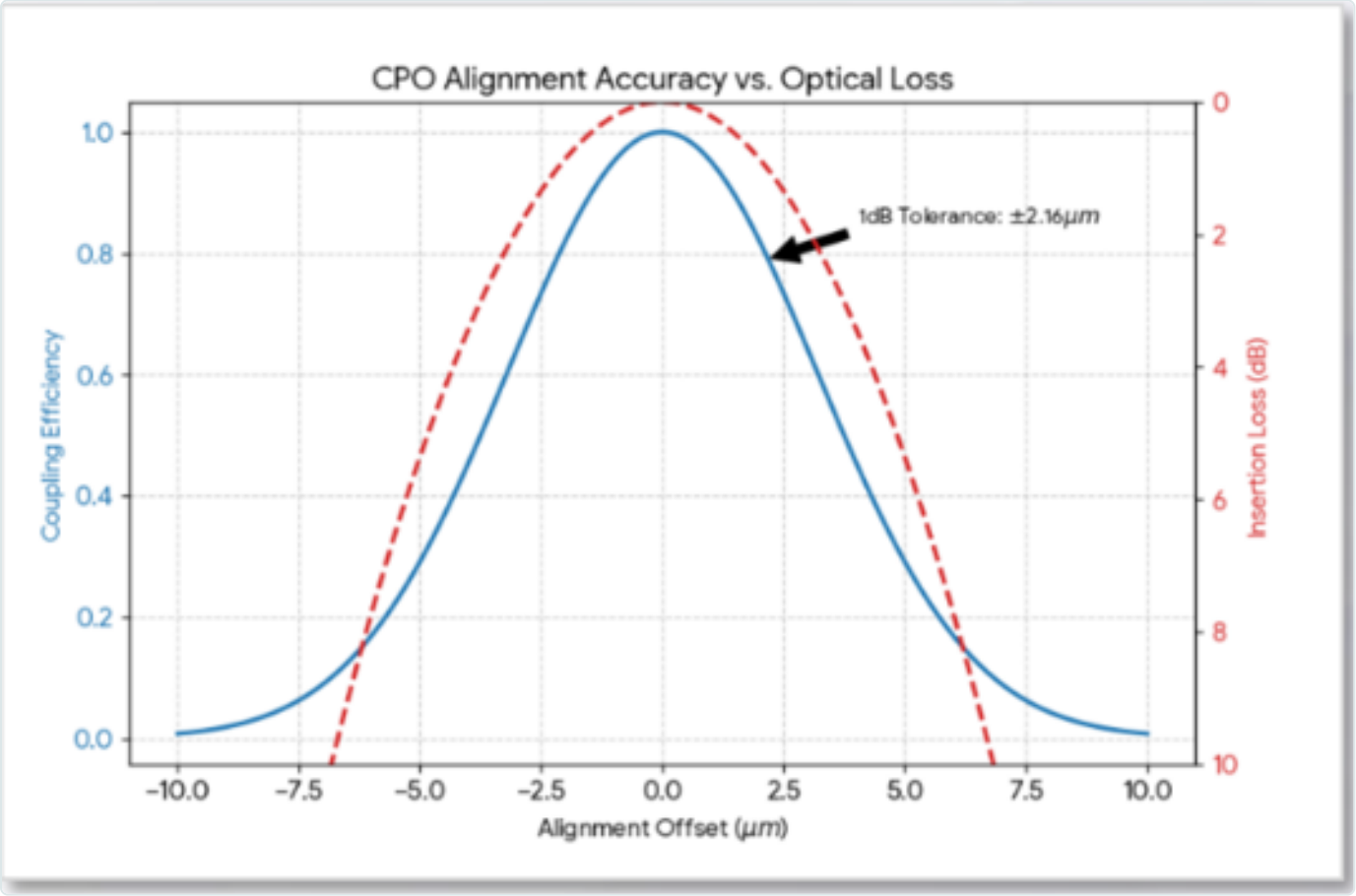


圖 6 | **耦合效率隨對位偏移的衰減曲線**。橫軸為對位偏移（μm），左縱軸耦合效率、右縱軸插入損耗，箭頭標註 **1dB Tolerance: ±2.16 μm**，與論文給出的光柵耦合器 ±2.5 μm 同量級。這條曲線說明一件事：**耦光失敗不是二元的（通 / 不通），而是連續衰減的**——這使良率判定與製程窗口都比電測難界定得多。來源：穎崴 CPO 論壇簡報，2026-05-14

良率是指數問題：通道一多，單點良率再高也不夠

一顆 CPO 光引擎的電子晶片與光子晶片、每一個光纖耦合點，**只要任一個失效，整個高價組件就報廢**。所以整體良率不是平均，而是**單點良率的 N 次方**。下表是純數學推算，不是量產數據，但足以說明為什麼業界說「99% 只是及格門檻」：



圖 7｜**良率複合效應與三條光耦合路線**。右上矩陣為整體良率＝單點良率的 N 次方（數學推算，非量產數據）：單點 95% 在 16 通道只剩 44%、32 通道只剩 19%。下排三卡為放寬容差的三條路線：台積電透鏡做進晶圓（2026 量產）、可拆卸 PIC 連接器（驗證中）、合聖超穎透鏡 FAU（試產中）。住友另指出光纖陣列寬度 6 mm 上限下，單列單模光纖約 40 通道封頂。來源：智璞產業趨勢研究所，永豐證券專家分享會投影片，2026-09-21

16 顆光引擎、單顆 95%，做兩顆就報廢一顆以上。唯一能把指數壓下來的方法，是**把對準容差從次微米放寬到微米級**——這就是微透鏡、超穎透鏡存在的理由。光斑放大後，位置偏一點就不再致命（見下圖）。



圖 8｜**透鏡層做的是模場放大**：PIC 波導小於 1 μm 的光斑，經第一層透鏡擴成約 70 μm 的準直光束，再由第二層透鏡聚回單模光纖約 9 μm 的纖芯。右側 1 dB 對準容差：光纖直接對矽波導 ±0.5 μm、台積電 COUPE 內嵌矽微透鏡 ±10 μm、合聖雙超穎透鏡 ±18 μm（兩組數值為各自方案，量測邊界不同，不宜直接相比）。下排點出台廠切入點：合聖已送樣、2026H2 試產；采鈺＋光程研創 12 吋 metalens；奇景＋上詮目標 2026 就緒。來源：智璞產業趨勢研究所，永豐證券專家分享會投影片，2026–09–21

> **主動對位不會消失，只是往上游搬**
>
> 透鏡層放寬的是光纖與連接器那一層的容差；PIC 側那一次主動對位仍然存在。所以 2026–27 年的量產仍以主動對位為主，被動對位要等透鏡層成熟才有空間（康寧宣稱其玻璃橋可被動對接，但尚無量產驗證）。**台廠切入的是 FAU 側透鏡與非台積電平台**，台積電自家平台的透鏡已經做進晶圓裡。

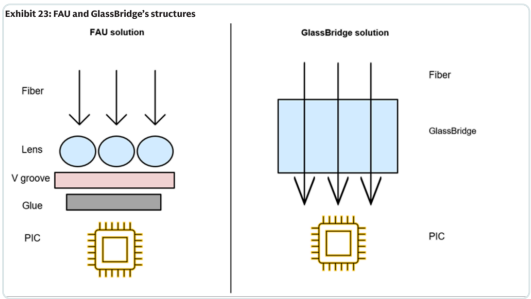


圖 9｜**FAU 與康寧 GlassBridge 的結構差異**：左邊 FAU 由上而下是光纖、透鏡、V 槽、膠、PIC，每一層都是一道對位與固化；右邊 GlassBridge 用一塊玻璃直接把光纖橋接到 PIC，省掉透鏡與 V 槽層。這是被動對位路線的原型，但尚無量產驗證。來源：Goldman Sachs 上詮首次評等報告，2026–07–06

一座 AI 工廠要多少 FAU

把良率問題放大到機房規模就更清楚。以兩層非阻塞網路、每顆 GPU 一個 800G 埠、每埠 8 條光纖估算，CPO 交換機架構下的光學零件用量與 GPU 數大致成正比：



圖 10｜**單一 AI 工廠的光學零件用量**（1,024 / 8,192 / 32,768 / 100,000 顆 GPU）。以 10 萬顆 GPU 為例：CPO 交換器 2,083 台、資料光纖 240 萬條、資料 FAU 15 萬個、保偏雷射饋入 30 萬條、外部雷射模組 3.75 萬個、耦合 / 測試點 270 萬點（約 GPU 數的 27 倍）。假設兩層非阻塞 fat-tree、每 GPU 一個 800G 埠、DR8。來源：智璞產業趨勢研究所，永豐證券專家分享會投影片，2026-09-21

十萬顆 GPU 的工廠，有 270 萬個點要對光、要測。每個點都要過一次對位與插入損耗測試，這就是為什麼對位設備的週期時間（第八章 D 節）與測試產能，比單點精度更能決定這個市場有多大。

三、光纖：雷射光和訊號光走的不是同一種光纖

回到第一章的訊號鏈：一顆光引擎有**兩種光**進出——從外部雷射送進來、還沒帶資料的**連續光（CW）**，以及調變後帶著資料送出去的**訊號光**。兩者對光纖的要求完全不同，這決定了 FAU 裡面其實是**兩種光纖混排**。

外部雷射進來：必須用保偏光纖

矽光子調變器（馬赫–曾德、微環）**只吃單一偏振方向的光**（通常是 TE 模）。一般單模光纖雖然只傳一個模態，但光的偏振方向會隨彎曲、溫度與應力**任意漂移**——送到晶片時偏振歪了，能被調變的光就少了，而且會隨時間跳動。

解法是**保偏光纖（PMF）**，最常見的是 **PANDA 型**：在纖芯兩側埋兩根硼矽玻璃應力棒，冷卻時熱收縮不同，在纖芯產生固定方向的內應力（雙折射），把偏振「鎖」在應力棒方向上。

代價在組裝：保偏光纖不是圓對稱的，裝進 FAU 時每一根都要**旋轉到應力棒軸與晶片偏振軸對齊**，角度誤差要壓在約 ±1° 內，偏振消光比（PER）要求 25–30 dB 以上——這就是第四章十四道工序裡「PM 偏振對準」那一道的來源。

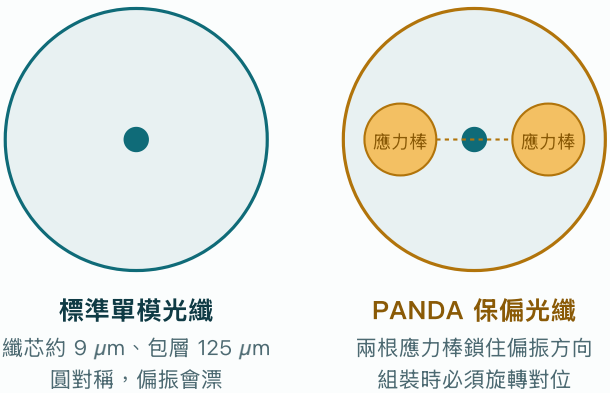


圖 11｜**保偏光纖的「熊貓眼」**就是兩根應力棒。本報告自繪

訊號光出去：標準單模，但機櫃內要能急彎

調變後的訊號光不再需要保持偏振（光偵測器不挑偏振），走標準單模光纖即可；800G–DR8 與 1.6T–DR8 已全面倒向單模，多模光纖因模態色散在 100G / 200G 每通道下距離大幅縮水而退居短距。但 CPO 機箱內有三個新要求：**急彎**（跳線在線槽與理線架間銳角轉折）、**短距多路徑干擾**（1–2 公尺內急彎會讓高低階模干涉、破壞 PAM4 眼圖）、**高溫**（光纖陣列緊貼數百瓦的交換器 ASIC，長期 85–105°C，而標準丙烯酸酯塗層耐溫約 80°C）。這就是康寧能把「CPO FlexConnect」做成獨立產品線的原因。

光纖種類	用在哪	為什麼需要 / 關鍵規格	供應端
保偏光纖 PMF	外部雷射（ELS）→ 光引擎	調變器只吃單一偏振；PANDA 應力棒結構，需旋轉對位、PER ⩾25–30 dB	光纖本體在日美廠；保偏光纖產品開發：佳必琪 6197；雷射端封裝：光聖 6442
標準單模 G.652.D	光引擎 → 面板、機櫃間	O-band（1310 nm）訊號光，DR / FR 系列	康寧、住友、藤倉、長飛
彎曲不敏感 G.657 / BIF	機櫃內跳線、Shuffle Box 內部	包層摻氟形成低折射率溝槽，把逸出的光彈回纖芯；最小彎曲半徑 7.5 mm（A2）、5 mm（B3）	光纖外購；Shuffle Box：波若威 3163
CPO 特規光纖	交換器封裝內、FAU 出纖段	抗短距多路徑干擾、耐 85–105°C；塗層可能改用耐溫更高但較難剝除的聚醯亞胺	康寧 CPO FlexConnect
多芯光纖 MCF	高密度互連（前瞻）	一根玻璃 4–7 個纖芯，不加根數就多出 lane；需扇入扇出與旋轉對位	康寧、住友；台廠在線材組裝端
空芯光纖	低延遲長距（前瞻）	光在空氣中走、延遲低、耐高功率；拉絲極難，仍在驗證	尚無台廠

投資含義：光纖本體台廠進不去，戰場在「光纖端」

預製棒、拉絲與塗層材料全在康寧、住友、藤倉、長飛等外商手上，**台灣沒有光纖拉絲廠**。台廠的切入點全在光纖之後：把光纖排進 FAU（上詮、波若威）、做插芯與連接器（嘉基子公司均英、玉晶光、先進光）、端面鍍膜（耀穎）、雷射端封裝（光聖），以及機櫃內的光纖配線盒（波若威）。

雷射光纖與資料光纖的比例，是估算 FAU 複雜度的好指標：Marvell 交換器參考設計是 128 條雷射光纖對 1,024 條資料光纖（約 1:8）；嘉基子公司均英的 40 孔插芯設計則是每排「8 孔訊號＋中間 4 孔雷射＋8 孔訊號」（約 1:4，見第八章 E 節）。雷射光纖占比越高，需要逐根旋轉對位的保偏光纖越多。

用另一組獨立估算交叉驗證：以十萬顆 GPU 的 AI 工廠計，資料光纖約 240 萬條、保偏雷射饋入約 30 萬條（圖見第二章），**同樣是 1:8**。

外部雷射：功率門檻一路往上墊

保偏光纖另一端接的是外部雷射（ELS）。雷射之所以搬出封裝，是因為光引擎緊貼數百瓦的交換器晶片，雷射是整個系統可靠度最差的元件，放外面才能單獨更換。代價是光要多走一段、多過幾個接點，所以功率門檻一路往上墊：**傳統可插拔模組約 70 mW，NPO / CPO 需要 120–150 mW 以上，外部雷射模組約 400 mW**；功率、雜訊（RIN）、線寬與模態跳躍四項規格必須在量產良率下同時達標。依 Lumentum 口徑，CPO 全數採外置雷射、NPO 約半數，合計約 75% 走外置，**合格供應商目前只有 Lumentum 與 Coherent 兩家**。



圖 12｜**外部雷射的四個關鍵**：為何外置（熱與可靠度）、功率門檻 70→400 mW、四項規格同時達標、75% 走外置且合格供應商僅兩家（第三波產能 2028Q2，對應 NVIDIA CPO 高功率 ELS）；左圖為 CPO on Substrate 示意。來源：智璞產業趨勢研究所，永豐證券專家分享會投影片，2026-09-21

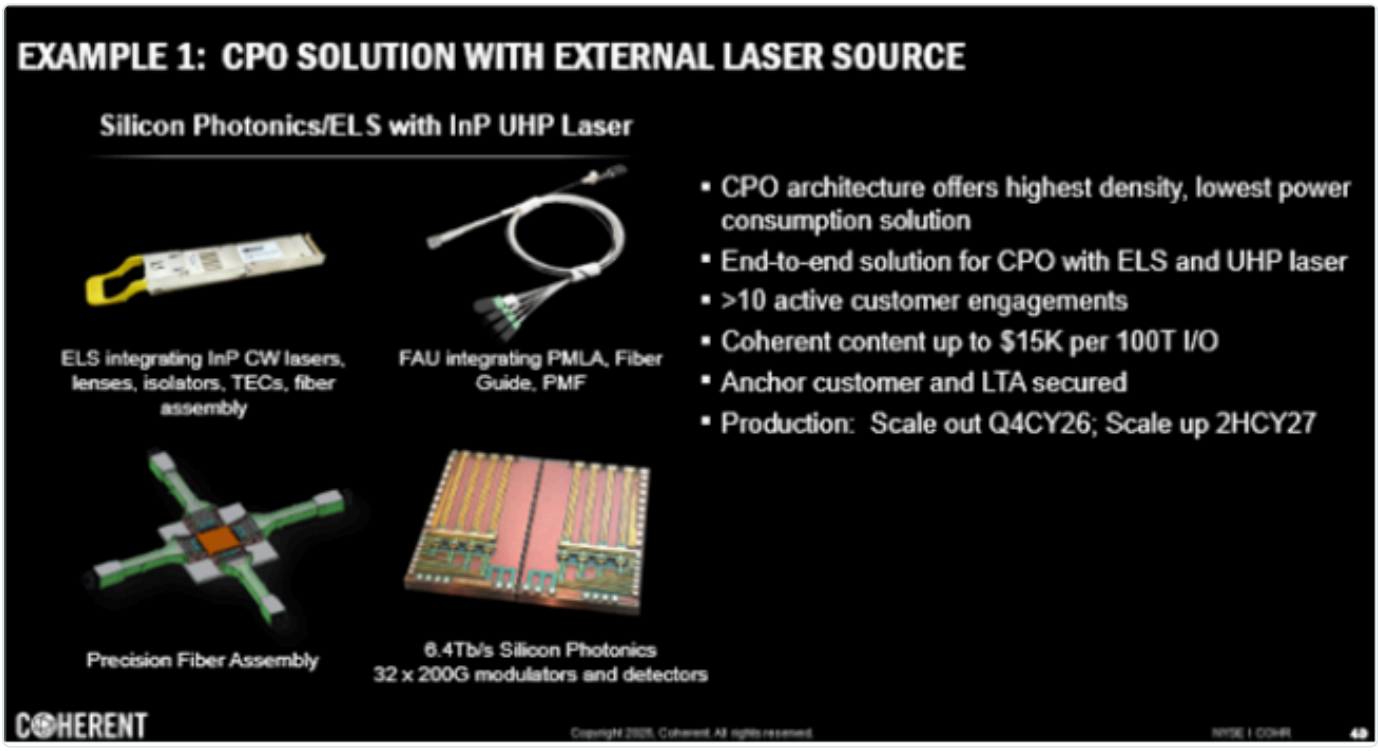


圖 13｜**Coherent 的 CPO 方案實物**：左上為整合 InP 連續光雷射、透鏡、隔離器與溫控的外部雷射模組（ELS），右上為整合 PMLA 微透鏡陣列、光纖導引與保偏光纖（PMF）的 FAU，下排為精密光纖組件與 6.4 Tb/s 矽光引擎（32 組 200G 調變器與偵測器）。投影片標示量產時程：scale-out 4Q CY26、scale-up 2H CY27。來源：Coherent 投資人簡報，引自 Citi 報告，2026-09-21



圖 14｜**Coherent 的 NPO 方案把兩種光纖分得很清楚**：右上是「整合微透鏡陣列、光纖導引與**保偏光纖（PMF）**」的 FAU，右下是內建 InP 連續光雷射、透鏡、隔離器與溫控的外部光源模組（ELS）；左上是 6.4 Tb/s 插槽式（socketed）矽光 NPO。投影片標示量產時程 2H CY27、每 100T 交換容量的 Coherent 內容值上看 1.5 萬美元。來源：Coherent 投資人簡報，引自 Citi 報告，2026-09-21

四、十四道工序：錢在哪一段

#	工序	核心設備	關鍵指標 / 為什麼難
1	光纖剝除	熱機械 / 雷射剝除機	包層不可有微裂紋
2	清洗	雙頻超音波 / 電漿清洗機	電子級 IPA、表面能活化
3	切割劈裂	帶狀高精度切割刀	切割角 <0.5° 、多芯長度切齊
4	**V 槽基板製造**	半導體微影＋濕蝕刻 / 超精密金剛石劃片	**矽 {111} 自終止 54.74°** ；槽距 ±0.2 μm；**需半導體級製程能力**
5	**排纖**	六軸奈米對準排纖系統	**三點接觸自對準**；不可浮起、跳動或扭轉
6	**點膠**	壓電噴射點膠機＋真空脫泡	**低收縮（<1%）＋高 Tg（>120–150° C）＋CTE 匹配三者同時達標**
7	**UV＋熱固化**	365 nm UV-LED＋程控烤箱	UV 預固化鎖位＋階梯升溫；**固化收縮補償是核心 know-how**
8	**端面研磨拋光**	行星式研磨機＋角度夾具	8.0° ±0.2° ；三階段研磨至 Ra <2 nm
9	**端面鍍膜**	**IAD / IBS 鍍膜機**	**必須 <80° C 低溫**；單批端面數有限，屬批次製程
10	端面檢測	3D 白光干涉儀	ROC、Fiber Height、Polish Angle、Step Height、Core Dip 五項
11	PM 偏振對準	PER 儀＋θ 軸旋轉治具	應力棒軸向對齊、角度差 ≤±1° 、PER ≥25–30 dB
12	熔接	多芯帶狀 / 保偏熔接機	熱擴散芯匹配 UHNA 與 SMF-28；損耗 <0.05 dB
13	氣密封裝	磁控金屬化＋真空 AuSn 共晶焊爐	Ti/Pt/Au 金屬化無膠封裝；漏率 ≤10^{-8} atm·cc/s
14	IL / RL 測試	多通道光學測試儀 / OFDR	IL <0.2 dB、均勻度 <0.2 dB、RL >55 dB

把工序換成錢來看：BofA 估計一顆 FAU 的成本約一半在**光纖陣列本體（V 槽＋保偏光纖）**、約三成在**微透鏡**，蓋板與基板等其他約兩成——正好落在工序 4–7 與微透鏡這兩塊。市場規模則要到 2028 年才有量：FAU 用於 CPO 的 TAM 由 2026 年 4,500 萬美元、2027 年 1.67 億美元，跳到 2028 年 12.4 億、2030 年 82.6 億美元；同期 36 通道可拆卸 FAU 單價由約 180 美元降到約 100 美元。

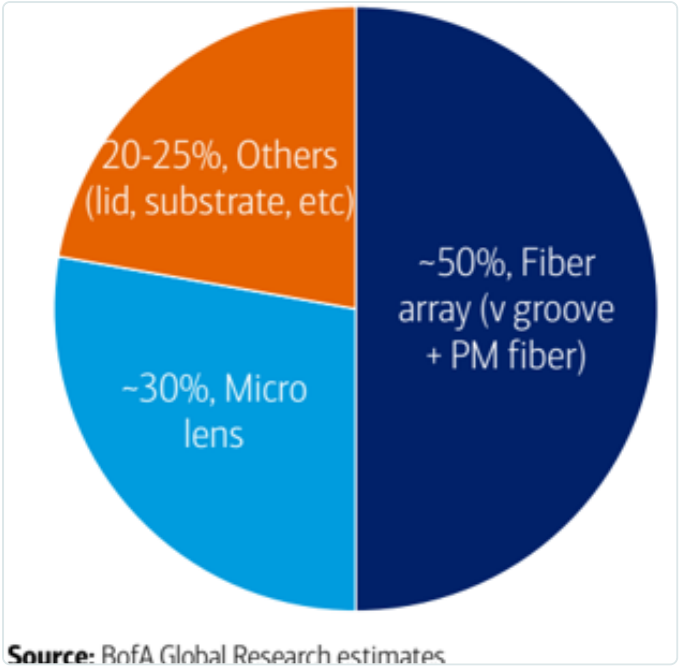


圖 15｜**FAU 成本結構**：光纖陣列（V 槽＋保偏光纖）約 50%、微透鏡約 30%、其他（蓋板、基板等）20—25%。來源：BofA，2026-07-14

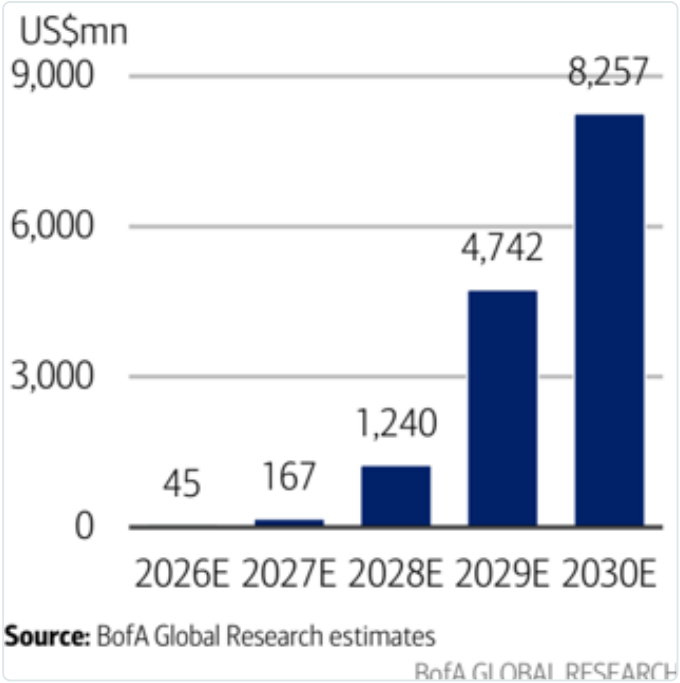


圖 16｜**FAU（CPO 用）TAM**，百萬美元：2026E 45、2027E 167、2028E 1,240、2029E 4,742、2030E 8,257。來源：BofA，2026-07-14

五道工序決定一切

工序 1—3（剝除、清洗、切割）與 10—14（檢測、熔接、封裝、測試）都是光通訊業既有的通用能力，設備可外購、人才可挖。

真正拉開差距的是工序 4—9：V 槽、排纖、點膠、固化、研磨、鍍膜。這六道決定了插入損耗、通道一致性與長期可靠度，也是台廠彼此分工的分界線。以下三節逐一拆解。

五、三個精度數字，都是物理給的

V 槽的 54.74° ：矽的晶體結構決定的

以 KOH 或 TMAH **非等向性濕蝕刻**時，蝕刻液對矽 {100} 面的速率遠快於 {111} 最密排原子面，**自然終止於 {111} 晶面**，精確形成夾角 **54.74°** 的自終止溝槽。幾何尺寸受晶體晶向「自鎖」保護，槽距與深度公差可控在 ±0.1–0.2 μm。

> **這解釋了「高精度 V 型槽不易取得」的真正內涵**
>
> V 槽精度**不是靠加工精度堆出來的，而是取決於是否具備半導體級的微影＋濕蝕刻製程能力**。這是光學廠與半導體廠的分水嶺——做鏡頭做得再好，沒有黃光與濕製程就做不出 V 槽。
>
> 石英 / 玻璃 V 槽是另一條路（超精密金剛石砂輪微雕或深反應離子蝕刻），**優點是熱膨脹係數與光纖完全相同，高低溫循環下熱應力最小**，代價是加工成本與良率。

纖芯同心度 ±0.5 μm：三點接觸的幾何自對準

FAU 本體是**刻了平行 V 槽的基板＋一片平蓋板**。裸光纖放進 V 槽，圓柱面與兩側斜面形成**線接觸**，蓋板壓下形成**三點接觸自對準**，節距標準 127 μm 或 250 μm。

做完之後**纖芯的名義同心度是 ±0.5 μm**——剛好落在光柵耦合器 ±2.5 μm 容差之內。

這個餘裕催生了「**光學旁路**」：把第一根與最後一根光柵耦合器用一條旁路波導接起來，**只要做一次使旁路穿透率最大化的主動對位，就同時把中間所有通道對準了。多通道 FAU 的量產經濟性，是靠這個技巧撐起來的。**

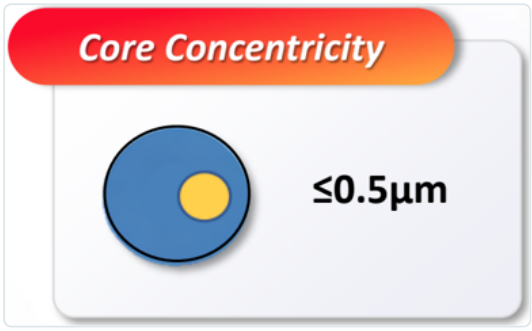


圖 17 | **纖芯同心度 ≤0.5 μm**。外圈為包層、內圓為纖芯。此規格與 Tyndall 論文完全一致，**是「一次對位即可對準所有通道」能成立的前提**。來源：穎崴 CPO 論壇簡報，2026-05-14

8 度斜角：單模光纖的導模接收角決定的

標準單模光纖纖芯折射率約 1.468、包層約 1.463，數值孔徑約 0.14，**纖芯最大導模接收半角約 8°** 。

端面	物理	回波損耗
0°（垂直）	反射光沿原光路直接倒灌入纖芯	**約 −14.7 dB**
8° 斜角（APC）	反射光與軸線夾角達 2θ = **16°** ，遠大於 8° 接收角，**無法被纖芯導回**，洩漏至包層被吸收	**>50–65 dB**
40° / 45°	用途不同：靠**全反射**把光折向光柵耦合器（後者要求約 10° 近法線入射），做出「準平面」封裝，避免光纖垂直插著使模組又高又脆弱	—

這些反射光若回灌到 DFB / EML 雷射會抬高雜訊、破壞 PAM4 眼圖——這是 8° 斜角成為單模 FAU 標配的原因。研磨分三階段：粗磨（30→9 μm 鑽石砂紙建立 8.0° 基準面）→中磨（3→1 μm 去除次表面微裂紋、控制

通道間共面度）→精拋（0.02—0.05 μm 膠體二氧化矽 CMP，Ra <1—2 nm）。**極限公差**：角度 8.0°±0.2°、通道間距 <±0.5 μm（高階 CPO <±0.3 μm）、纖端凹凸度 ±0.1 μm。

六、端面鍍膜：為什麼是一門獨立生意

8° 斜角與抗反射鍍膜是**同一問題的兩種解，而且會疊用**——斜角研磨是機械工序，鍍膜是真空製程，兩者分屬不同廠商能力。

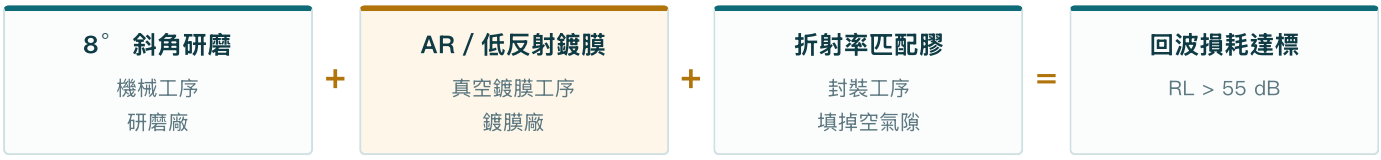


圖 18 | 三種解法對應三種不同的廠商能力。**台廠在 FAU 上的新切入點在中間那一段。**

權威技術文獻明確指出：**光纖端面（甚至已加外被並連接器化的組件）是可以鍍抗反射膜的**，業界已發展專門的濺鍍製程；至少對層數少的簡單設計，鍍膜性能可與一般塊材表面一樣好。但有兩項物理限制決定了它是門檻生意：

限制一：必須低溫（<80° C）

FAU 內部已有固化的光學膠與高分子外被。溫度一高，**膠材變形、光纖位置漂移**，而且**高分子外被在真空腔中出氣**會污染整個腔體。

這把一般光學鍍膜廠擋在門外——他們習慣的基板是裸玻璃，可以加熱到兩三百度把膜鍍緻密。**在 80° C 以下還要鍍出低吸收、低散射的緻密膜，需要專門的低溫濺鍍製程。**

限制二：批次製程，產能天花板由治具決定

單批可處理的端面數量有限——這不是晶圓製程，是批次製程。**產能無法靠放大晶圓尺寸解決，只能靠增加機台與治具設計。**

為什麼膜質取決於鍍膜方法

同樣是 SiO_2 / TiO_2，用什麼方法鍍出來，性能差很多——而這在 80° C 的限制下更關鍵，因為**低溫沉積本來就容易長出疏鬆的膜。**

方法	原理	膜質	對端面鍍膜的意義
電子束蒸鍍 EBE	電子束加熱坩堝蒸發，靠基板加熱幫助原子歸位	**多孔、密度低**；微孔吸水使折射率隨濕度漂移	**不可用**——它正是靠加熱基板才能鍍好
離子輔助沉積 IAD	蒸鍍＋離子束轟擊基板，**靠離子動能而非熱能**重排沉積原子	緻密，**不需加熱基板**	**可用**——低溫緻密化正是它的設計目的
離子束濺鍍 IBS	離子束打靶材濺出原子，通量與能量可獨立控制	**最緻密、無孔隙、粗糙度可 <1 Å**	**可用但慢**，設備昂貴

這是「低溫」與「緻密」原本互相矛盾、而離子輔助解開它的地方

傳統上要鍍出緻密膜就得加熱基板，讓沉積原子有足夠能量找到晶格位置。**離子輔助沉積用離子動能取代了熱能**——這就是為什麼它能在不加熱基板的情況下得到緻密鍍膜，也是 FAU 端面鍍膜唯一可行的技術路線。

國際上已有設備商針對此開發專用機台，主打「低溫高速沉積高折射率、高平滑度薄膜，**防止熱膨脹造成光纖 / 膠水基板變形**」——機台規格書直接寫明了這個應用場景。

七、對位：護城河是軟體，不是滑台

2026 年 5 月，探針卡廠 Technoprobe 與米蘭理工大學在 Micromachines 發表 34 頁論文，把整套硬體規格、壓電遲滯實測與七種對位演算法的比較全部公開。**結論與直覺相反。**

100 nm

光纖與晶片波導的精確光耦合，**要求六個自由度上典型 100 nm 或更佳的對位容差。**

< 1 nm

論文系統的**硬體定位解析度已優於 1 nm**——遠優於需求。**硬體精度不是瓶頸。**

10–15%

但壓電致動器**開迴路的定位誤差高達總行程的 10–15%**，全靠軟體補回來。

為什麼不用閉迴路——因為沒有空間

高性能對位器常用閉迴路回授對抗遲滯。但論文直言：「對於密集多通道探針頭（例如 16 通道陣列），在每個壓電軸上嵌入專屬實體感測器與其配線**極不實際**。此外，**位置感測器需要安裝空間，而本應用並無此空間**。」

這個硬體限制，直接把競爭焦點從機構推向軟體。



圖 19 | 壓電定位誤差（占總行程比例）強烈取決於操作電壓範圍。**以小的、局部電壓增量操作的演算法，本質上會遭遇較少非線性效應**——演算法設計必須順著硬體的物理特性走。資料：Bejani et al., Micromachines 2026, 17(5), 592

軟體補償才是 know-how

系統以 **Prandtl–Ishlinskii 模型變體**校正每個壓電軸：校正階段施加電壓軌跡並以外部雷射感測器記錄位移，識別遲滯曲線；控制器**即時反演此模型以預失真命令的移動**，另加**漂移補償表**對抗步階操作後的緩慢潛變。成果是：開迴路策略可靠對準光纖，**光損耗重複性優於 0.1 dB**。

最非顯而易見的一點：遲滯的時間代價

「遲滯的影響**超出空間精度，它引入顯著的時間懲罰**。當演算法命令移動到**較低電壓**的位置時，系統必須執行『**歸零重置**』以確保致動器維持在特徵明確的正向路徑上。此重置需求**從根本上區分了各種搜尋演算法的移動開銷**——頻繁需要向下電壓移動的方法，例如在開發之前優先廣泛探索的貝氏演算法，**承受不成比例的時間懲罰**。」

實測結果印證：**最穩健的是單調爬山的 Fixed Gradient（可靠度 95.8%、平均準確度 99.4%）**，而取樣效率最佳的 Global Bayesian 在現實量產條件下反而劣化到 88.9%。**最聰明的演算法不等於最快的演算法。**

因此：各家公布的「精度」不可直接比較

機構重複定位精度（滑台規格）是開迴路硬體數字，**不含**視覺誤差、演算法收斂與材料變形；**端到端對位能力**才是系統輸出。兩者差一個量級是正常的，相除比較沒有意義。

真正可比的是「耦合後插入損耗的分布」，而目前沒有任何一家公開。在 IL 分布揭露之前，任何跨廠精度排名都不成立——這是本報告對這一段最重要的提醒。

八、台廠個股：各自卡在哪一道工序

以下 13 家依在 FAU 上的實際位置分四段，另以 E 節專論嘉基的 NPO 插槽與 CPC。**每家標明做哪一道工序、用在 FAU 的哪個部位，以及目前走到哪。**財務與進度數字皆註明來源；未取得可驗證原文者明確標示。

A. FAU 整合：只有兩家真的在出貨

上詮 3363（櫃）　唯一量產交貨

FAU 整合商——把 V 槽基板、光纖、微透鏡、蓋板組裝成完整 FAU，並完成與 PIC 的耦合對位

負責工序：4 V 槽（外購或自製）→ 5 排纖 → 6 點膠 → 7 固化 → 8 端面研磨 → 10 檢測 → 14 測試。**是整條十四道工序的總承包者**

進度：2026 年第三季起依客戶需求量產交貨，第四季優於第三季、逐季成長；客戶交付時程緊湊、未感受需求放緩（2026–07–03 董事長林松福專訪）。外資估其 FAU **2026 年以 40 通道為主**（3Q26 起出貨），年內推進至 **80 通道（6.4T）**，**100 通道仍在研發**（2026–09–08）。

追蹤：通道數升級節奏、良率與 ASP、客戶集中度

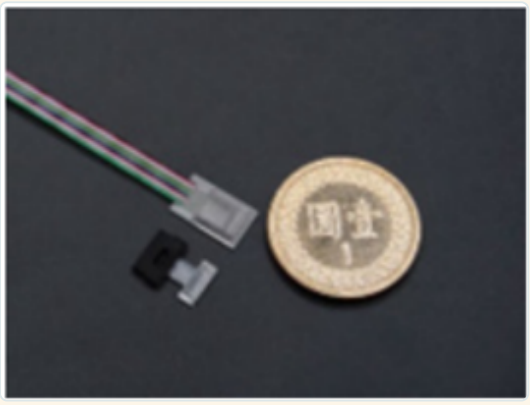


圖 20 | **上詮 FAU 實物**，旁邊是新台幣 1 元硬幣，可看出元件尺寸只有數毫米。來源：Goldman Sachs 上詮首次評等報告，2026–07–06

波若威 3163（櫃）　時程最明確

光纖被動元件整合廠，FAU 為新主軸之一；同時做光纖配線盒（Shuffle Box）與高密度跳線

負責工序：與上詮同為整合角色，另具備**微光學封裝能力**（可把偏振分光片、隔離器整合進光纖陣列或多通道次模組）

進度（2026–03–10 法說，總經理黃裕文）：FAU 已由 **40 通道、72 通道延伸至 Multi–row FAU**（多排式）。量產爬坡規劃為 **2026Q3 小量 pilot run → Q4 朝千顆等級月出貨 → 2027Q1 有機會提升至萬顆等級月出貨**。菲律賓廠擴充後整體製造區域可望增加 2–3 倍。

認證：公司官網揭露獲選為 **NVIDIA 矽光子生態系夥伴**（2025–03–25）。

財務：2025 年合併營收 22.26 億元、稅後純益 5.01 億元、**EPS 6.22 元**，股利合計 3.5 元。

追蹤：Q4 千顆是否達成（這是第一個可驗收的里程碑）；Multi–row 的良率

B. FAU 關鍵元件：微透鏡、V 槽、Ferrule、稜鏡

這一段是 FAU 的「投入件」。**元件供應商的優勢是可以避開終端晶片大廠冗長的認證流程，代價是 ASP 較低、且良率風險由整合商承擔。**

大立光 3008（市）

刻意**只做 FA ＋ PMLA**（多通道微透鏡陣列），由客戶自組完整 FAU

用在 FAU 的哪裡：微透鏡陣列貼在 FAU 與 PIC 之間，**作用是放大有效光斑、把對位容差「買回來」**——這是讓 ±2.5 μm 容差變成 ±10 μm 的關鍵件

能力：對位精度 **<0.3 μm**（業界多數 0.5–0.8 μm）；光學設計、模具精度、鍍膜、組裝一條龍，達半導體級精度。公開表示「高精度 V 型槽不易取得」是全業界瓶頸，並宣稱**已用自有製程繞開對外採購**。

進度：已取得首家客戶 FA 量產規格、完成送樣；Pilot Line 3Q26 底完成；多家客戶 POC 並行。**最快 2027 年中量產。**

追蹤：2027 年中量產能否達成；自有 V 槽製程的說法能否驗證



圖 21 | **大立光「CPO Solutions」展示**：左為多排式 PMLA 微透鏡陣列，右為多排式光纖陣列（Fiber Array Multi-row），對應公司「只做 FA＋PMLA、由客戶自組 FAU」的定位。來源：Citi 大立光報告，2026-06-08

合聖科技 7928（興）　/　光聖 6442（市，母公司）

以 **Meta-lens（超穎透鏡）**取代傳統微透鏡，做**可拆卸式 D-FAU**

用在 FAU 的哪裡：取代微透鏡陣列。超穎透鏡用平面基板上的奈米結構做波前工程，直接調控相位、振幅與偏振，不靠透鏡厚度產生光程差——**訴求是極致平面化與更寬的機械容差**

規格：提供 **±18 μm 機械容差**（1dB 損耗下），多通道可拆卸、維修便利。可拆卸是 hyperscaler 部署期的關鍵——**整合式 FAU 壞了無法單獨替換，D-FAU 可以。**

母公司定位：光聖跨「外部光源封裝」與「Meta-lens / 高精密耦合」兩環節，全球員工約 1,400 人。

進度（2026-09 更新）：雙超穎透鏡（PIC 側＋FAU 側各一層）FAU、36 通道可拆卸，**已送樣、2026 下半年試產**（智璞引述合聖 OFC 2026 與興櫃公開資料）。在三條放寬容差的路線中，它是唯一由台廠主導、且不綁台積電平台的一條（見第二章）。

追蹤：**±18 μm 是否以頻寬為代價**（見下方警示）；量產一致性

對超穎透鏡最該追問的一個問題

業界早就知道可以用**大面積（30 × 30 μm）光柵耦合器**換到 ±10 μm 容差，**代價是頻譜頻寬縮減，可能因此排除波長分工（WDM）應用。**

若 Meta-lens 的 ±18 μm 有同樣代價，它在多波長架構下會受限，那就只是老 trade-off 的新包裝；若能在不犧牲頻寬的前提下做到，才是真的新東西。目前無任何公開資料回答這一點。

采鈺 6789（市）

12 吋**晶圓級光學（WLO）**——在晶圓上直接做矽微透鏡

用在 FAU 的哪裡：走的是 **iFAU（整合式 FAU）**路線——微透鏡不是貼上去的獨立元件，而是**與 PIC 平面整合**。這條路線可提供 ±10 μm 對齊容差與約 0.3 dB 耦合損耗

差異：與大立光的模造玻璃、合聖的超穎透鏡是**三條成本結構完全不同的路線**——晶圓級製程的優勢在批次一致性與整合度，劣勢在整合後無法單獨替換。

另一條線：采鈺與光程研創合作 12 吋超穎透鏡（2025–05 公開），代表它同時押了矽微透鏡與超穎透鏡兩條路。

追蹤：iFAU 與可拆卸 D-FAU 的路線比重；下一世代平台是否收斂

玉晶光 3406（市）

V 型溝槽、MT 插芯、稜鏡（另列準直鏡、微透鏡陣列、Metalens、模造玻璃）

用在 FAU 的哪裡：V 槽是 FAU 的骨架（決定纖芯同心度）；**MT 插芯**是 FAU 對外的機械介面；**稜鏡**提供 40° / 45° 全反射轉折

進度：2026 年 5 月底三項送樣，部分產品已小量出貨；定位「精準對位平台」。**2026 年試產（營收占比 <5%）→ 2027–2030 逐步量產**，管理層自稱「不會這麼快」。

追蹤：送樣轉量產的實際時點

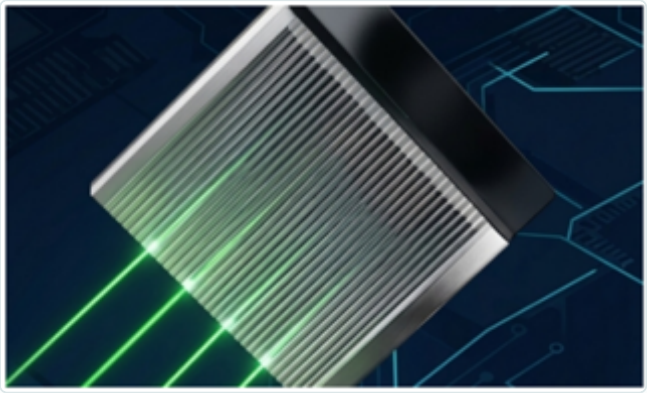


圖 22｜**玉晶光 V 槽樣品**：金屬塊上的梳狀平行溝槽，綠色雷射光束示意光纖入射。來源：UBS 玉晶光報告，2026-07-13

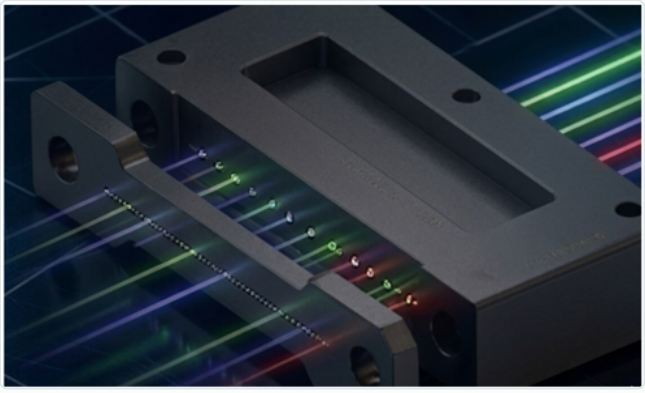


圖 23｜**玉晶光 MT 插芯樣品**：金屬塊體開孔，彩色光束示意多芯光纖逐孔對位。來源：同左

先進光 3362（櫃）

V-groove ＋ MT Ferrule（不排除加稜鏡）

用在 FAU 的哪裡：與玉晶光高度重疊，同為 FAU 骨架與機械介面的供應者

進度：COMPUTEX 2026 展示；FAU 新品 2026 年 8 月送交客戶驗證中。順利則 **2027 量產**；公司目標營收占比約 **3 成**（董事長高維亞，2026-07-16）。

追蹤：3 成營收占比的目標與 2027 量產是否同步達成

亞光 3019（市）

CPO 用 **MetaLens**（另有 FAU、光纖端、稜鏡、準直鏡）

用在 FAU 的哪裡：超穎透鏡與稜鏡，與合聖同賽道

進度：已送樣，稜鏡有兩三家客戶驗證中；**2027 年開始貢獻營收**（2026-08 法說）。技術路線有矛盾紀錄（矽蝕刻 vs 奈米壓印，公開說法不一致）。

追蹤：技術路線釐清；送樣客戶是否具名

嘉基 6715（市）／子公司均英（未上市）

由光模組透鏡切入 **Ferrule 精密加工**（40 孔設計）；母公司另有 NPO 插槽與 CPC 業務，**見本章 E 節專論**

用在 FAU 的哪裡：Ferrule 是光纖的精密定位套管，**孔位精度直接決定插入損耗**

能力：插入損耗現做 **0.3 dB**、**目標 0.25 dB**；月產能 40 萬顆，**瓶頸在模具生產設備**（2026-05-05 座談）。

追蹤：插芯能否從中國光模組客戶擴展到國際 CPO 供應鏈

元件段可以讀出的兩個結構性判斷

1. V 槽是最擁擠的一段。玉晶光、先進光都在做，而大立光公開表示已用自有製程繞開對外採購。若大立光說法成立，**V 槽供應商的議價空間會比想像中小。**

2. 微透鏡有三條技術路線並行：晶圓級（采鈺）、超精密模具（大立光 PMLA）、超穎透鏡（合聖／亞光）。**三條路線成本結構完全不同，勝負會決定 2028 年後的毛利分布。**

C. FAU 端面鍍膜

耀穎光電 7772（櫃）　台股唯一具名的 CPO 端面鍍膜

精密光學鍍膜 ＋ 半導體黃光微影蝕刻**一站式整合**；非蘋手機光感測器薄膜代工龍頭（市占 >60%）

負責工序：工序 9 **端面鍍膜**——在已組裝完成的 FAU／連接器端面鍍低反射膜，把每面約 −14.7 dB 的菲涅耳反射壓下去，與 8° 斜角疊加使用

進度：2026-04-15 董事長鄭偉民、總經理郭晉辰具名揭露，公司深耕 12 吋晶圓光學鍍膜、AI 眼鏡光波導鍍膜及 **CPO 矽光子連接器低反射膜**，其中「**CPO 產品下半年可望放量**」。本報告日已進入該時間窗。

為什麼是它：端面鍍膜必須在 80° C 以下完成，且需同時具備光學鍍膜與半導體製程能力。公司自述**唯一同時具備蒸鍍與濺鍍雙技術平台**，晶圓鍍膜良率 >99%；並稱全球同時具備「精密光學鍍膜＋半導體黃光蝕刻」者僅四家（兩家國際大廠與兩家台廠）。

財務：營收 3.49→3.78→**4.26 億元**（2023–25），毛利率 **27.25%→35.44%**，EPS **1.04→1.86**。2026 年 8 月單月營收年增 **54.2%**、月增 35.1%，累計前八月年減 6.1%。

追蹤：**鍍在光纖端面、連接器插芯還是 FAU 本體？通道數？客戶是誰？**——三者 ASP 與門檻完全不同。另注意 8 月營收備註寫的是「消費型電子需求增加」，**CPO 貢獻尚不可直接歸因**

一個值得記的對照

台股另有一家上市光學鍍膜廠（澤米 6742），技術路線與耀穎高度重疊——同樣是「鍍膜＋黃光圖形化」的晶圓級光學，交易所官方介紹載明可鍍玻璃、矽、藍寶石與磷化銦晶圓。**但它沒有任何已揭露的 CPO 或光通訊落點**，重心在先進封裝玻璃載板與 AR 眼鏡光學元件，且 2026 年前八月營收年減 39.4%。

兩家的技術描述幾乎一樣，落點與營收動能卻完全相反——這說明在這條鏈上，「有沒有具名的 CPO 產品與時程」比「技術能不能做」更能區分標的。

D. FAU 對位與組裝設備

這一段賣的是把 ±0.5 μm 容差吃下來的能力。**依第七章，護城河在軟體（遲滯補償、演算法收斂、固化收縮補償），不在滑台規格。**

高明鐵 4573（興）

六自由度對位平台、全自動 Dual-FA 主動對位系統

負責工序：5 排纖對位 → 6 點膠 → 7 固化，整合為一台設備；專為 1.6T 光模組設計且相容 800G，**支援 TX/RX 同步對位**

公布數字（注意層級）：±50 nm 是**機構重複定位精度**（滑台規格，不含視覺誤差與膠材變形）。**週期時間是目前唯一公開者**：Tx FAU <310 秒/顆（含 UV）、雙 FA HVM <180 秒/顆（不含 UV）、多器件 <200 秒/通道。

測試端位置：智璞整理的 CPO 四道測試工序設備版圖，把高明鐵同時列在第一道（晶圓探針台）與第三道（光引擎 die-level 的耦合設備與單顆雙面測試機），是版圖中少數跨兩道工序的台廠（另一家是致茂，列在第三、四道）。版圖為方向性整理，非客戶確認名單。

追蹤：**CT 直接決定設備台數需求**——這是唯一可用來估算設備市場規模的公開數字

萬潤 6187（櫃）

精密對位、點膠、固化與 AOI 檢測設備；半導體設備營收占比 >90%

負責工序：6 點膠 → 7 固化，**專利主張「單一夾持機構貫穿取放－點膠－對位－固化」**，避免中途轉手造成位置漂移

公布數字：點膠精度 **±5 nL**；±2.5 μm 是**端到端對位能力**（已含視覺、演算法收斂與材料變形）。

為什麼這件事難：對位完成不等於耦合完成——**固化過程的收縮會破壞剛對好的位置**。UV 固化收縮補償是各家最核心的 know-how，**多以營業秘密而非專利保護**。

陣營位置：智璞的輝達 / 博通 CPO 供應鏈對照表，把萬潤列在輝達陣營的 FAU / 耦合環節，並列為第三道測試（光引擎 die-level）的耦合設備商。

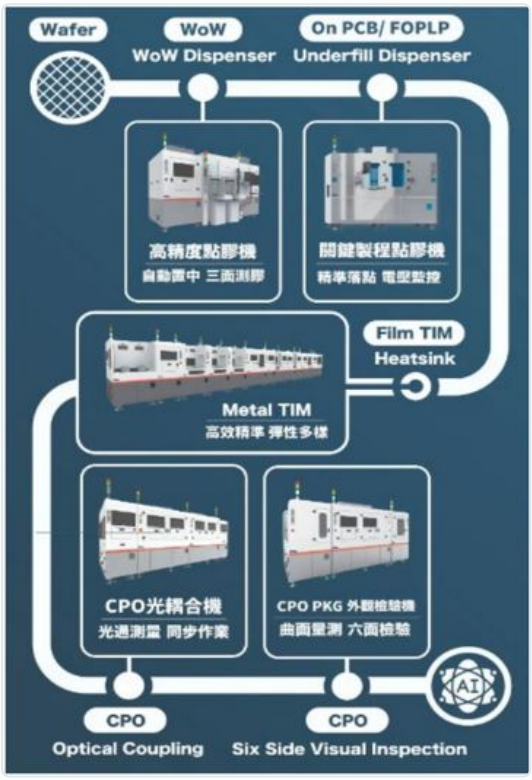


圖 24｜**萬潤設備組合**：由晶圓、WoW、PCB / FOPLP 點膠機，到 Metal TIM、Film TIM 散熱材料貼附，再到「CPO 光耦合機」（光通測量、同步作業）與 CPO 六面檢測，形成一圈先進封裝製程設備。來源：BofA 萬潤首次評等報告，2026-07-13

追蹤：是否公開耦合後 IL 分布

惠特 6706（市）

光電偶光（主動對位）設備，**明確只做 die 級**，不涉晶圓級與模組級

負責工序：FAU 與 PIC 的 die 級耦光貼合。晶片上先貼好 receptacle，再以**免插拔的測試用連接器**接光纖

公布數字：0.1–0.2 μm 為**端到端對位能力**；業界標準門檻 0.5 μm，**FAU / EIC 貼合超過 1 μm 即失敗**。實測耦合時間幾十秒到 2–3 分鐘，視客戶產品樣式而定；耦合採六軸機構，**與日系廠商共同研發**。

追蹤：與日系的分工比重——共同研發意味核心演算法可能不完全自有

廣化 5297（興）

半導體自動化封裝設備（本業為功率元件）；產品含鋼網印刷機、晶片鍵合機、夾式晶片鍵合機、真空回流焊爐與**甲酸真空回流焊爐**

可能負責工序：FAU 與 PIC / EIC 的**焊接與組裝自動化。甲酸真空回焊是無助焊劑製程**——甲酸高溫下還原金屬氧化物後完全揮發，不留殘留

為什麼技術上說得通：Tyndall 論文明確指出，**電子封裝常用的傳統助焊劑不能用於光子封裝**——化學殘留會污染光纖對 PIC 的光學界面，導致插入損耗增加並弱化機械鍵結，必須改用在焊料熔點自行揮發的助焊劑。**廣化的核心製程本來就是為零殘留設計的，這在光子封裝是硬需求而非加分項。**

進度（須謹慎解讀）：公司 2025 年初揭示四大策略，其三為「布局矽光子技術：**與台灣光纖大廠策略合作，開發矽光子自動化封裝設備**」（董事長張維仲具名）；2026–03 媒體覆述同一說法。**惟「台灣光纖大廠」未具名，且目前為策略合作開發階段，非已出貨。**2026–06 另有報導稱公司搭上玻璃基板及 CPO 商機、訂單能見度到年底。

追蹤：合作對象是否具名、是否進入量產線、矽光子設備營收占比

另有一家六軸精密傳動廠商於 SEMICON Taiwan 2026 展出 CPO 耦光對位模組，但現場僅展出機構本體、**未附插入損耗與週期時間等性能數字**，且係與日系光學廠商共同展出。合理推論是台廠出機構、日方出光學與對位方案——**其取得的是六軸機構的料件位置，而非整機方案商的位置**，投資論述須降一階。本報告不列入正式介紹。

E. NPO 插槽與 CPC：嘉基 6715 為什麼要單獨看

前四節談的都是 CPO——光引擎直接放在交換器 ASIC 的基板上。嘉基的故事在另一條路線：**NPO（近封裝光學）**。要看懂嘉基，得先看懂 NPO 與 CPO 差在哪，再看懂它為什麼把 CPC（共封裝銅互連）當成 NPO 的關鍵。

NPO 與 CPO：光引擎一樣，差在載體與插槽

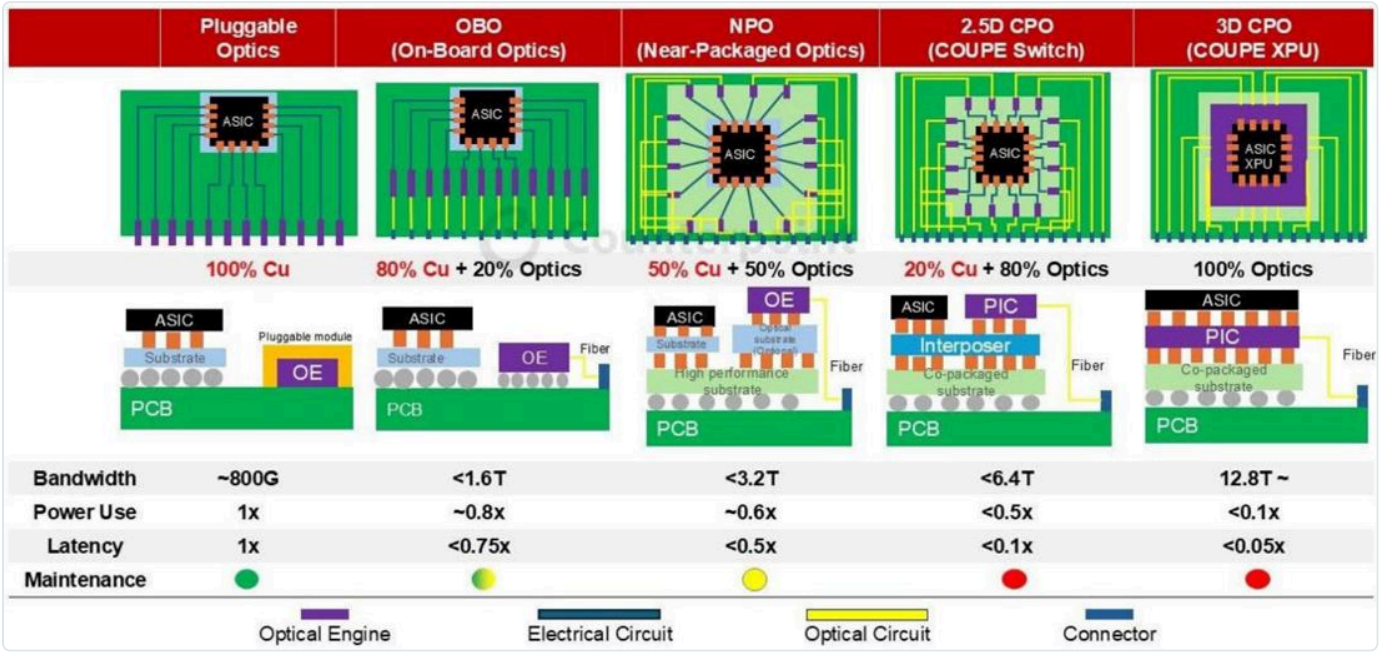


圖 25｜**從可插拔到 CPO 的五種擺法。**越往右，光引擎（紫色）離 ASIC 越近、銅走線越短、功耗與延遲越低，但維修性（最下列燈號）從綠變紅。**NPO 位於中間：光引擎放在高效能基板上、經插槽接到 ASIC 旁，銅與光各半，維修性仍為黃燈**——壞了可以換，不必報廢整顆 ASIC。來源：Counterpoint，引自申萬宏源光通信深度報告，2026-06-30

兩者用的**光引擎（矽光晶片＋驅動晶片）可以完全相同**，差別只在它坐在哪裡、怎麼接上去。CPO 的光引擎與 ASIC 共用基板，距離約 10 mm，一旦某顆光引擎或光纖壞掉，昂貴的整顆封裝可能要一起報廢；NPO 的光引擎坐在自己的小基板上，經**可插拔的 NPO 插槽**接到高效能基板，距 ASIC 約 150 mm。代價是多一段銅走線、功耗略高，換到的是：光引擎壞了拔掉換新、光模組廠可以先自行測好光引擎再出貨，不必把完整光學測試綁在晶圓代工廠身上。

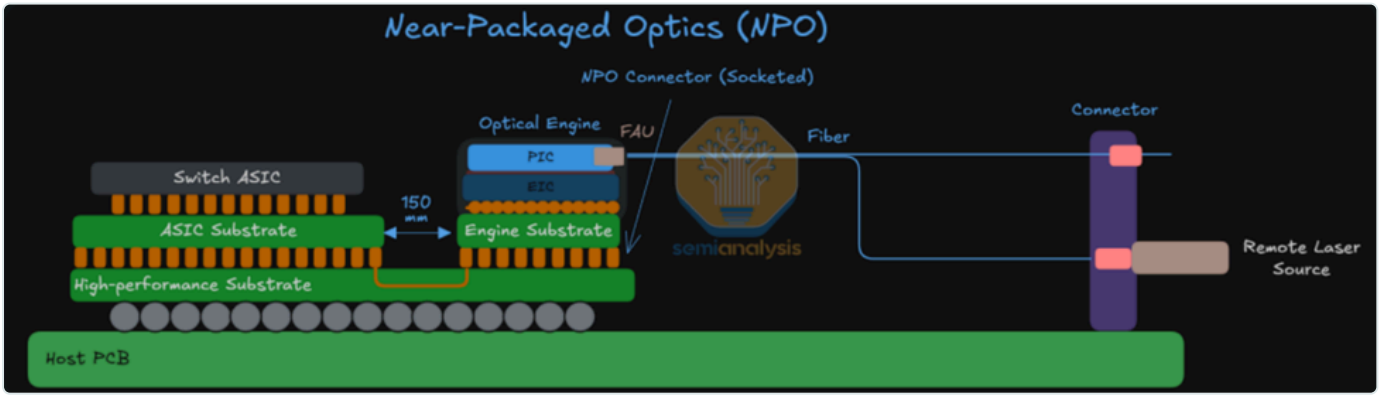


圖 26｜**NPO 架構剖面。**光引擎（PIC＋EIC）在自己的 Engine Substrate 上，經「NPO Connector（Socketed）」插在高效能基板上，與 ASIC 基板相距 150 mm；右側光纖經 FAU 出纖，並由遠端雷射光源（Remote Laser Source）經光纖送入連續光。**嘉基做的就是圖中那顆 NPO 插槽。**來源：SemiAnalysis，2026-07-13

CPC 為什麼是 NPO 的關鍵：同一個插槽，可以插光、也可以插銅

CPC（Co-Packaged Copper，共封裝銅互連）是把高速銅纜（fly cable）直接從 ASIC 旁拉出去，繞過損耗大的 PCB 走線。距離短時，銅不需要雷射、不需要光電轉換，成本與功耗都低，維修也簡單；距離一長或速率一高，就得換成光。

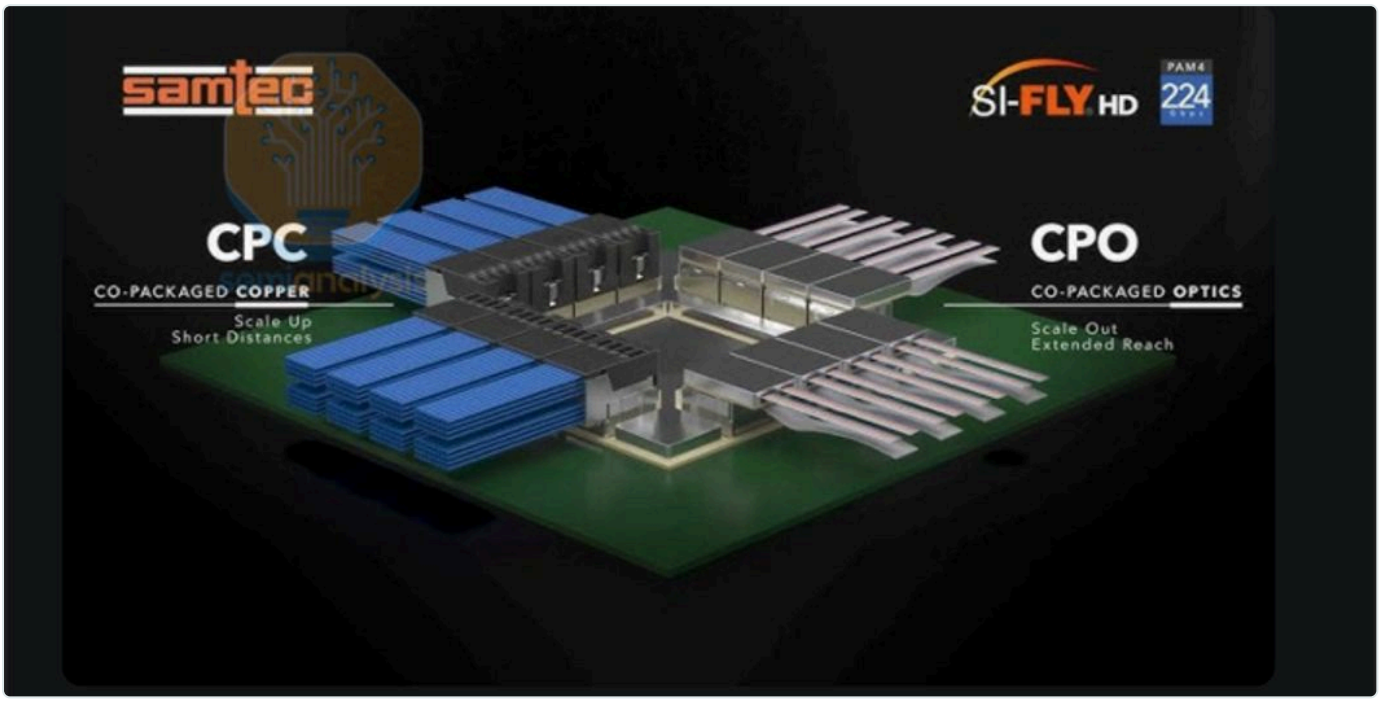


圖 27｜**同一顆封裝的四周，一邊接銅、一邊接光。**左側藍色扁平線是 CPC（共封裝銅互連，標示 Scale Up / Short Distances），右側是 CPO 光纖（Scale Out / Extended Reach），規格為 224G PAM4。**這說明「光或銅」不必二選一，可以依距離在同一顆晶片上混搭。**來源：Samtec Si-Fly HD 產品渲染圖，引自 SemiAnalysis，2026-07-13

嘉基把 NPO 插槽做成**「光電通用插槽」**：與 Coherent 共同設計的平台，**同一個 connector 可以插光引擎（光方案），也可以插 CPC 銅模組（電方案）**，客戶依機櫃內的距離決定要插哪一種。這對 NPO 的意義比表面上大：

對系統廠：延後決策

CPO 的光引擎焊死在基板上，沒有銅的選項；NPO 插槽讓「用光還是用銅」變成**部署時才決定**的事，同一塊板子依距離混搭。這是 NPO 相對 CPO 最實際的賣點之一。

對嘉基：兩邊都收錢

客戶選光或選銅，**connector 都要買**——單價約 20–30 美元；若選 CPC，嘉基還供應接出去的銅線，connector＋fly cable 單組約 **120 美元**（2026-05-05 座談）。路線押錯的風險被對沖。

對 Coherent：互補分工

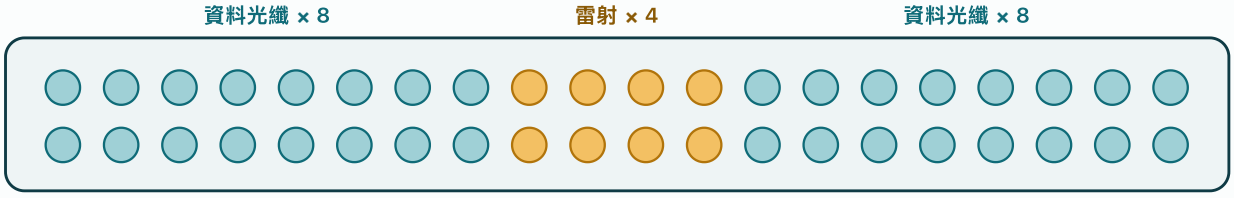
公司自述 Coherent「光的方案較強」、嘉基「電的方案（CPC）較強」，因此一起向客戶提案，由客戶選擇；Coherent 可能推薦交換器廠直接向嘉基採購插槽。

CPC 有時間窗：448G 是銅的物理懸崖

銅在 224G PAM4 仍是成熟生態，但到每通道 448G，銅的通道損耗、集膚效應與 DSP 補償功耗都急遽惡化，普遍被視為不可行。因此 CPC 的主場是 **2026–2028 年、224G 世代的短距連接**；進入 448G 後，同一個插槽上的選擇會逐步往光引擎傾斜。**對嘉基來說，這反而說明了「通用插槽」設計的價值——銅退場時，插槽不必換。**

插槽規格與進度

項目	內容	來源
插槽設計	一個 6.4T 光引擎對一個插槽：32 channel × 每 channel 200G；每個 channel 以 8 支接地 pin 包覆 2 支高速 pin，整顆約 512 pin，接觸面積大、訊號品質較佳；每 channel 200G 可向下相容 100G 設計	公司座談，2026-05-05
客戶需求指引	2027—2028 年約 200—400 萬顆插槽；一顆 GPU 配 16 顆插槽	公司座談，2026-05-05
NPO Socket	**已完成產品設計，交由客戶認證中**	現增公開說明書，2026-08
400G LPO 光模組	**已開始小量生產**（四項新產品中唯一已出貨者）	現增公開說明書，2026-08
800G LPO / 嵌入式光學模組 / 光引擎模組	送樣或與客戶討論設計中	現增公開說明書，2026-08
母公司口徑	嘉澤有兩個可拆卸式 CPO / NPO 插槽潛在客戶，**其中一個由嘉基承接**；NPO 插槽因須支援 224G，單價可較最新一代 CPU 插槽高 20—30%	野村引嘉澤管理層，2026-08-20
產能	現增 6,000 張、每股 310 元，募資約 18.6 億元建中壢無塵室：**2027Q2 完工、2027Q4 新產線投產**	現增公開說明書，2026-08



每排 20 孔：兩側各 8 孔走資料（一側收、一側發，共 16 通道），中間 4 孔送入外部雷射連續光；兩排共 40 孔

圖 28 | **嘉基子公司均英的 40 孔插芯配置**（依公司座談描述繪製）。中間 4 孔（琥珀色）是雷射輸入，對應第三章的保偏光纖；兩側 8+8 孔（青色）是資料光纖。**同一顆插芯同時處理兩種光纖**，這是插芯孔位精度門檻高的原因之一。本報告依 2026-05-05 公司座談內容自繪

嘉基的讀法

一、時程對得上。Coherent 投資人簡報把自家 NPO 量產訂在 2H CY27（圖 14），嘉基中壢新產線 2027Q4 投產，兩者時點吻合；嘉基現階段的 NPO 業務與 Coherent 平台高度綁定。

二、CPC 是下檔保護，不是主要上檔。通用插槽讓嘉基不必押光或押銅，但 CPC 的時間窗止於 448G；長期上檔仍取決於光引擎插槽的滲透率與顆數。

三、本業尚未反映。1Q26 營收有 93% 來自高速電傳輸線（Thunderbolt / docking 為主），光學相關合計不到 7%；2Q26 單季 EPS −0.12 元。NPO 插槽仍在客戶認證、新產線 2027Q4 才投產——**現階段是題材先行，2027 年的認證結果與插槽出貨才是驗收點。**

九、格局判讀

階段	公司	狀態
已量產交貨	上詮 3363	3Q26 起依客戶需求量產，逐季成長
量產爬坡中（時程明確）	波若威 3163	2026Q3 pilot → Q4 千顆 → 2027Q1 萬顆
2026H2 放量宣告	耀穎 7772	CPO 端面低反射膜，已進入時間窗
送樣 / 驗證，2027 量產	大立光 3008、玉晶光 3406、先進光 3362、亞光 3019	**全部停在送樣或驗證**，時點高度集中
平台綁定	采鈺 6789、合聖 7928	iFAU 與 D-FAU 兩條路線，隨平台走
NPO 插槽認證中	嘉基 6715	NPO Socket 客戶認證中、400G LPO 小量生產；綁定 Coherent 平台，新產線 2027Q4 投產
開發中 / 未具名	廣化 5297	技術合理但客戶未具名

> **2027 是集體驗收年**
>
> 除上詮與波若威外，台廠 FAU 元件的量產時點**高度集中在 2027**。這意味兩件事：
>
> **一、2027 年的認證結果會同時揭曉**，未過關者的題材會在很短時間內一起消退。
>
> **二、在那之前，唯一能區分標的的不是技術描述，而是「有沒有具名的客戶、規格與時程」**。本報告中只有上詮、波若威、耀穎三家給出了可驗收的時間點。

放量時點：2026 是元年，不是放量年

FAU 的量取決於 CPO 什麼時候真正放量。高盛 2026 年 9 月的估計：CPO 光引擎出貨由 2026 年 72 萬顆、2027 年 853 萬顆，跳到 2028 年 1,625 萬顆，但 800G 以上的滲透率只從 1% 升到 9%，**可插拔模組到 2028 年仍占 91%**。真正的分水嶺是每通道 400G：屆時 3.2T 可插拔模組功耗估計 40–60W，超過 OSFP-XD 約 40W 的散熱上限，CPO 才從「可選」變「必要」，時點約在 2028–2030 年。這和上一節「2027 集體驗收」的判斷一致——**2027 年認證、2028 年起才看得到量**。



圖 29｜**CPO 出貨 2028 年跳躍成長，但滲透率仍在個位數**：光引擎出貨 2026E 720 千顆、2027E 8,528 千顆、2028E 16,252 千顆；800G 以上滲透率 1% / 6% / 9%。註：若以每台 CPO 交換器約 72 顆光引擎回推，2026 年約當 1 萬台交換器。資料來源標示為高盛（2026–09）。來源：智璞產業趨勢研究所，永豐證券專家分享會投影片，2026–09–21

另一個降低路線風險的訊號來自 Lumentum（2026–09–08 Citi 科技大會）：optical scale-up 已是全產業需求，2028 年的量必須同時用 CPO 與 NPO 兩條路，出貨約各半。**兩條路用的光引擎、FAU、外部雷射完全一樣**，NPO 只是多一層 LGA 插槽——這也是第八章 E 節嘉基值得單獨看的原因。

兩大陣營：台廠在哪一邊



圖 30｜**輝達 vs 博通 CPO 供應鏈對照**，沿六個環節列出兩大陣營各用誰。FAU / 耦合：輝達陣營為 Coherent、天孚、SENKO、上詮、萬潤、波若威；博通陣營為 Coherent、SENKO、康寧、Broadcom。外部雷射：輝達陣營 Lumentum（領先）、中際旭創、新易盛；博通陣營 Broadcom、眾達–KY、全新。共同底座是台積電 COUPE。資料來源為業界資料整理，非公司正式揭露。來源：智璞產業趨勢研究所，永豐證券專家分享會投影片，2026–09–21

「台廠兩邊通吃」要打折

投影片結論寫台廠（上詮、波若威、日月光、致茂）是兩邊通吃的「賣鏟子」中立受惠者。但對照同一張表，**兩邊都出現的台廠只有台積電與日月光**；上詮、波若威、萬潤只列在輝達陣營，博通陣營的 FAU 與光纖仍是康寧、SENKO 等外商。對 FAU 台廠來說，現階段的曝險仍集中在輝達平台，打進博通陣營是下一個要驗證的里程碑。

十、觀察清單

追蹤指標	為什麼重要
波若威 2026Q4 千顆月出貨是否達成	本鏈第一個可驗收的量化里程碑，且公司自訂
耀穎 CPO 低反射膜的客戶、鍍在哪、通道數	鍍在光纖端面、插芯或 FAU 本體，三者 ASP 與門檻完全不同；月營收備註是否出現光通訊字樣
上詮通道數升級節奏	40 → 80 → 100 通道，直接對應 ASP 與客戶規格遷移
有無任何一家揭露耦合後 IL 分布	**這是唯一可跨廠比較的指標**；在它揭露之前，所有精度排名都不成立
超穎透鏡 ±18 μm 是否以頻寬為代價	若是，在多波長（WDM）架構下會受限，只是老 trade-off 的新包裝
大立光「自有 V 槽製程」能否驗證	若成立，V 槽供應商（玉晶光、先進光）的議價空間會比想像中小
微透鏡三條路線的成本結構	晶圓級 / 超精密模具 / 超穎透鏡，勝負決定 2028 年後的毛利分布
廣化的合作對象是否具名	無助焊劑焊接在光子封裝是硬需求；若合作落地，是設備段少見的技術性切入
高明鐵以外是否有人公開 CT	週期時間直接決定設備台數需求，是估算設備市場規模的唯一入口
被動對位的實際滲透時點	覆晶視覺對位已示範 ±1 μm 且比主動對位快一個數量級；若提前普及，主動對位設備市場會被壓縮
Broadcom Davisson 採光柵還是邊緣耦合	Bailly 明確為邊緣耦合，Davisson 改用台積電 COUPE 但未揭露耦合型式；答案決定邊緣耦合 FAU 與高精度對位機的需求延續性
嘉基 NPO 插槽認證結果與 CPC 採用比例	插槽出貨是 2027 年唯一可驗收的量；CPC 採用比例決定單組內容值落在 20–30 美元還是約 120 美元
多光纖單波長 vs 少光纖多波長的路線比重	DR（多光纖）推升 FAU 通道數與保偏光纖用量；FR / DWDM（多波長）推升梳狀雷射與濾光片需求——同一個頻寬目標，受惠者不同
300–400 mW 外部雷射出貨量	CPO 的真實滲透率看高功率雷射出貨；合格供應商只有 Lumentum、Coherent 兩家，第三波產能 2028Q2
合聖超穎透鏡 FAU 2026H2 試產	唯一由台廠主導、不綁台積電平台的放寬容差路線；試產良率與是否以頻寬為代價同時揭曉
上詮、波若威是否打進博通陣營	目前兩家只出現在輝達陣營；打進博通才算真正的「兩邊通吃」
第二道測試（晶圓雙面探測）的產能	現在被跳過、量產不能跳；每片測試時間若從約 20 小時壓到 6–8 小時，才撐得起 2028 年的量

資料來源與方法：耦合架構與容差數字取自 Carroll et al., "Photonic Packaging: Transforming Silicon Photonic Integrated Circuits into Photonic Devices", Applied Sciences 2016, 6(12), 426（Tyndall National Institute, Open Access Review）；對位演算法與壓電遲滯數據取自 Bejani et al., "Comparative Evaluation of Optical Alignment Algorithms for Integrated Probe Cards in Photonic Wafer Testing", Micromachines 2026, 17(5), 592（Technoprobe × Politecnico di Milano, Open Access）；鍍膜製程階梯與光纖端面鍍膜可行性取自 RP Photonics Encyclopedia（dielectric coatings、anti-reflection coatings 條目）；圖 6、圖 17 取自穎崴 CPO 論壇簡報（2026-05-14）。**邊緣耦合更正依據**：Broadcom 新聞稿〈Broadcom Delivers Industry's First 51.2-Tbps Co-Packaged Optics Ethernet Switch Platform〉（2024-03-14）與〈Tomahawk 6 — Davisson〉（2025）；Corning〈Corning Contributes to Broadcom's TH5 Bailly CPO System〉（2025-06-12）；Marvell 部落格〈Co-packaged Optics: Powering the Next Wave of AI Data Center Innovation〉；SENKO MPC 產品頁；Intel Foundry ECTC 2026 成果說明（3D InCites，2026-06）；PhotonCap〈PC101 Lecture 4〉（2026-03）。嘉基資料取自公司座談（2026-05-05）、現增公開說明書（2026-08）與野村 Asia Tech Tour 紀要（2026-08-20）。公司事實取自各公司法說會、工商時報具名報導，以及 TWSE / TPEx 公開資訊觀測站月營收（資料年月 2026-08）。 CPO 放量時點、良率矩陣、三條透鏡路線、單一 AI 工廠用量、外部雷射門檻與輝達 / 博通陣營對照，取自智璞產業趨勢研究所於永豐證券專家分享會之簡報（2026-09-21，林偉智）；FAU 成本結構與 TAM 取自

BofA（2026–07–14）；GC / EC FAU 結構圖取自群益投顧（2026–09–23）；上詮 FAU 實物與 GlassBridge 對照取自 Goldman Sachs（2026–07–06）；大立光、玉晶光、萬潤產品圖分別取自 Citi（2026–06–08）、UBS（2026–07–13）、BofA（2026–07–13）。

十四道工序的個別數值來自產業技術彙整，其中 V 槽三點接觸自對準、纖芯同心度 ±0.5 μm、節距 127 / 250 μm、低收縮折射率匹配膠、40° 全反射五項已由上述論文獨立交叉驗證，其餘應視為業界通用量級而非可引用規格。本報告為技術與產業結構研究，非投資建議。