
SOCAMM2 技術深度報告

記憶體壓縮接觸連接技術：原理、製造壁壘與 Vera Rubin
平台應用

2026-05-22

1. 技術要點速覽

SOCAMM2 的核心價值不是單純更換記憶體插槽，而是以壓縮接觸技術讓 LPDDR5X 同時具備高頻寬、低功耗、可維修與伺服器級可靠性。

LPDDR5X 9,600+ MT/s

打破 SO-DIMM 6,400 MT/s 速率天花板，支援 AI CPU 節點所需的高頻寬資料餵入。

600+ pin 壓縮接觸

依賴精密沖壓與高一致性彈片設計，製造進入門檻極高。

可維修設計

螺絲鎖合、模組可拆換，相較 LPDDR 直焊不可換，更符合資料中心維修邏輯。

Vera Rubin NVL72 全面採用

每 Vera CPU 配多顆 SOCAMM2，預期 2026 年第 3 季進入量產 ramp。

VR200 記憶體 BOM +435%

GB300 到 VR200 的最大單項增幅，記憶體模組與連接件價值量同步上升。

台股受惠

優群 (3217) 具精密沖壓護城河，SOCAMM2 ASP 約為傳統插槽 3-5 倍。

2. 記憶體連接技術演進

AI 伺服器 CPU 的記憶體瓶頸來自三個方向：頻寬需求快速上升、節點維修成本提高、以及高密度平台內部走線空間不足。傳統 SO-DIMM 具可插拔優勢，但速率與訊號完整性難以支撐 LPDDR5X 等級；LPDDR 直焊能取得高頻寬，卻犧牲現場維修性。SOCAMM2 因此成為折衷後的高階解：以短路徑壓縮接觸保留高速訊號品質，同時維持模組化替換能力。

項目	SO-DIMM	LPDDR 直焊	SOCAMM2
最高速率	~6,400 MT/s	9,600+ MT/s	9,600+ MT/s
最大頻寬	~200 GB/s	1.2 TB/s	1.2 TB/s
最大容量	~256 GB	焊死	1.5 TB
可維修性	✅ 可插拔	❌ 不可換	✅ 可拆換
接腳數	260 pin	N/A	600+ pin
製程難度	低	低	極高
AI伺服器適用	❌ 速率不足	⚠️ 維修困難	✅ 最佳解

3. SOCAMM2 技術原理

3.1 壓縮接觸機制

SOCAMM2 採用模組垂直壓貼 PCB 表面的機械結構，並由兩端螺絲鎖合施壓。不同於傳統插槽的側向插拔，也不同於 LPDDR 晶片直接焊接在主板上，SOCAMM2 的接觸界面是由大量彈性金屬 pin 在受控壓力下同時貼合焊墊。

- 模組垂直壓貼 PCB 表面，螺絲從兩端鎖合施壓。
- 600+ 針腳同時形成穩定電氣接觸，接觸品質取決於平面度、彈力與鎖附力矩。
- 無焊料，因此沒有金屬間化合物老化問題，也降低返修時的熱應力風險。
- 接觸力由螺絲力矩控制，需精確規範；過鬆會接觸不良，過緊則可能壓壞 PCB 焊墊。

3.2 600+ pin 精密沖壓的技術壁壘

SOCAMM2 的難點在於「數量」與「一致性」同時放大。單一 pin 看似只是小型彈片，但 600+ pin 必須在同一次鎖附中提供高度一致的接觸壓力，任何局部偏差都可能造成開路、阻抗不連續或高速訊號反射。

- 每個 pin 達 sub-mm 等級，公差要求需控制在 $\pm 5\mu\text{m}$ 以內。
- 共面性 (coplanarity)：600+ pin 必須位在同一平面，高度差需控制在數十 μm 以內。
- 彈性係數一致性：每個 pin 彈力需一致，確保接觸壓力均勻分布。
- 相較 SO-DIMM 260 pin，SOCAMM2 pin 數倍增且速率更高，製程要求不是線性提升，而是良率、模具、檢測與材料控制全面升級。

3.3 訊號完整性 (Signal Integrity)

LPDDR5X 9,600 MT/s 對應 4.8 GHz 訊號頻率，高速數位訊號對接觸阻抗、路徑長度、回流路徑與插入損耗非常敏感。SOCAMM2 的優勢在於壓縮接觸路徑短，且 CPU 與記憶體模組能配置在同一節點板，避免傳統插槽與線纜帶來的額外損耗。

- LPDDR5X 9,600 MT/s = 4.8 GHz 訊號頻率。
- 壓縮接觸路徑短，插入損耗顯著低於 SO-DIMM 插槽接觸。
- CPU 與 SOCAMM2 在同一節點板，零電纜損耗。
- 壓縮接觸阻抗比焊接點更均勻，有利於高速訊號眼圖維持開口。

3.4 CAMM2 vs SOCAMM2 定位表

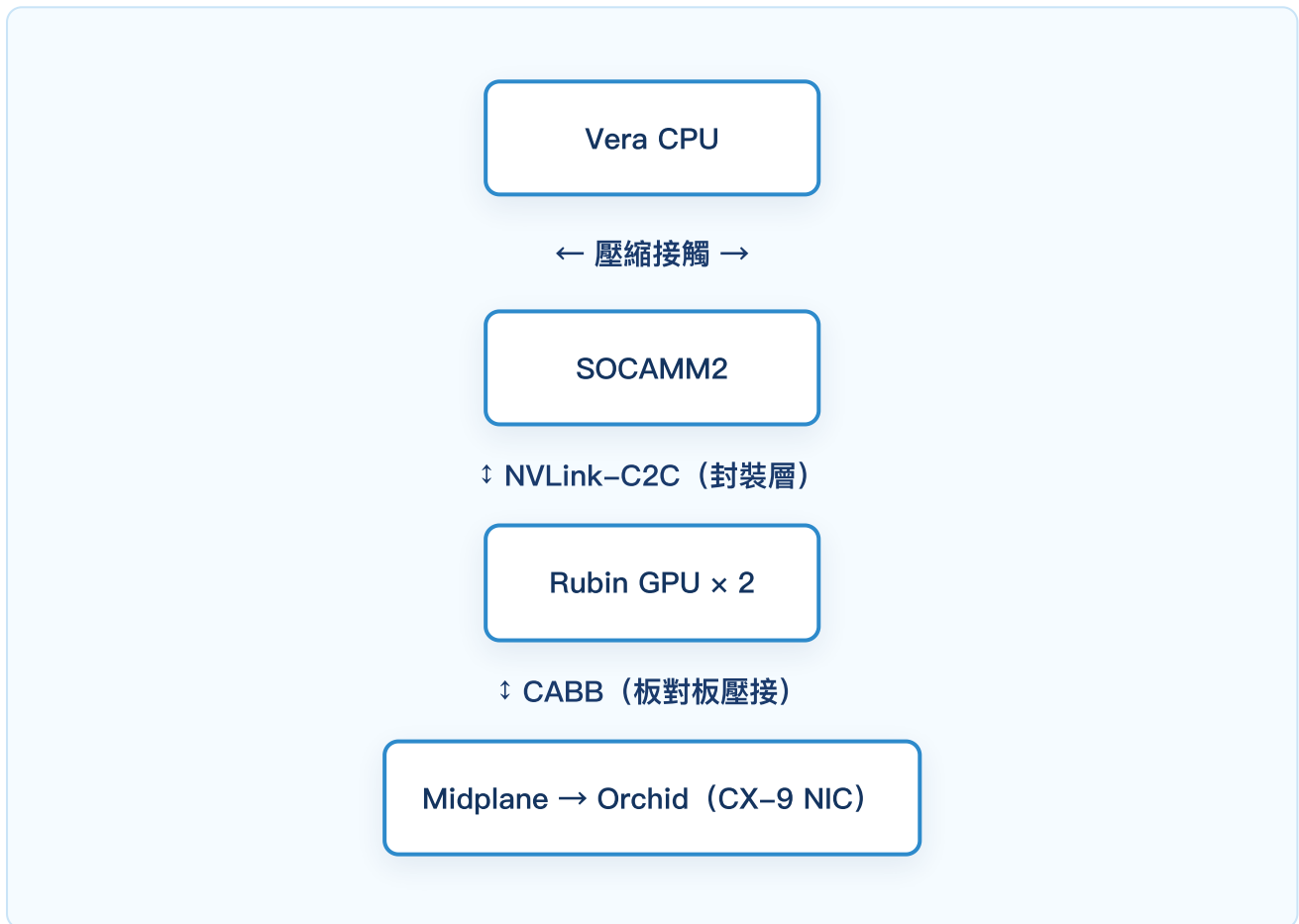
	CAMM2	SOCAMM2
記憶體類型	DDR5	LPDDR5X
主要用途	桌機/工作站	AI 伺服器 CPU
功耗特性	較高	低功耗 (LP)
Vera Rubin 適用	✘	✔

4. Vera Rubin 平台架構與 SOCAMM2 定位

4.1 NVL72 節點架構

Vera Rubin NVL72 可視為高度模組化的 cableless AI rack。其 compute tray 由 Strata、Orchid、midplane 與 PDB 組成，每個 Strata 承載 2 顆 Rubin GPU、1 顆 Vera CPU 與多顆 SOCAMM2 模組。Vera CPU 與 SOCAMM2 緊鄰配置，目的在於縮短 LPDDR5X 高速訊號路徑並降低連接損耗。

- 18 compute tray × (2 Strata + 4 Orchid + midplane + PDB)。
- 每 Strata：2 Rubin GPU + 1 Vera CPU + SOCAMM2 模組（同一板）。
- Vera CPU + SOCAMM2 緊鄰，縮短訊號路徑。



4.2 Cableless 設計哲學

Vera Rubin 的核心工程方向是把高速訊號留在板上或板對板互連中，避免 flyover cable 帶來的損耗、裝配複雜度與維修不確定性。

- SOCAMM2：CPU ↔ 記憶體，板上直接壓接（零線纜）。
- CABB：Strata ↔ Orchid，走 midplane，取代 flyover cable。

- 優群同時佈局 SOCAMM2 + CABB，雙線受惠。

4.3 L10 自動化裝配

SOCAMM2 的工程挑戰不只在零件製造，也在整機組裝。由於接觸力需由螺絲力矩穩定控制，L10 產線必須導入自動鎖附與檢測流程，才能避免人工鎖螺絲造成的壓力差異。

- SOCAMM2 安裝需精確力矩控制的自動化鎖螺絲設備。
- L10 tray 自動化：人工 2 小時縮短至約 5 分鐘。
- 自動化能力集中於 Foxconn、Quanta、Wistron。

5. 製造壁壘分析

壁壘一：精密沖壓製程

連續沖壓模具精度需達 $\pm 5\mu\text{m}$ ，且要在長時間量產下維持穩定。模具研發依賴材料、熱處理、彈片形狀與壽命管理的長期積累，無法簡單外包取得。

壁壘二：全自動化生產

600+ pin 共面性需要 100% AOI 自動光學檢測；接觸力一致性則需結合機器視覺與力傳感器。人工介入會引入良率變異，難以支撐 AI 伺服器級可靠性。

壁壘三：客戶認證週期

NVIDIA 平台認證通常需 6–12 個月以上。進入 BOM 後，若更換供應商需重新驗證訊號完整性、機構可靠度與整機裝配流程，切換成本高。

供應商評估表

供應商	精密沖壓	自動化	認證狀態	市場地位
Amphenol	✓ 最強	✓	✓ 已認證	第一大
鴻海	✓	✓	✓ 已認證	第二大 (自用)
嘉澤 3533	✓	✓	✓ 已認證	第三大
優群 3217	✓ SO-DIMM 積累	✓ 100%自動化	驗證中	爭取第四
新進入者	✗ 需數年	✗	✗	實質封閉

6. 全球供應鏈版圖 + BOM 數字

根據 Morgan Stanley 於 2026-05-20 的 VR200 BOM 拆解，從 GB300 到 VR200 最大單項增幅來自 Memory (SOCAMM)，反映 Vera Rubin 平台對高頻寬、可維修 LPDDR5X 模組的依賴大幅提升。

BOM 項目	GB300	VR200	增幅
Memory (SOCAMM)	\$186,939	\$1,001,600	+435%
PCB	\$8,100	\$26,730	+233%
NVLink Switch	\$28,800	\$64,000	+122%
GPU	\$2,520,000	\$3,960,000	+57%
液冷	\$40,610	\$45,080	+12%
合計	\$2,994,551	\$5,803,148	+95%

+435%

Memory (SOCAMM) 是 GB300 → VR200 最大 BOM 增幅項目。

記憶體 BOM 佔比從 GB300 約 5-10% 升至 VR200 約 25-30%；NVIDIA 以約 70% GM 向記憶體廠採購後轉售。

供應鏈意涵：SOCAMM2 把價值從單純記憶體顆粒延伸到高速模組、壓縮接觸連接器、精密沖壓、AOI 檢測與 L10 自動化裝配。具備已認證產能與自動化能力者，享有較高份額能見度。

7. 台股投資機會

優群 (3217) — 最直接受惠

優群的投資重點在於既有 SO-DIMM 精密沖壓經驗可延伸至 SOCAMM2，但 SOCAMM2 的 pin 數、共面性、彈力一致性與自動檢測要求更高，因此 ASP 與進入門檻同步上升。投資 call 應以技術驗證與量產進度為主軸，而非僅以題材估值。

- ASP：傳統 SO-DIMM 插槽 3-5 倍。
- 越南廠 2026Q1 量產：支援非中國產地合規採購。
- CABB 雙線：SOCAMM2 + CABB 同步放量，對應 Vera Rubin cableless 架構。

催化劑時程表

時間	事件	重要度
2025H2	SOCAMM2 小量出貨，Vera Rubin 驗證	☆☆☆
2026Q1	越南新廠量產	☆☆☆
2026 3Q	Vera Rubin NVL72 量產 ramp	☆☆☆☆
2026 法說	出貨量與 ASP 升級驗證	☆☆☆☆
2027	Rubin Ultra + PCIe 6.0 + DDR6	☆☆☆

驗證清單

追蹤指標	為什麼重要
優群月營收 SOCAMM2 占比與 YoY	最直接驗證 ASP 升級與出貨量。
Vera Rubin CSP 出貨量	作為 SOCAMM2 需求釋放的先行指標。
優群法說客戶認證進度	確認是否取得第四大供應商地位。
嘉澤月營收與訂單能見度	提供份額比較基準。
Vera Rubin 延遲風險	最大外生風險，會直接影響 SOCAMM2 放量時點。

反證條件

- 優群失去 Vera Rubin 認證 → 重評。
- Vera Rubin ramp 延遲超過兩季 → 故事推後。
- NVIDIA 大幅改變 SOCAMM2 架構（低概率）。