

Call Memo_ficonTEC (德國，未上市)

2026/8/31 SEMICON Taiwan 矽光子國際論壇

講者：André Lalonde | President, ficonTEST Business Unit

題目：AI Is Scaling Faster Than Test — Rethinking Wafer, Chip and Module Test for the Photonics Era

結論

這是本場資訊含金量最高的一篇，因為它把「矽光子測試」從技術話題變成可量化的產能缺口：ficonTEC 過去 25 年總共出貨約 2,000 台設備，而**未來 12–18 個月要出 1,000 台**——等於用一年半做完過去 25 年的一半。更關鍵的是他們解決產能的方法是「德國設計、台灣製造」，已與台廠簽**獨家光子合作**並在台共同開發新平台。講者未點名夥伴，但給了三個條件（具規模量產能力、有廠房、且「有大量測試經驗」），這是本場最值得追的單一線索。

重點摘要

- 測試設備需求出現數量級跳升：25 年出貨 2,000 台 vs 未來 12–18 個月要出 1,000 台；瓶頸不只是廠房，講者強調「缺人」——光學對位、光耦合這些專業不是半導體業原生技能。
- 德國設計、台灣製造：ficonTEC 僅約 100 人，已與台灣夥伴建立獨家光子合作與共同開發關係，夥伴條件為「有規模、有廠房、有大量測試經驗」（未具名）。
- 產品時程明確：雙面晶圓測試機（WLT-D2）已可對接 Teradyne 與 Advantest，上週取得 SECS/GEM，**Advantest 版本下月出貨**；雙面晶片測試機（DLT-D2）已出貨逾半年、在 OSAT 端跑量產、累計測試逾 25 萬顆；模組測試平台 9 月底至 10 月初開始出貨。
- CPO 的測試成本結構是四道插入點，失效成本 $1\times \rightarrow 10\times \rightarrow 100\times \rightarrow 1,000\times$ ，因此 insertion 3 的 known good die 是「最後一道防線」。

演講內容

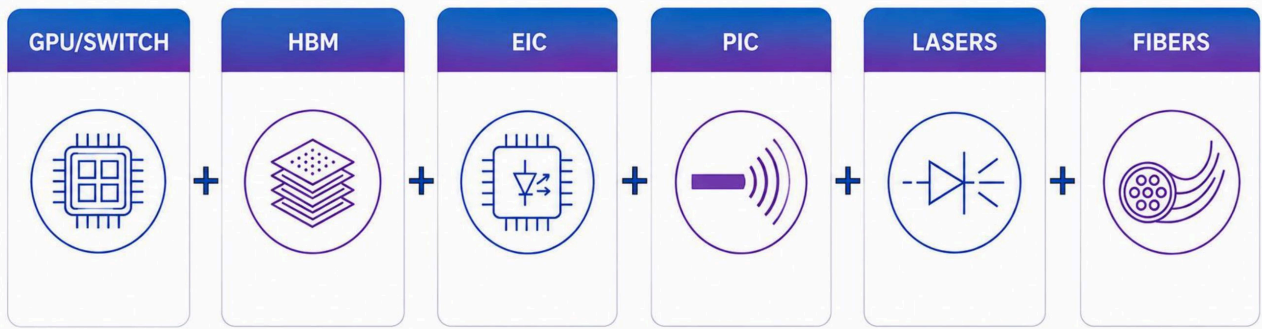
1 | 產業判斷：測試正在變成 AI 的瓶頸

- AI 帶來三件事——更多頻寬（更高速率、更多波長與通道）、更多光子（光學從機櫃間走進機殼內）、更多製程整合；三者疊加使測試複雜度大幅上升。
- 測試複雜度是「兩個正交軸」同時放大：一軸是要同時做電測、光測、熱控與機電自動化；另一軸是這整套要在晶圓、晶片、封裝三個層級各做一次。
- 元件已不是晶片而是系統（GPU+HBM+EIC+PIC+雷射+光纖視為一體），測試架構必須跟著改。

- 講者的核心警語：未來五年光子業要建的量產與測試產能，可能比過去二十五年建的還多；而半導體業花了 50 年才建立 ATE、探針台、分析與 MES 這整套生態，光子要在幾分之一的時間內做完。

Moore's Law Is Becoming a Packaging Problem

The device is no longer a chip. It is a system. Test architecture must evolve accordingly.



Photonics must now meet semiconductor standards for volume, yield, quality, and reliability—while adding the optical, precision alignment, automation, and data expertise required beyond traditional electrical test.

The next five years may require the photonics industry to build more high-volume manufacturing and test capacity than it developed during the previous twenty-five.

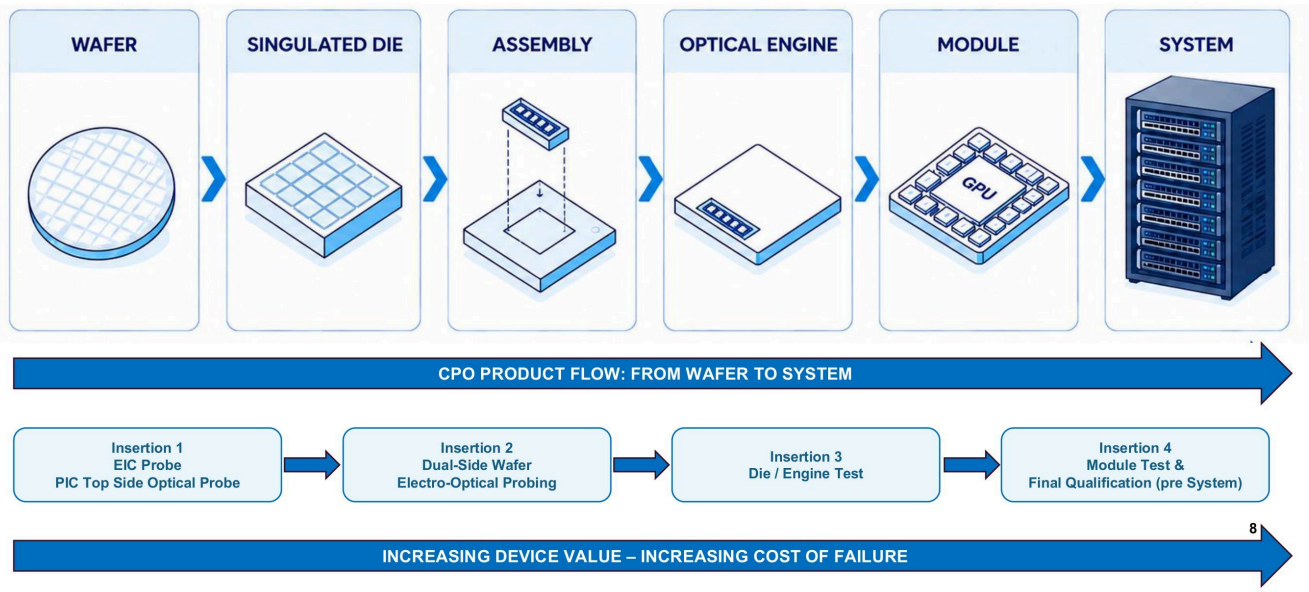
4

圖說：ficonTEC 對摩爾定律轉向封裝問題的論述頁。要點為：元件已不是晶片而是系統，測試架構必須跟著演進；光子必須在量、良率、品質與可靠度上達到半導體標準，同時額外具備光學、精密對位、自動化與資料處理能力。頁面下方即為講者反覆引用的那句——未來五年光子業要建的量產與測試產能，可能比過去二十五年建的還多。(ficonTEC 簡報 p4)

2 | 測試流程：CPO 的四道插入點（以 TSMC COUPE 為例）

- Insertion 1 | 晶圓上分別做 EIC 電測與 PIC 頂面光測，兩者分開測完才進行 EIC 貼合到 PIC 層。

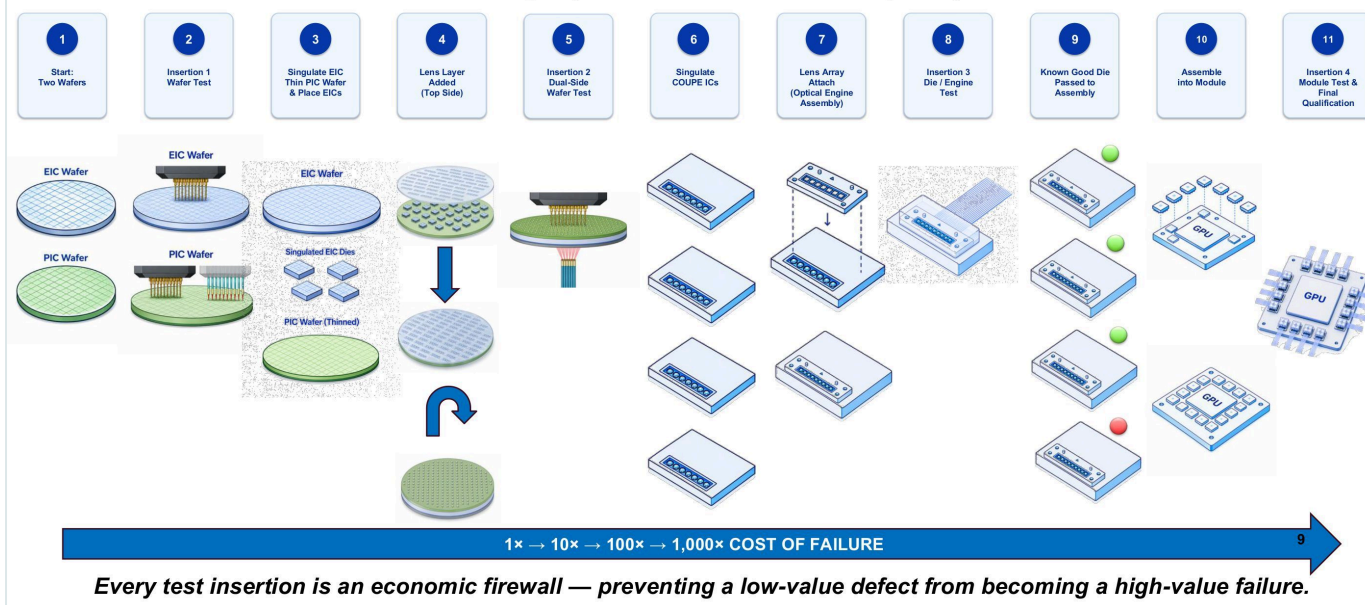
Test Must Follow the Device Through Manufacturing



圖說：CPO 從晶圓到系統的四道測試插入點：Insertion 1 為 EIC 探測與 PIC 頂面光學探測；Insertion 2 為雙面晶圓電光探測；Insertion 3 為 die / 光引擎測試；Insertion 4 為模組測試與系統前最終驗證。底部橫幅標示「元件價值遞增－失效成本遞增」。(ficonTEC 簡報 p8)

- Insertion 2 | 透鏡層貼合後翻面，做頂面電測＋底面光測的雙面晶圓測試。此處使用的 FAU 是純測試用的暫時性介面，不上膠、不接觸晶圓，與底面透鏡陣列保持約 100µm 距離。
- Insertion 3 | 切割成 die 後做 100% 晶片測試。此階段晶片上已先貼好 receptacle（由 ficonTEC 執行 receptacle 貼附製程），再接光纖；為此與供應商共同開發了免插拔（不需 click）的測試用連接器（約一年前完成）。目標是產出 known good die。
- Insertion 4 | 模組測試與系統前最終驗證。
- 講者反覆強調的重點不是單點測試能力，而是跨插入點的關聯與追溯（correlation & traceability）：系統端出現 field failure 時若無法一路回溯到晶圓，對製造商是致命傷。

Find Failures Early (COUPE example)

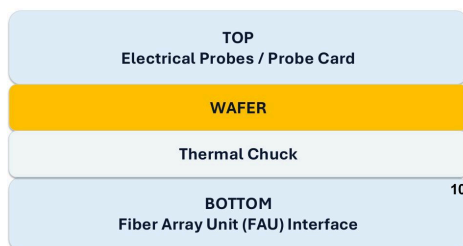
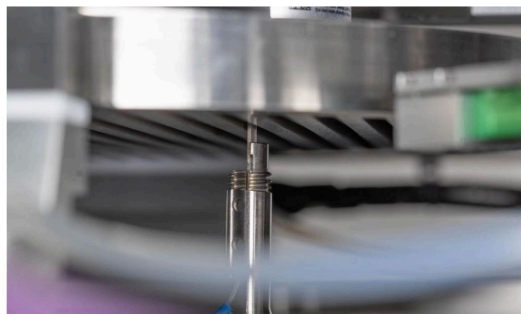


圖說：以 TSMC COUPE 為例的十一步流程與四道插入點對應：①兩片晶圓起始 ②Insertion 1 晶圓測試 ③切割 EIC、減薄 PIC 晶圓並置放 EIC ④加上頂面透鏡層 ⑤Insertion 2 雙面晶圓測試 ⑥切割 COUPE IC ⑦透鏡陣列貼附（光引擎組裝）⑧Insertion 3 die / 引擎測試 ⑨known good die 交付組裝 ⑩組裝成模組 ⑪Insertion 4 模組測試與最終驗證。底部標示失效成本 $1x \rightarrow 10x \rightarrow 100x \rightarrow 1,000x$ ，並註明每道插入點都是一道經濟防火牆。（ficonTEC 簡報 p9）

3 | 產品與技術細節

- **單面晶圓測試機**（講者稱「瑞士刀」）：可做 EIC、矽光子 PIC、垂直耦合、邊緣耦合，亦已適配 VCSEL。與加拿大雷射公司合作導入**雷射清潔與雷射修整**——前者以雷射燒蝕清除晶圓上透鏡的污染，後者可改變波導或環形共振器的折射率以調校至正確波長，效果是提升良率並減少熱調諧的耗電。
- **WLT-D2 雙面晶圓測試機**：號稱全球首台為晶圓廠從頭設計的全雙面電光測試機，具完整 OHT / EFEM 上料、可硬接 ATE、上週起支援 SECS/GEM 全廠整合，同時相容 Teradyne 與 Advantest，Advantest 版本下月出貨。

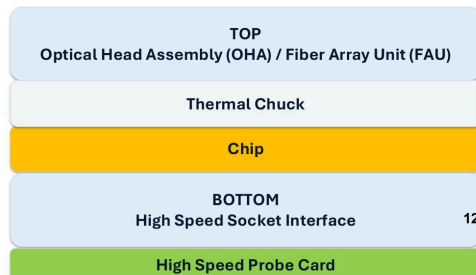
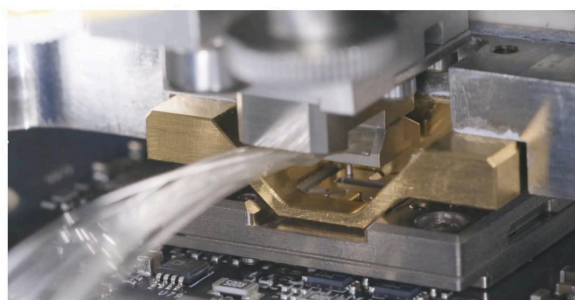
Double-Sided Wafer Test Changes the Architecture



圖說：Insertion 2 雙面晶圓測試的機構堆疊：頂面為電性探針與探針卡，中間為晶圓，底面為光纖陣列（FAU）介面，最下為熱盤。（ficonTEC 簡報 p10）

- **DLT-D2 雙面晶片測試機**：全球首台支援 224Gbps 全速率、整盤上料、頂面＋底面電光測試；已出貨逾半年、在 OSAT 端跑量產、累計測試逾 25 萬顆；接觸良率接近 100%。

Singulation Creates a New Test Problems



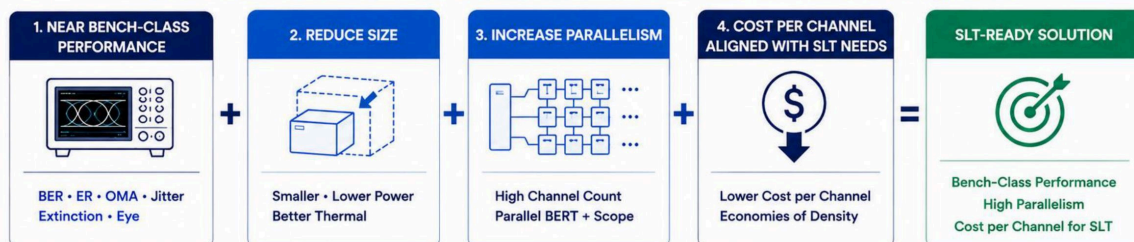
圖說：Insertion 3 切割後晶片測試的機構堆疊：頂面為光學頭組件（OHA） / 光纖陣列（FAU），中間為晶片，底面為高速 socket 介面與高速探針卡，最下為熱盤。（ficonTEC 簡報 p12）

- **模組測試平台**：機器人自動上下料、全自動 dark fab 運作，已用於 OSFP 全速率 1.6T 測試，後續延伸至外部雷射源（ELS）模組與大面積模組。9 月底至 10 月初起出貨。

SLT vs ATE vs Characterization for Insertion 3

	SLT / Loopback	224G HSIO/ATE Production Test	Full Characterization
Role	100% functional production screen	Targeted 224G production measurements	Deep engineering measurement
Architecture	DUT optical loopback / mission-mode	External 224G BERT/O'scope + automation	Bench-class PPG/BERT + O'scopes
Coverage	Link, BER, lock, functional faults, power	Selected Tx/Rx parametrics	Full Tx/Rx performance & margins
Throughput	Highest	Medium	Lowest
Cost/device	Lowest (\$)	Medium-High (\$\$)	Highest (\$\$\$)
Best use	HVM screening	Targeted production coverage	Qual / margin / debug / correlation

THE CHALLENGE: Enable SLT with Near Bench-Class Performance at the Right Cost



INSERTION 3



THE GOAL: Deliver bench-class insight and quality of test in a production-scale, cost-effective platform.

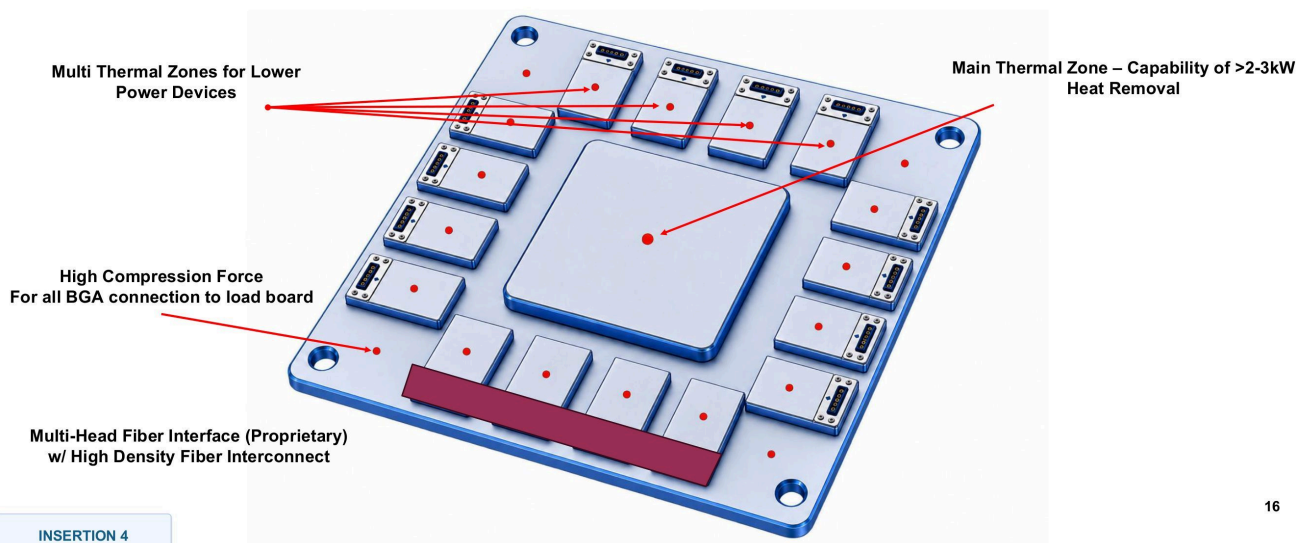
14

圖說： Insertion 3 三種測試策略比較。SLT / Loopback：角色為 100% 功能性量產篩選，架構為 DUT 光學迴路 / mission-mode，涵蓋鏈路、BER、鎖定、功能故障與功耗，吞吐最高、單顆成本最低，適用 HVM 篩選。224G HSIO/ATE：針對性的 224G 量產量測，需外接 224G BERT / 示波器加自動化，涵蓋選定的 Tx/Rx 參數，吞吐中等、成本中高。Full Characterization：實驗室級 PPG/BERT 與示波器，涵蓋完整 Tx/Rx 性能與裕度，吞吐最低、成本最高，適用驗證、裕度分析與除錯。(ficonTEC 簡報 p14)

4 | 量產化的實際困難（講者主動揭露）

- **翹曲：**堆疊後的晶圓翹曲遠大於標準矽晶圓，需自研輪廓量測機制才能用業界標準探針卡接觸。
- **熱控：**自有專利熱盤溫度公差 $\pm 0.5^{\circ}\text{C}$ ，講者稱為此類技術的業界最佳。
- **成本：**底面光纖陣列「一支約等於一台小型 Honda Civic 的價格」，且撞壞過。
- **晶片端：**銅凸塊間距約 $130\mu\text{m}$ ，224Gbps 對應約 70GHz 類比頻寬；最大的實務問題是**髒污**——socket 與介面的清潔度。
- **模組端：**需多重熱區設計（中央高功率區對應交換器 / GPU，周邊低功率區對應光引擎），並施加高壓力把 BGA 壓上 load board；不同客戶模組差異極大，有的 12 個連接器、有的 32—36 個光引擎，因此平行度要求極高。光纖每次連接都必須檢視與清潔，因為**每一顆光引擎都必須 100% 良率**。

Module test solutions – High Density



圖說：Insertion 4 高密度模組測試方案的設計要素：中央主熱區具 2–3kW 以上散熱能力，周邊為對應低功率元件的多重熱區；具高壓縮力以確保所有 BGA 與 load board 接觸；並配置自有的多頭光纖介面與高密度光纖互連。(ficonTEC 簡報 p16)

5 | Q&A

- 問：交期多長？答：**12–16 週**；真正的瓶頸是長交期料的預備（pre-lining material），料到位後組裝很快。
- 問：Insertion 2 的 FAU 是暫時性還是永久性？答：純測試用，不上膠、不接觸元件，只存在於晶圓探針台上。
- 問：Insertion 3 有 FAU 嗎？答：是先貼好的 receptacle 加光纖，透過免插拔連接器連接。
- 問：TFLN 或 BTO 等新材料對測試的影響？答：講者表示該題應由 Lam Research 的 Dr. Haynes 回答，未作答。

備註

- 本篇依錄音逐字稿與講者簡報交叉整理；逐字稿為 AI 轉寫，專有名詞（ficonTEC / COUPE / Advantest / Teradyne / SECS–GEM / VCSEL / OSAT / FAU）已依簡報與上下文校正。
- 講者簡報首頁日期標為 2026/9/1，與論壇公告日期 8/31 不一致，實際講演日待確認。
- 加拿大雷射合作夥伴之公司名稱轉寫不清（音近 Femto / Femtum），未具名採用。