

# Call Memo\_Lam Research (LRCX.US)

2026/8/31 SEMICON Taiwan 矽光子國際論壇

講者：Dr. David Haynes | Managing Director, Specialty Technologies

題目：The Path from Electrons to Photons — Enabling Silicon Photonics with Advanced Fabrication Solutions

## 結論

全場唯一從設備 / 製程端切入的一篇，也是最能改變估值框架的一篇。核心論點是：**矽光子雖然用 45 / 65nm 這種成熟節點，但蝕刻難度「跟我們見過的任何應用一樣難」**，製程節點完全不決定設備價值。這直接反駁「矽光子 = 成熟製程 = 低設備含量」的直覺，對 Lam 這類蝕刻 / 沉積龍頭是含量提升的故事。三個可追的具體進展：低溫 PECVD 氮化矽已出貨給多家先進客戶數月、PLD（脈衝雷射沉積）目標 **2027 年初做客戶 demo**、以及 **BTO 光開關已在用 Lam 的離子束蝕刻量產**。

## 重點摘要

- **製程節點不決定難度**：波導蝕刻的側壁粗糙度現況 1–2nm、目標壓到 1nm 以下；光柵耦合器是**無停止層的盲蝕刻**；同一片上既有大開放區又有極小間隙的極端疏密負載，講者說「以半導體工程師的標準這是不會做的設計」。
- **新材料的設備瓶頸已被解一半**：鋨酸鋰的蝕刻製程成熟；**BTO 沒有傳統蝕刻製程、副產物也無法輕易清除**，只能走純物理的離子束蝕刻——而 Lam 表示此製程**已成熟、已用於量產 BTO 光開關**。
- **PLD 是值得追的新工具類別**：以奈秒脈衝雷射燒蝕約 100mm 靶材成膜，可做零氫氣、極高折射率與厚度均勻度的薄膜；且**靶材可換成 BTO**。目前仍在概念可行性階段，目標 2027 年初 demo。
- Specialty Technologies 中**成長最快的就是光電與光子**；講者直言「我今天給的任何矽光子預測都會是錯的，而且幾乎肯定太保守」，其簡報送件後 SEMI 就再度上修。

## 演講內容

### 1 | 公司與部門定位

- Lam 營收約 230 億美元、員工約 22,000 人、去年投入研發 **24 億美元**，其中相當比例投在支援矽光子這類**非先進節點**的技術。
- Specialty Technologies 涵蓋 CMOS 影像感測、MEMS、功率元件、寬能隙與鐵電材料、RF 與光電光子；其中**光電與光子成長最快**，應用一端是 AR 眼鏡，更重要的是資料中心用的 PIC。
- 講者強調 Lam 在台灣有具矽光子單元製程與整合經驗的團隊。

- 對資料中心的看法：市場注意力都在 GPU 與 HBM，但感測、電源管理、MCU 與矽光子同樣是機櫃的關鍵組成。

## 2 | 矽光子的技術本質

- 矽光子是多種技術的匯流：前段有與最先進節點同等困難的關鍵蝕刻，後段卻更像 MEMS——深 TSV、大空腔、結晶方向性濕蝕刻。
- 四大製程挑戰：①降低波導損耗（尤其背面波導與長距波導）②200G 以上的調變材料 ③光纖耦合 ④矽光子與封裝的共同設計與共同工程。

## 3 | 波導沉積：氫是敵人

- 有熱預算時用高溫 LPCVD 做氮化矽最好；沒有熱預算就得走電漿製程，但 PECVD 氮化矽中的氫會造成損耗——C-band 必然、O-band 也會，且傳統 PECVD 很難把氫趕出來。
- Lam 現行解法是新的低溫 PECVD 最佳實務，已對多家先進客戶出貨數月，可在降低製程溫度的同時壓低氫濃度。
- PLD（脈衝雷射沉積）：屬物理氣相沉積的一種，以奈秒脈衝雷射從約 100mm 的小靶材燒蝕出材料沉積到晶圓，靠旋轉與移動晶圓控制化學計量與厚度。優點是折射率均勻度與厚度均勻度都極佳，且靶材中沒有氫，晶圓上就不會有氫。目前處於概念可行性階段，目標 2027 年初可做客戶 demo。
- PLD 的延伸價值在靶材可換：講者明說靶材不必是氮化矽，可以是 BTO——若能在矽晶圓上長出正確結晶方向的 BTO，這會是很有力的使能技術（仍在開發）。

## 4 | 波導蝕刻：真正的難點

- 側壁粗糙度現況約 1–2nm，目標壓到 1nm 以下。矽波導還可用高溫退火改善側壁，但後段才做的氮化矽波導沒有熱預算，只能靠蝕刻製程本身。
- 難在要同時做到零側壁粗糙與極端疏密負載——微環共振器旁是大片開放區配極小間隙，而間隙尺寸直接決定元件性能。
- 光柵耦合器更是盲蝕刻、沒有停止層，加上不同特徵尺寸的深寬比相依性，難度極高。
- 解法是原本為先進節點開發的高壓偏壓脈衝與 Lam 的進階混合模式脈衝技術。講者的關鍵論斷：「大家以為這是 45nm、65nm 技術，但 CD 節點完全不造成差別，這些蝕刻挑戰跟我們在任何應用上見過的一樣難。」

## 5 | 調變材料與光纖耦合

- 候選材料：鈮酸鋰、BTO、電光聚合物、二維材料，Lam 均有投入。
- 鈮酸鋰蝕刻已有成熟製程；BTO 沒有傳統蝕刻製程，蝕刻副產物也難從側壁清除，因此改用純物理的離子束蝕刻——Lam 表示此製程已驗證、已用於製造 BTO 光開關且運作良好。
- 光纖耦合需要大量 MEMS 式結構：空腔蝕刻、深蝕刻、TSV，甚至用超穎透鏡取代傳統透鏡做多波長耦合。使用 Lam 的 Syndion 深反應離子蝕刻平台（TSV 市佔領先），需兼顧高蝕刻率與平滑側壁；邊緣耦合器的光纖隔離則用等向蝕刻把氮化矽波導下方的氧化矽掏空。同一平台可做等向、深矽、淺蝕刻與部分介電蝕刻。
- 良率的隱藏殺手是晶圓邊緣：後段要蝕穿 20μm 級氧化層或深矽，會嚴重傷害晶圓 bevel。Lam 的 Coronus（bevel 工程專用）可用邊緣沉積與邊緣蝕刻重建或保護 bevel，講者稱對良率影響很大。

## 6 | 先進封裝：CPO 的兩條路

- Lam 認為 CPO 封裝有兩條路——**高密度扇出與混合鍵合的 3D 堆疊**，兩條都在做。
- 扇出：用 Lam 的濕製程清洗與 SABRE 電鍍沉積（特別是 SABRE 3D）。難點是同一片上要填的圖形分布極廣，從 5x5μm 的細線 RDL 一路到 **150x150μm 的巨型結構**，靠 turbo cell 技術、晶粒工程與化學配方處理。
- 混合鍵合：牽動濕製程、沉積與蝕刻全線。關鍵是介面膜材料（碳系介電，已成為標準鍵合材料）——**强度高、是良好的銅擴散阻障、鍵合強度優異**；再搭配**銅晶粒工程做出小晶粒**，兩者結合可明顯改善鍵合品質。

## 7 | Q&A

- 問：雷射輔助沉積的溫度？答：**目標 200°C 以下**，理論上氮化矽甚至可室溫沉積，因為 PLD 不像濺鍍會有晶圓自加熱。實際是否需要室溫則未定。
- 問：這些薄膜的損耗量測過了嗎？答：**早期數據非常有說服力，是我們在各種薄膜沉積方式中拿到的最好數據**，但尚未取得客戶測試結構的傳輸損耗數據，仍屬早期。

### 備註

- 本篇依錄音逐字稿整理（本場無公開簡報）；逐字稿為 AI 轉寫，專有名詞（Lam Research / PECVD / LPCVD / PLD / BTO / IBE / Syndion / Coronus / SABRE / RDL / TSV / imec）已依上下文校正。
- 混合鍵合介面膜之材料名稱轉寫不清（音近碳氮化矽 SiCN），以「碳系介電」概稱，引用具體材料前請另行查證。