NPO CPC 技術延伸專題

研究員 ：NIUNIU KEVIN

報告大綱

01 PCB & CCL downgrade

02 NPO CPC TREND

03 NPO CPC 目前CSP解方

04 個股推薦

01

CCL downgrade

CCL Downgrade

CCL Downgrade 小作文 (艦長說法)

CPO 對 PCB 供應鏈的影響：

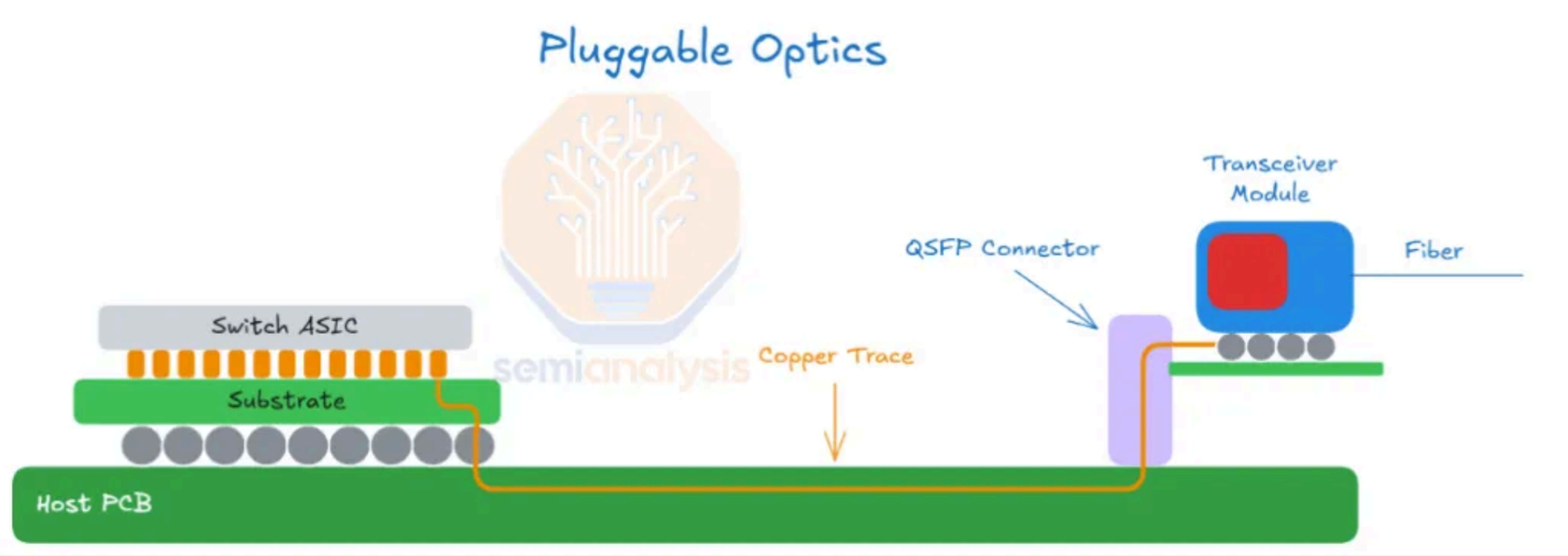
i 目前主機板為了跑 224G SerDes 高頻訊號，必須使用 M8、M9 等級的超低損耗 CCL。但如果訊號在主晶片端直接轉換為光訊號送出，主機板上只剩下 PCIe Gen 5（32Gbps）等低速控制訊號，CCL 等級降至 M4 即可滿足需求。

ii 未來當 SerDes 推進至 448G 時，走銅線在 PCB 上傳輸距離可能連 5 到 10 公分都跑不到，勢必得全面改走光（CPO/CPC），隱含傳統靠主機板 CCL 規格升級帶動 ASP 的邏輯將面臨結構性改變。

CCL Downgrade 合理性分析

CPO vs. Pluggable 架構複習

傳統插拔式光模組 (Pluggable Optics)



傳統光模組走線路徑

Switch ASIC → 長距離 PCB 銅走線 → OSFP 光模組 → 光纖

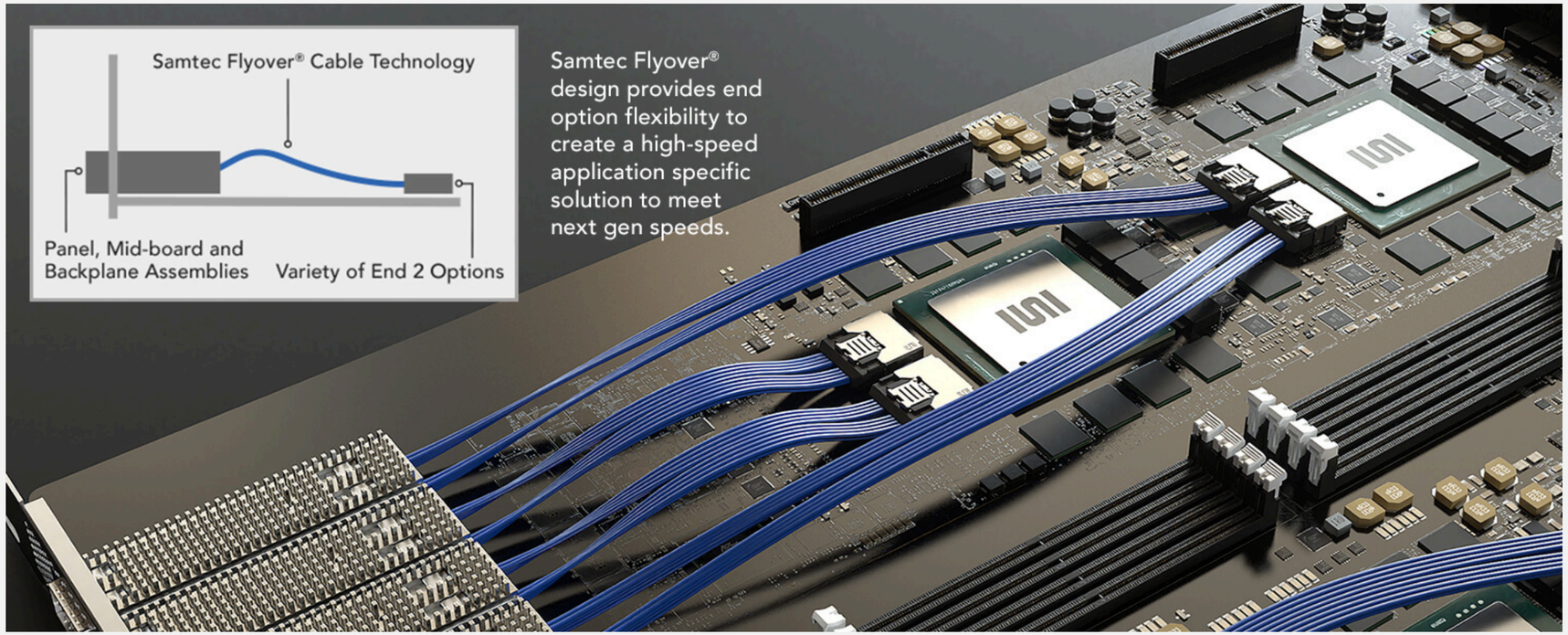
Switch ASIC 整理光電轉換 → 長距離 PCB 銅走線 → 光模組 DSP進行訊號重新整理跟調節 → 訊號送回OE元件 → 經由 Fiber 傳送到連結的對象 → 將光訊號送回還原電訊號

電訊號在到達光收發模組內的光引擎 OE 之前：
需要經由銅線走線（copper trace）
或**跨接纜線（flyover cable）**
傳輸一段相當長的距離(15 至 30 公分)

資料來源：SA

CCL Downgrade 合理性分析

FLYOVER CABLE 介紹

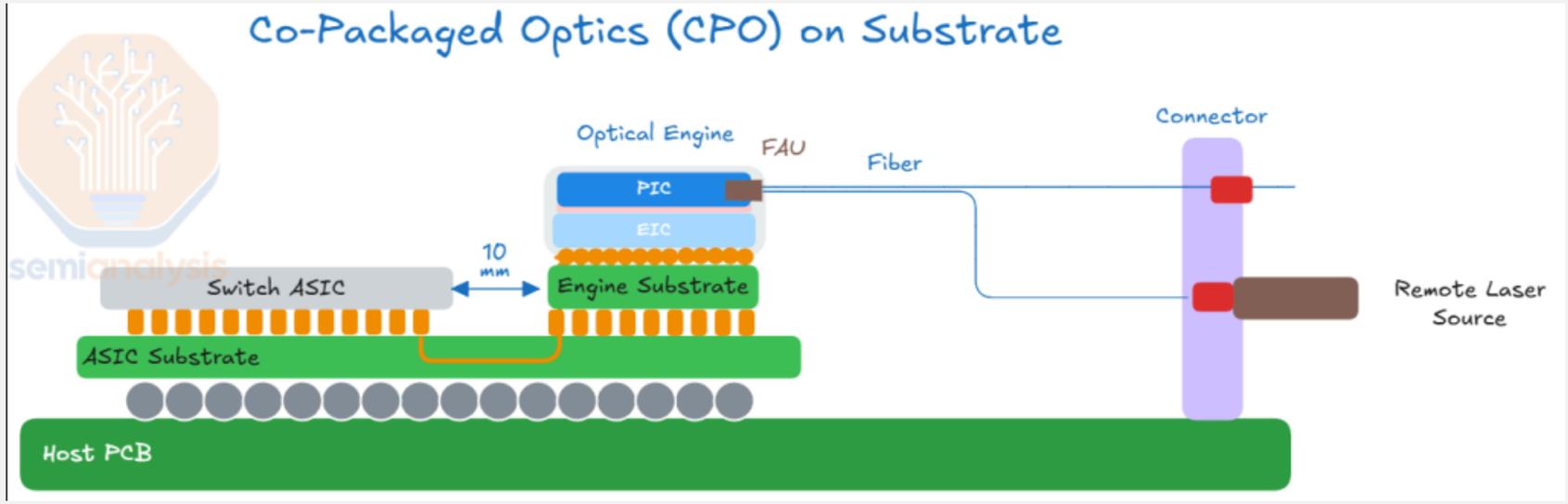


讓高速訊號提早離開 PCB（電路板），改用低損耗（Low-Loss）、低時滯（Ultra-Low-Skew）的雙軸線纜（Twinax Cable）跨越較長距離，直接連到目標元件（如前面板 I/O、背板或其他 ASIC），藉此「飛越（Flyover）」傳統在 PCB 上的長距離走線。

資料來源：syntronics

CCL Downgrade 合理性分析

CPO vs. Pluggable 架構複習



CPO傳輸路徑

Switch ASIC → ASIC Substrate → Engine Substrate & EIC → PIC → FAU → Fiber → Connector

（Switch ASIC）
Switch ASIC 產生高速電訊號。

（ASIC Substrate）
電訊號經由微凸塊（micro-bumps）向下進入 ASIC Substrate。透過基板內的超短電路走線跨接導向光引擎側。

光引擎載板（Engine Substrate）與 EIC
訊號由 ASIC Substrate 向上進入 Engine Substrate。進入 EIC 進行訊號調節與調變放大。

光晶片（PIC）
EIC 驅動上層的 PIC（Photonic IC / 矽光子晶片）。PIC 接收外部連續光，並利用調節後的電訊號進行光調變，完成電轉光。

光纖陣列（FAU）耦合至光纖（Fiber）
調變後的光訊號由 FAU（Fiber Array Unit / 光纖陣列單元） 耦合引導至 光纖（Fiber）。

面板連接器（Connector）輸出
光訊號透過光纖穿過 Connector，直接向外傳輸至外部光網絡。

資料來源：SA

CCL Downgrade 總結

CCL Downgrade 是必然但依一切取決於時間刻度，和在哪裡做降規

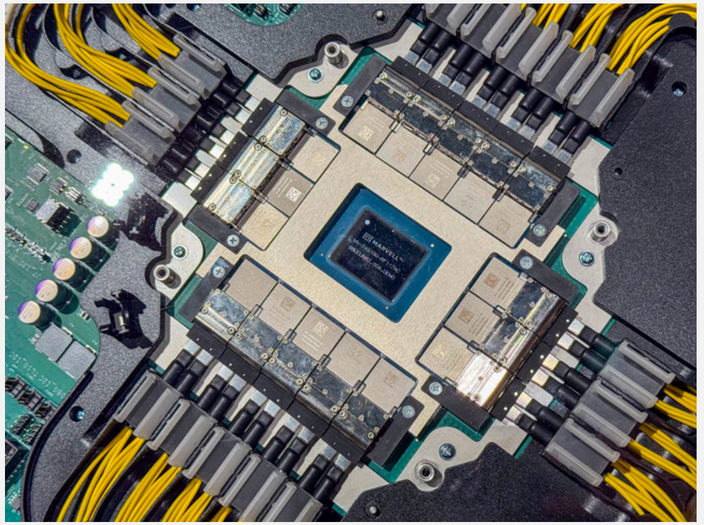
SerDes 依舊在升級，電訊號依舊要納入考量，因此不會降規到M4的等級

雖然 CPO 讓訊號在主機板上跑的距離變短了，但 AI 伺服器的 SerDes 傳輸速率從 112G 邁向 224G 甚至 448G。在如此高頻、高速的狀態下，即便只有短短幾公分的距離，為了確保訊號完整性（Signal Integrity）與極致的散熱要求，系統對材料的電性要求依然嚴苛，主機板仍須沿用 M8 甚至 M10 等級的高階材料，不可能降級至 M4。

散熱環境與功耗的考量

CPO 將高耗能的交換晶片與對溫度極度敏感的光引擎「封裝在一起」，這導致該區域的發熱量高度集中，散熱環境極其惡劣。

高熱穩定性 (Tg/Td 需求)：M8/M9 材料不僅電學表現好，其物理特性也極佳。它們具備極高的玻璃轉換溫度（Tg）與熱裂解溫度（Td），能夠在高溫下維持板材不變形、不爆板，維持 CPO 系統的長期運作壽命與可靠度。



目前經由中系廠商channel check做事實確認 ：

- CPO DEMO are all M8 - M9 CCL Material
- 但在整體傳輸架構上，根據前面邏輯合理推估，確實會做降規，但不會是M4，預估會是M6、M7的材料
- 另外在整體架構，降規的也不是板內的材料，只會是最底部主板做降規Only

(以上MEMO再請各位聽講者自用)

CCL Downgrade 合理性分析

CCL 散熱 Tg Td規格比較

網狀結構越緊密→分子鏈越難移動→Tg 越高（更難軟化）。
網狀結構越緊密→受熱時體積越被束縛→Z 軸 CTE 越低（膨脹越小）。
網狀結構越緊密 →化學鍵結越強韌 →Td 越高（更難因高溫熱能而斷裂碳化）

材料等級	代表材料 (參考)	Tg 玻璃轉換溫度(越高越耐高溫)	Td 熱裂解溫度(越高越不易碳化)	Z軸 CTE 熱膨脹係數(越低越好，防爆板)	熱導率 (Tc)(W/m・K，數值越大散熱越好)
M4 (中損耗)	Megtron 4 / TU-862	**~ 170 - 176°C**	~ 360°C	**40 - 50 ppm/°C**	0.4 - 0.6
M6 (極低損耗)	Megtron 6 / IT-968	**~ 185 - 200°C**	~ 380 - 410°C	**35 - 45 ppm/°C**	0.6 - 0.8
M7 (超低損耗)	Megtron 7 / TU-933	**~ 200°C**	~ 400°C	**~ 30 - 40 ppm/°C**	0.7 - 0.8
M8 (極致低損耗)	Megtron 8 / EM-892K	**~ 220°C**	~ 410°C	**< 30 ppm/°C**	0.8 - 0.9
M9		**> 220°C (部分達250°C)**	**> 410°C**	**極低 (趨近封裝載板等級)**	**部分特規版可 > 1.0**

資料來源：sanfrancisco circuit

CCL Downgrade 合理性分析

CCL Df規格比較

CCL 等級	業界標準分類	典型 Df 值 (@10GHz)	對應傳輸速率	核心技術差異與特徵
M4	Mid Loss (中損耗)	0.010 ~ 0.015	25G / 50G SerDes	使用改良型環氧樹脂 (Epoxy)。 銅箔：標準 RTF (反轉銅箔)。
M6	Low Loss (低損耗)	0.005 ~ 0.010	56G PAM4 / 112G SerDes	改用碳氫化合物或低損耗樹脂系統，大幅降低極化損耗。 銅箔：開始導入 HVLP (極低輪廓) 平滑銅箔，減少表面散射。
M7	Very Low Loss (極低損耗)	0.002 ~ 0.005	112G SerDes / 400G 網路	高含量 PPO/PPE 樹脂搭配低 Dk 玻璃纖維。 加工難度激增（填料更硬，鑽頭易磨損）。
M8	Ultra Low Loss (超低損耗)	0.0013 ~ 0.002	112G / 224G SerDes	傳輸損耗比 M7 再降約 30%。 採用超低粗糙度銅箔與特殊處理的低損耗玻璃布。
M9	Extreme Low Loss (極端低損耗)	< 0.0012	224G SerDes 及以上	採用「反轉樹脂比例」(碳氫化合物大於 PPO) 以追求極致電性。 銅箔：搭配最頂級的 HVLP4/HVLP5 銅箔 (表面粗糙度 <0.6μm)。

資料來源：ECLOUD PCB、QUEENEMS

02

NPO CPC Trend

結論 ： 近期 CPO 方案仍未明朗，依舊以NPO 、CPC 為主軸

根據目前幾次光通訊大展，深圳以及歐洲展後結論，目前參展產品皆以NPO為主軸

Copper is not finished

立訊（Luxshare）448G CPC 技術：直接將連接器移至封裝上，並藉由正交背板（orthogonal backplane）省去中板（midplane）結構

效能與成本效益：銅纜長度大約維持在 50 公分左右，無需負擔昂貴的長距 PCB 走線成本，並能在單一電氣 Scale-up 網域內容納更多 XPU。

Optics beside the ASIC

獨立插槽與外部雷射：Luxshare 與 Trilight 均採用插槽式（socketed）3.2T 光引擎，並將雷射光源外置（pull the laser outside）。

獨立升級彈性：模組高度主要由散熱方式（水冷或氣冷）決定；光引擎具備獨立的更新換代週期，不必隨整張主板一同更換。

Thermal decides serviceability

- 散熱比重高：散熱設計與光學元件本身同等關鍵；水冷或氣冷會形成兩種不同的模組高度，例如銳捷（Ruijie）的 102.4T 系統便需要 4U 空間。
- 維護與驗證難度：導熱介面材料（TIM）與對準（alignment）機制息息相關，散熱片的組裝方式直接決定了抽取與重新驗證 NPO 光引擎的難易度。

資料來源：自行整理

NPO比較表 ：HUAWEI 在演講上針對NPO CPO做逐項比較打分

可維修性	NPO	插槽連接、故障OE可直接更換
良率	NPO	CPO 良率 = OE x ASIC ，其中一個壞掉整個module直接報廢
生態系	NPO	開放介面 、 供應商眾多
封裝成熟度	NPO	多數已在可插拔驗證過
功耗	CPO	毫米級走線、每 bit 更省
密度	CPO	NPO 走的路徑還是在公分的單位，占用面積較大

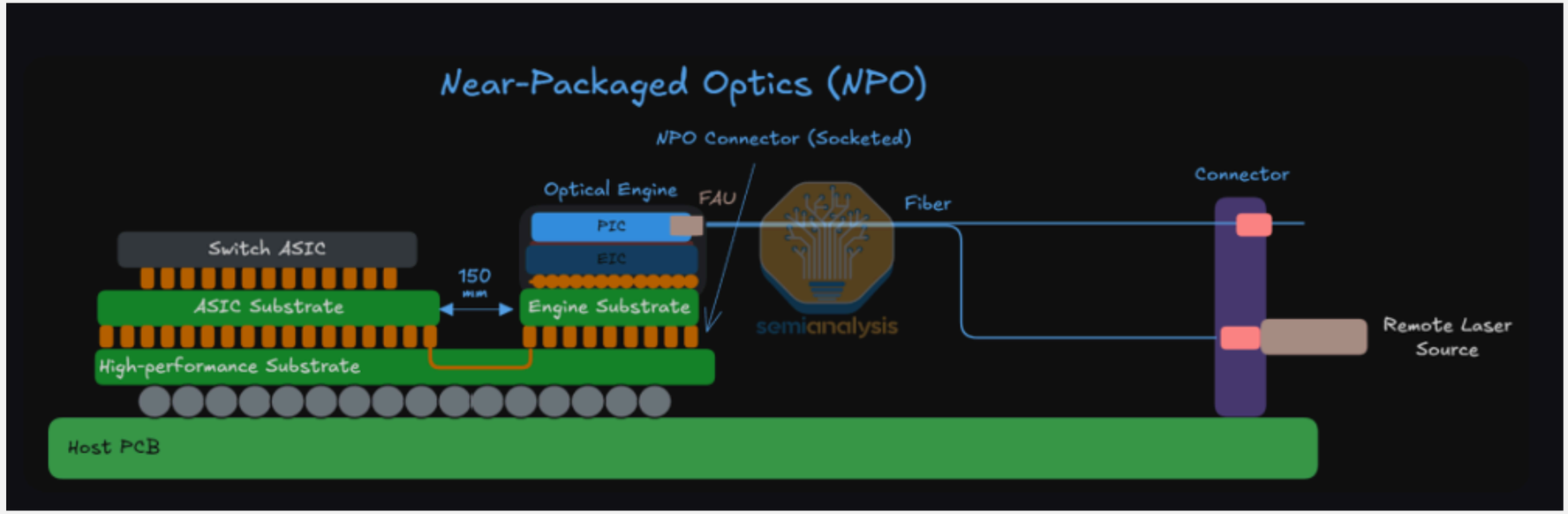
NPO 說明

CPO/NPO 發展初期，NPO 將會帶動光學引擎的大部分出貨量

NPO feature

將光引擎從前面板移開，並放置在 ASIC 封裝旁，且並未放在 ASIC 的基板上

透過插槽式的 NPO 連接器進行插接配合；其高速通道透過高效能基板傳輸約 150mm，而非透過一般的主機板，該通道僅用來傳輸低速訊號與供電

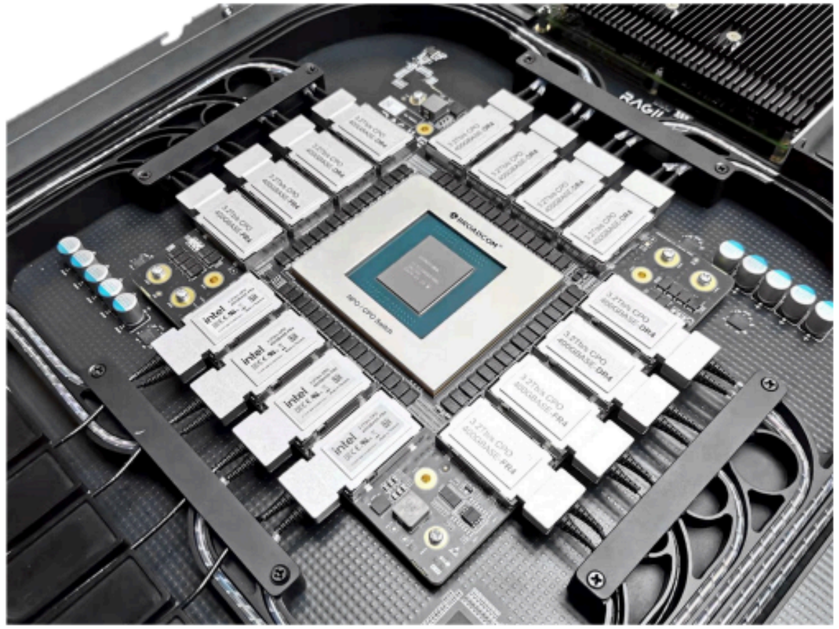


CPO and NPO TAM Build-Up (Install Base Convention)

	Units	2026	2027	2028	2029	2030
NPO Scale-Out 3.2T Equiv OEs	Units	0	484,704	1,341,360	1,347,581	366,638
NPO Scale-Up 3.2T Equiv OEs	Units	399,000	1,312,500	13,430,552	40,585,385	24,841,385
NPO 3.2T Equiv OEs	**Units**	**399,000**	**1,797,204**	**14,771,912**	**41,932,966**	**25,208,024**
CPO Scale-Out 3.2T Equiv OEs	Units	11,847	1,407,865	4,776,733	6,362,874	9,081,450
CPO Scale-Up 3.2T Equiv OEs	Units	0	0	2,731,308	15,182,183	46,810,600
CPO 3.2T Equiv OEs	**Units**	**11,847**	**1,407,865**	**7,508,040**	**21,545,057**	**55,892,050**
Total 3.2T Equivalent Optical Engines - CPO + NPO	**Units**	**410,847**	**3,205,069**	**22,279,953**	**63,478,023**	**81,100,074**

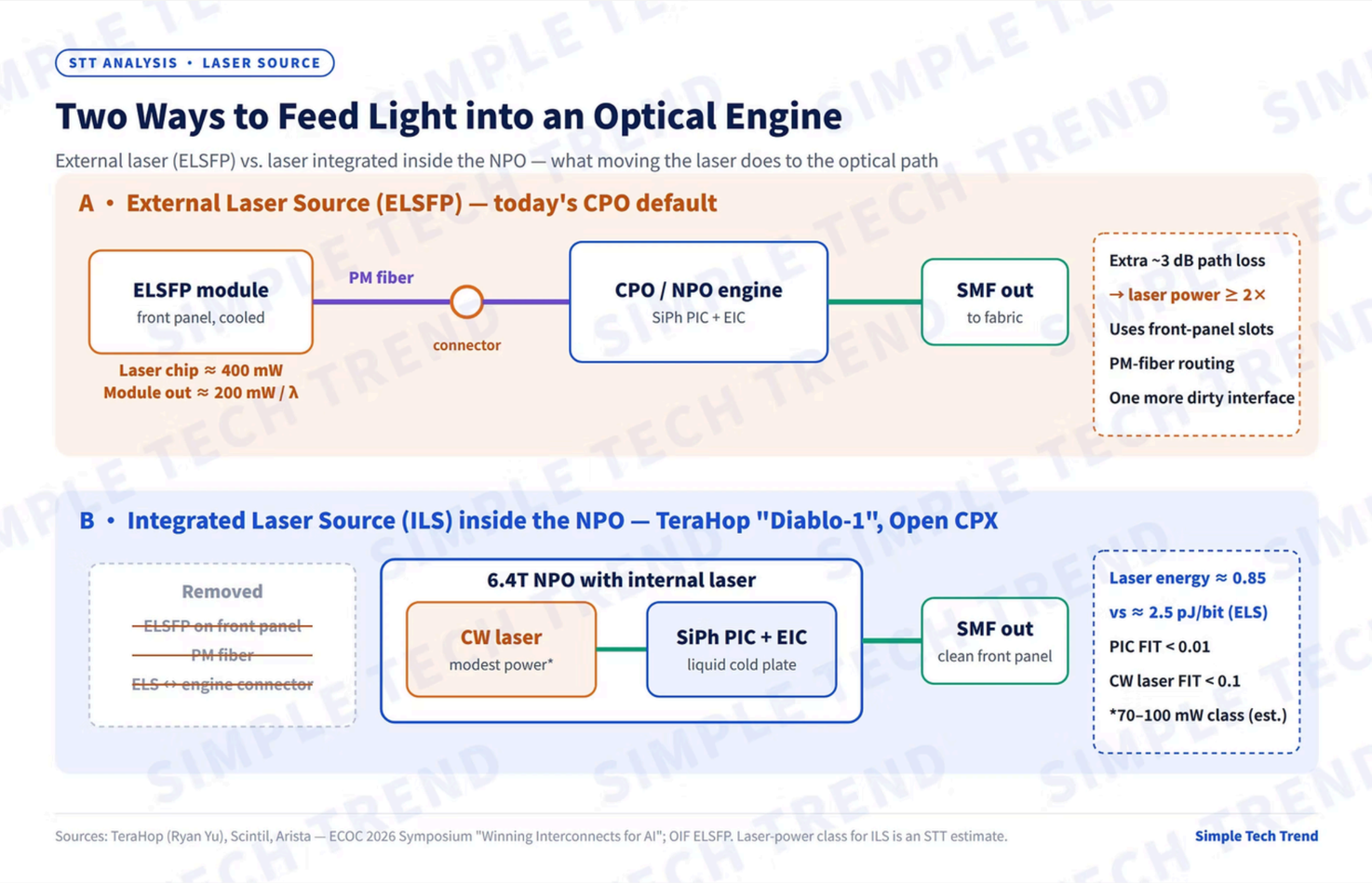
NPO ：3.2T NPO Optical Engine

- Internal Laser Source (ILS) Version
  - Laser: Integrated
  - Power consumption: 56W max, 48W typ.
  - Case temperature: 15-70 ℃
- External Laser Source (ELS) Version
  - Laser: External pluggable module;
  - Power consumption: 48W max, 41W typ.
  - Case temperature: 15-85 ℃
- Form Factor
  - Compliant to OIF CPO Framework IA.



資料來源：OCP

NPO ：ILS 內置雷射光源



內置雷射 (ILS)

→省去 PM 光纖與連接器（消除 3 dB 損耗）

→所需光功率減半以上（400mW to 70~100mW）

→電光轉換放大，電功耗降 66%
（2.5 →0.85 pJ/bit）

→總發熱源大量減少 +專屬液冷壓制溫度
=散熱負擔與熱阻大幅下降

資料來源：OCP

NPO ：Arista 100T TeraHop 的 Open CPX 6.4T NPO 模組

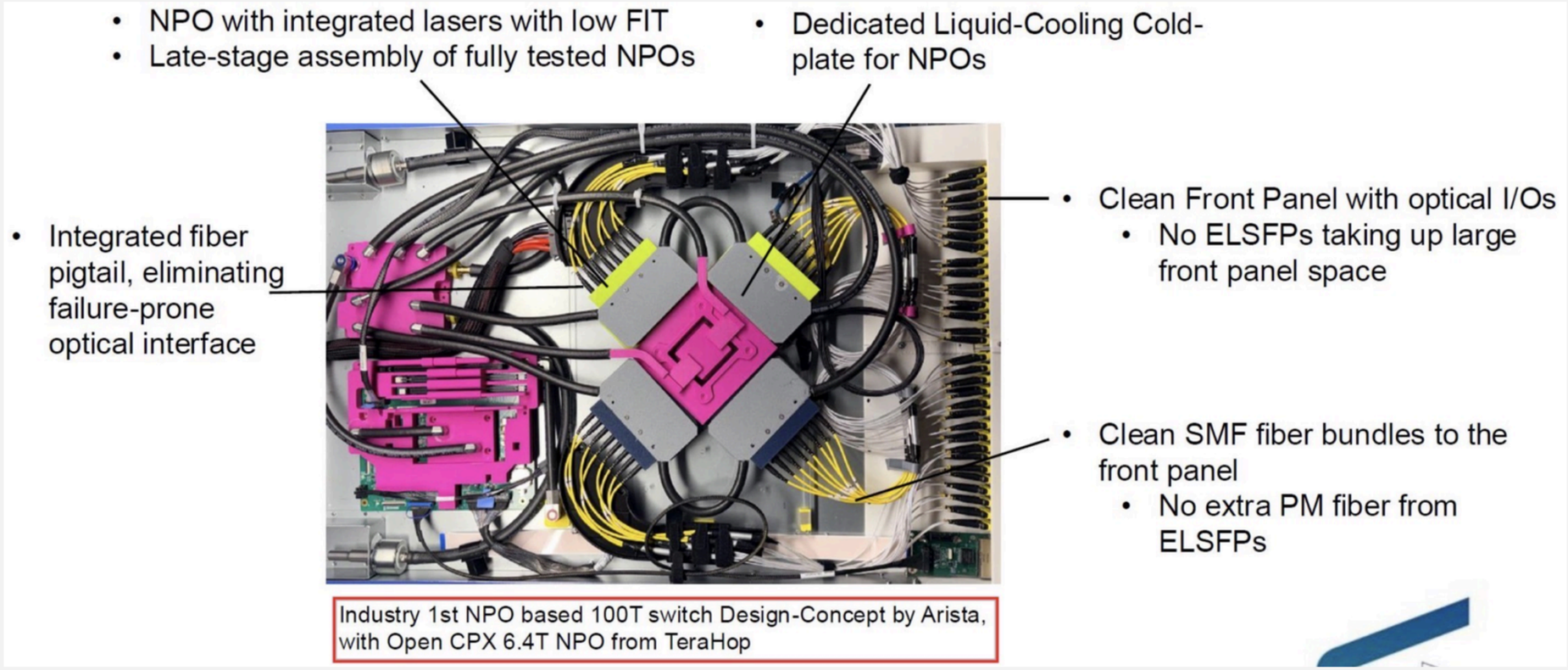
NPO switch feature

TeraHop 的 Open CPX 6.4T 模組內部採用了 200G/ per lane 的電氣訊號架構（通常配置為 32 條 200 Gbps 通道，單顆模組頻寬達到 6.4 Tbps)

整合式內建雷射（Integrated Lasers with Low FIT）+ 免除外置雷射模組（No ELSFPs）

整合式光纖尾纖（Integrated Fiber Pigtail）+ 純單模光纖（SMF）整齊線束+無額外保偏光纖負擔

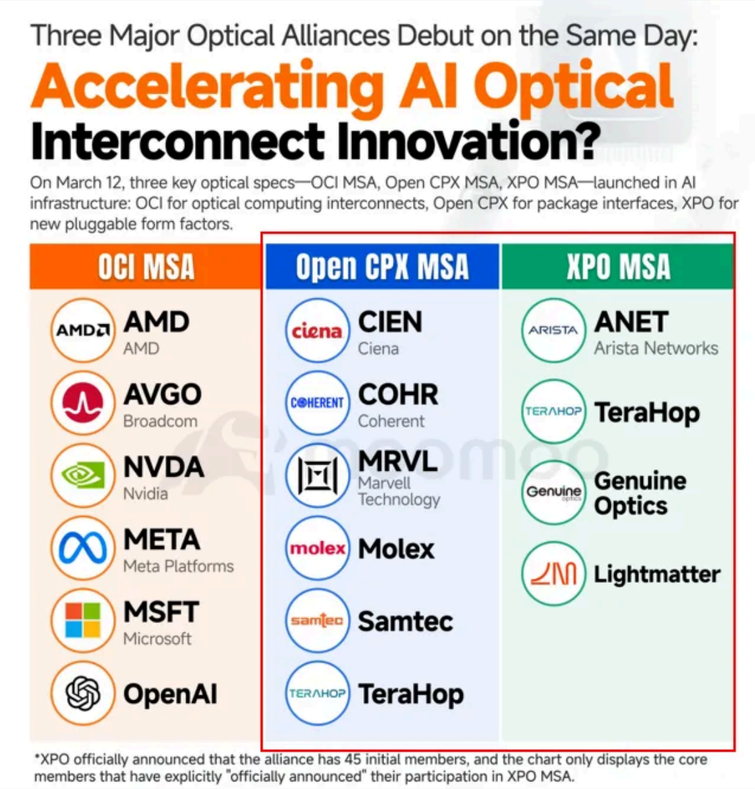
專屬水冷散熱冷板（Dedicated Liquid-Cooling Cold-plate for NPOs）：針對中央功耗密集的核心晶片與 NPO 光引擎區域，配備專屬的水冷散熱冷板與冷卻液管路，以因應 100T 等級的高熱流密度



資料來源：ECOC

MSA 組織協議的起源和目標

MSA是光通訊供應鏈制定光收發模組（Optical Transceiver）的尺寸、引腳定義、電氣特性與通訊介面規範的聯盟。目前兩大 MSA 皆利用 CPC 克服高速訊號在傳統 PCB 板上的嚴重物理衰減問題，減少對 CPO 方案的依賴。



Open CPX MSA (Open Package Interfaces - 開放封裝介面)

專注於封裝介面的標準化。這更有可能涉及晶片組件級別的互聯，例如共封裝光學（CPO - Co-Packaged Optics）技術，定義光學引擎如何物理地與 ASIC（專用集成電路）封裝在一起，以及其介面規範。

XPO MSA (New Pluggable Form Factors - 新型可插拔外形規格)

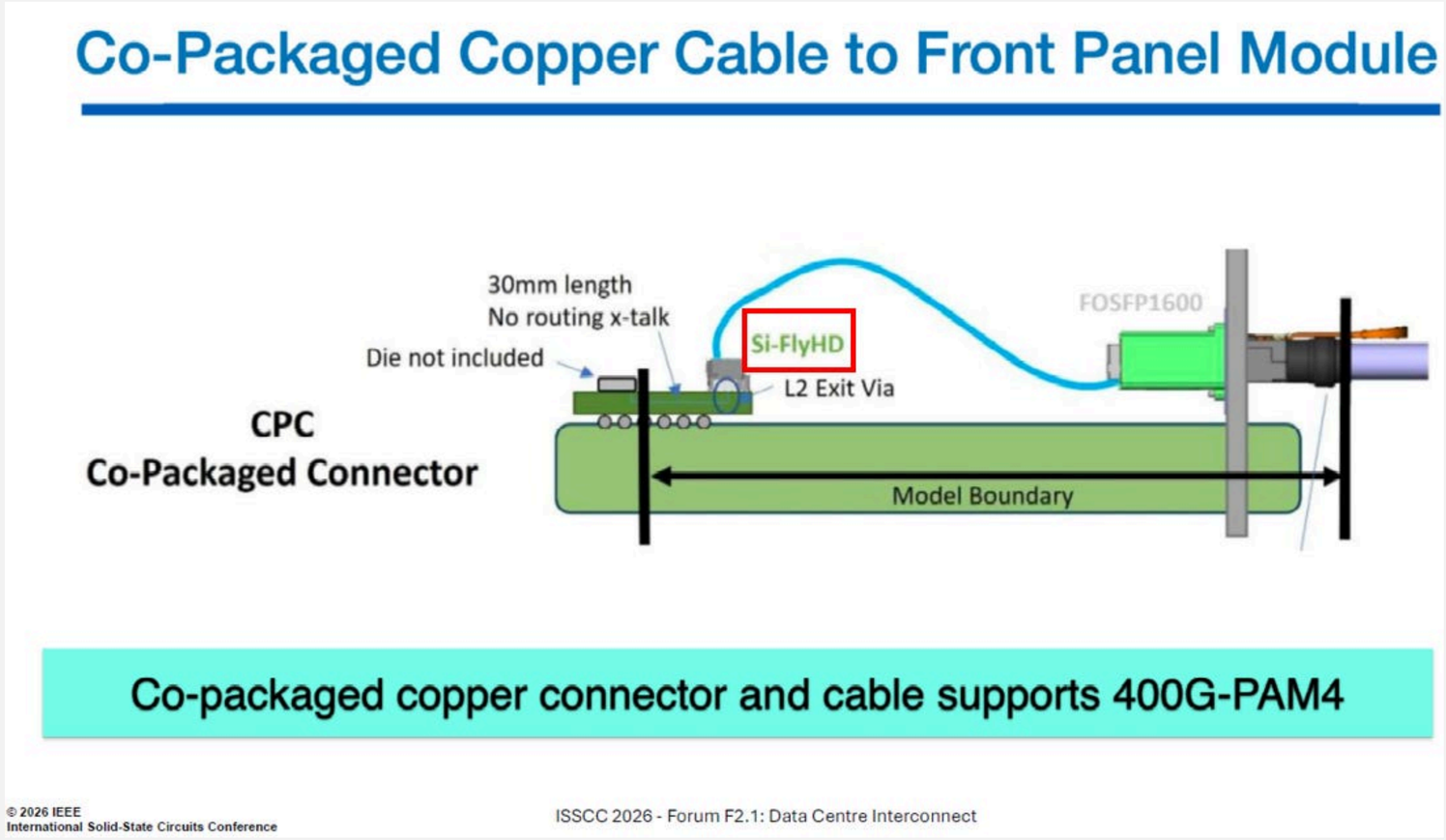
致力於定義新的可插拔光學模組的外形規格（Form Factors）。可插拔模組是目前數據中心光學互聯的主流形式（如 QSFP, QSFP-DD, OSFP）。這個 MSA 的目標可能是定義更小、更省電或支援更高速率（如 1.6T, 3.2T）的新型可插拔規格。

資料來源：TED YU

CPC 說明

CPC feature

- 直接將CPC高速連接器移至封裝上(package substrate)
- 大幅降低通道插損（Insertion Loss）與節省功耗
- 搭配正交背板（Orthogonal Backplane）與免中板（Cable Midplane-less）設計



CPC 依舊採用成熟的純銅電氣訊號，沒有複雜的光電轉換與光纖耦合微米級對準問題，組裝難度、良率與總體成本（TCO）顯著優於早期 CPO。

資料來源：SA

CPC 說明 ：TWINAX cable

Twinax cable feature

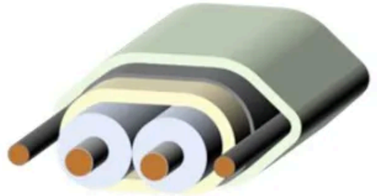
- 傳統雙軸 (Conventional Twinax)：具備最簡單的設計與製造流程，但在超高頻傳輸下，其內部結構的均勻度較難維持最佳狀態
- 獨立絕緣緊密耦合 (Tightly Coupled with discrete insulation)：同樣具備低損耗、優良模式轉換與低歪斜特性，且能良好控制製造變異，並實現較小的線纜外徑 (Small OD)。此類高度對稱與緊密的設計，確保了差分對訊號在傳輸介質中的均勻性。
- 單一擠出成型 (Single Extrusion)：能夠提供低損耗 (Low loss)、改善模式轉換 (Mode conversion) 並降低訊號歪斜 (Skew)，但其製造變異 (Manufacturing variation) 較難以控制。

Twinax Design for Signal Integrity – Design Types

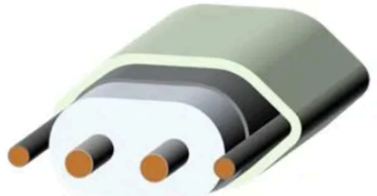
- Conventional Twinax
  - Simplest design and manufacturing process
- Tightly Coupled with discrete insulation
  - Low loss, mode conversion and skew
  - Small OD
  - Well controlled manufacturing variation
- Single Extrusion
  - Low loss, mode conversion and skew
  - Difficult to control manufacturing variation



Conventional Twinax



Tightly Coupled



Single Extrusion

CPC 說明 ：TWINAX cable

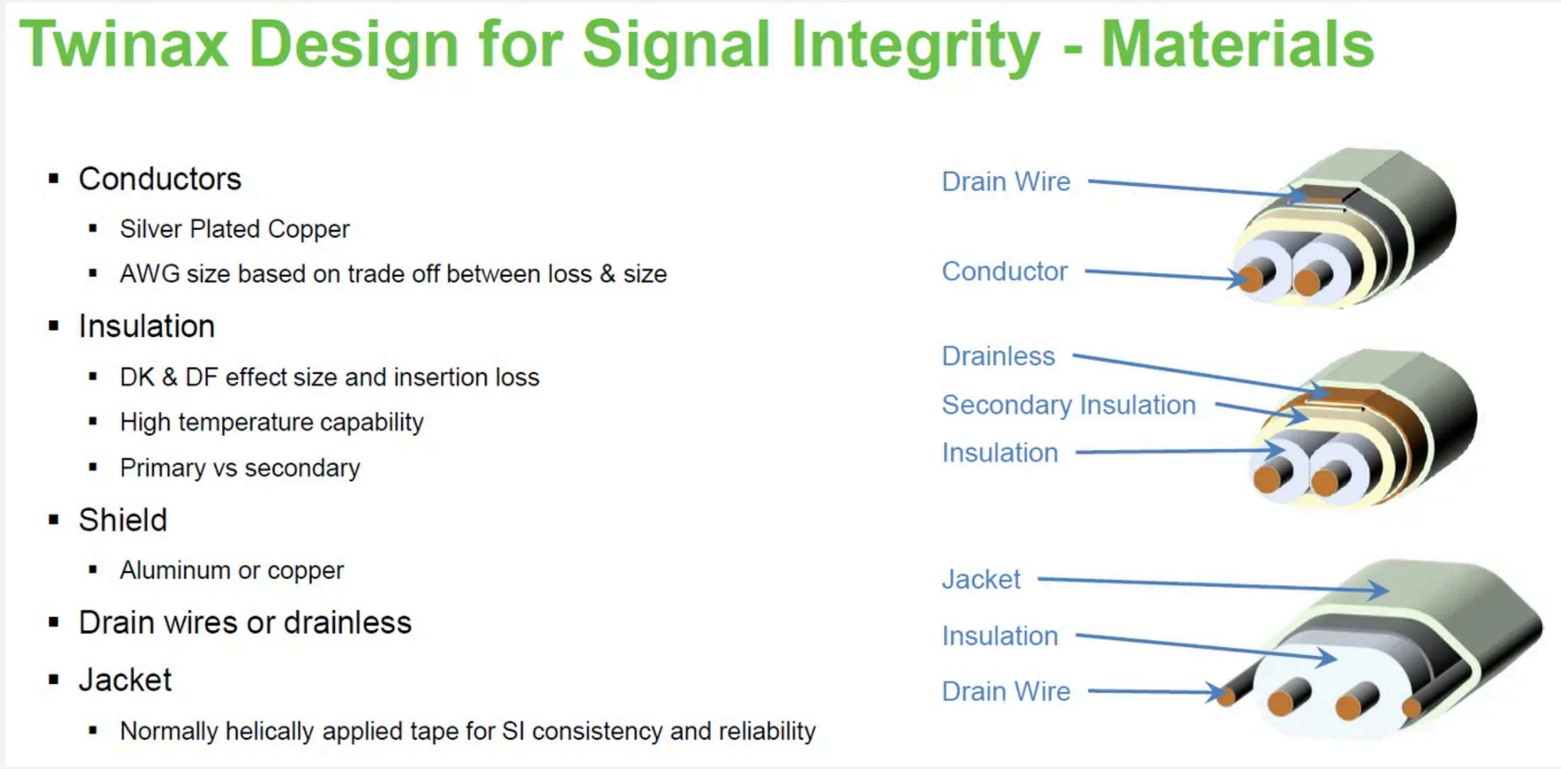
Twinax cable feature

導體 (Conductors)： 主要採用鍍銀銅 (Silver Plated Copper)

絕緣層 (Insulation)： 包含主絕緣與次絕緣結構。材料的介電常數 (DK) 與介電損耗 (DF) 會直接決定線纜的實體尺寸與高頻插入損耗表現也需具備良好的耐高溫特性

遮蔽層 (Shield)： 採用鋁 (Aluminum) 或銅 (Copper) 材質，用以包覆內部結構，阻絕外部電磁干擾並防止內部訊號輻射外洩。

外被 / 護套 (Jacket)： 最外層通常採用螺旋纏繞膠帶 (Helically applied tape) 構成，其主要目的是維持線纜彎折或佈線時的結構穩定，確保訊號完整性的一致性與長期的物理可靠度。



CPC ：CPC Interfaces Require Co-Design

為了讓商業供應鏈分工運作，CPC架構需要多方協調做設計，從TX → RX → CPC 發送端封裝 →CPC 接收端封裝

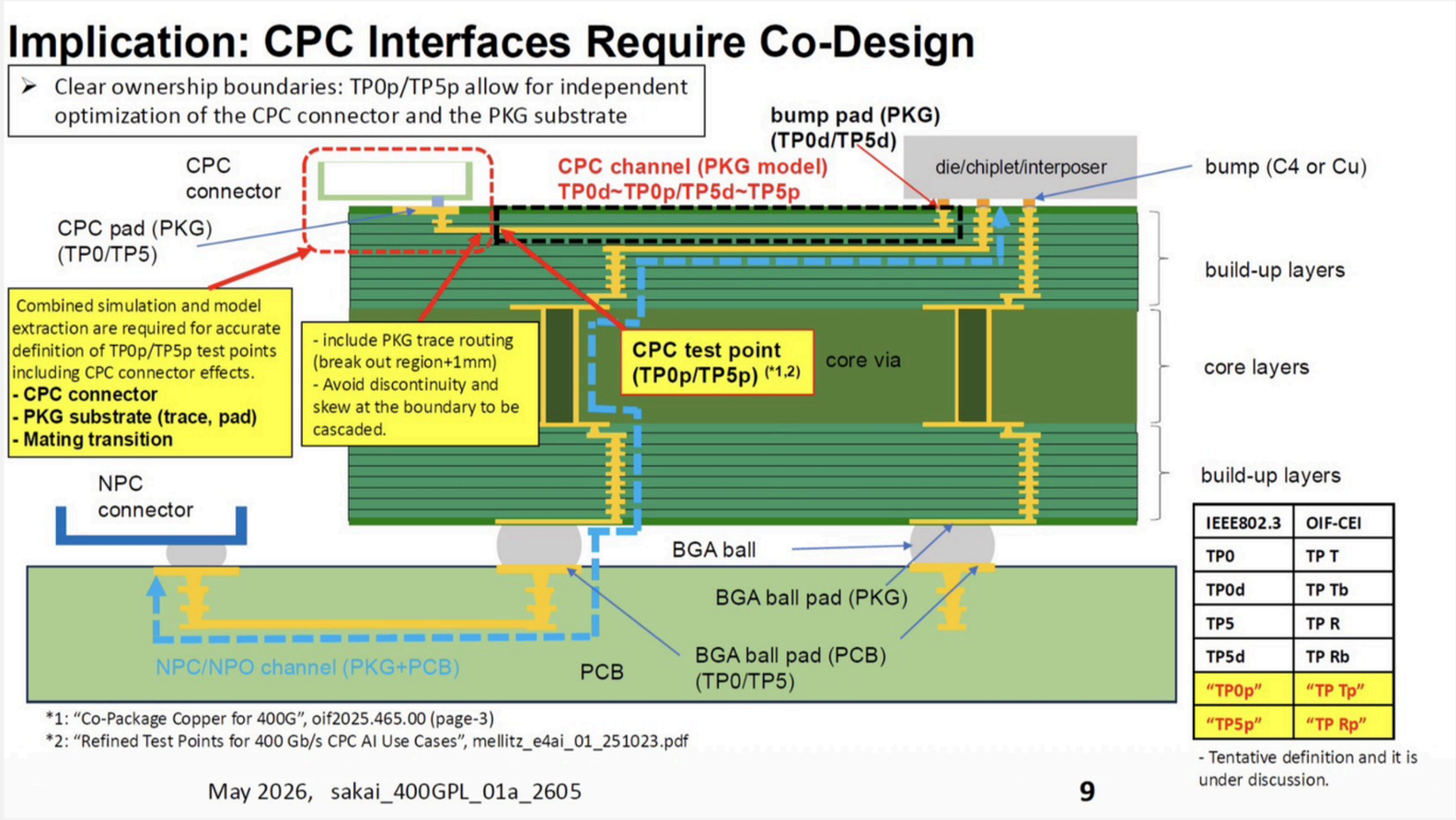
CPC 傳輸路徑重點

傳統近封裝路徑（NPC/NPO channel）：

傳輸路徑：**晶片（Die)** to **凸塊（Bump）** to **封裝頂層增層（Build-up layers）** to **穿過封裝核心貫孔（Core via）** to **底層增層** to **BGA 錫球（BGA ball）** to **PCB 印刷電路板走線** to **NPC 連接器**。

共封裝銅線路徑（CPC channel）

傳輸路徑：**晶片（Die）** to **凸塊（Bump）** to **封裝頂層增層走線（Build-up layers）** to **直接抵達封裝上的 CPC 焊盤（CPC pad）與連接器（CPC connector）**。



資料來源：ECOC

03

NPO CPC 目前CSP解方

NPO ：Amazon（AWS Trainium4）

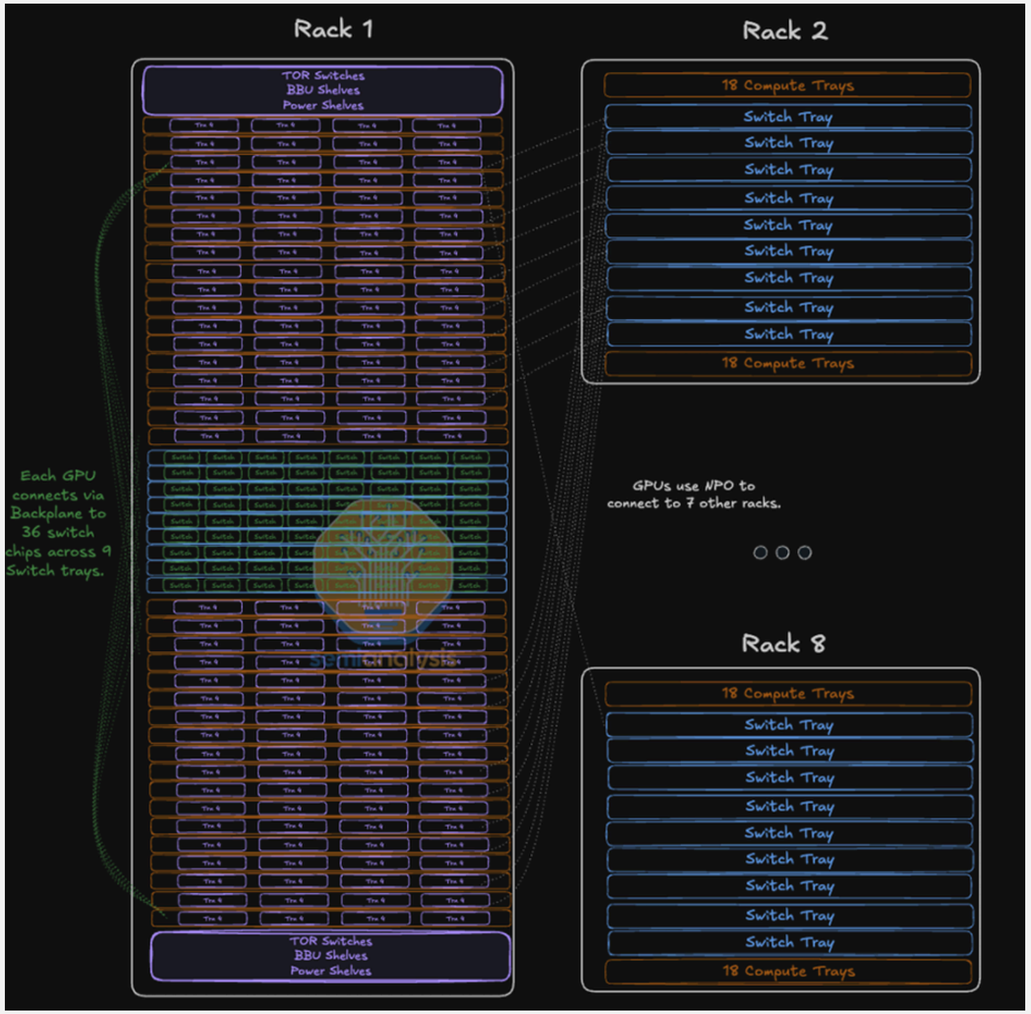
TR4 switch feature

機櫃與網路架構：

- 採用 NL144 x 8架構，單機櫃配置 144 顆 Trainium4 GPU（36 個運算托盤，每盤 4 顆 GPU）。
- 機櫃內走銅纜：單機櫃內透過銅背板將 144 顆 GPU 連接至本機櫃的 36 顆交換晶片（分布在 9 個交換托盤）。
- 跨機櫃走 NPO：每顆 GPU 透過 NPO 光引擎直連其餘 7 個機櫃的遠端交換機，組成超大型 Scale-up 運算叢集。

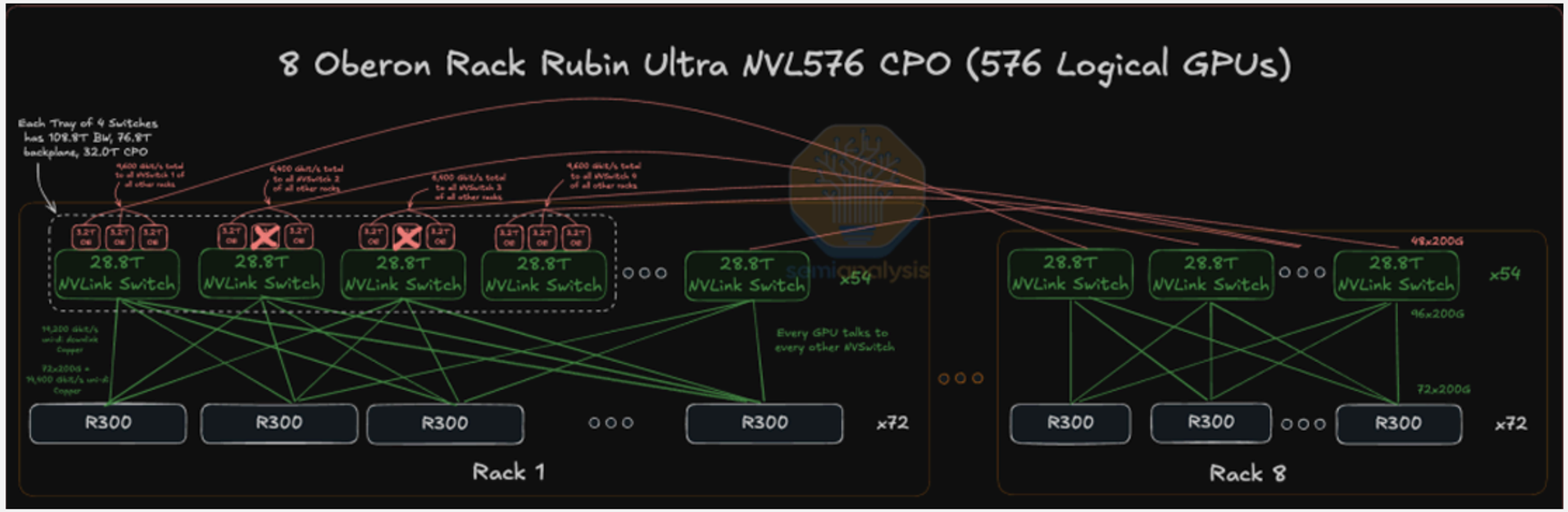
連接器與供應鏈配置：

- 連接器：採用 Samtec 的「Si-Fly CPX」插槽式（Socketed）連接器，規格達 224 Gbps、128 對差分訊號（DP），同時相容銅纜飛線與 NPO 模組，保留後續切換彈性。
- UALink 供應鏈：Astera Labs 為核心主導者，捆綁打包 I/O Chiplet、UALink Switch 與 NPO 解決方案（預計 2027 下半年貢獻營收）。
- NVLink 供應鏈：Astera Labs 提供含 Gearbox 的 I/O Chiplet；Marvell 提供 NPO 模組與 NVLink Switch（Marvell 將 Celestial AI 技術導向 CXL/PFMA 記憶體擴展，在 Trainium4 上主要採用 MRM/MZM 光學技術）。



NPO ：Nvidia（Rubin Ultra NVL576 備案方案）

Nvidia 目前面臨 TSMC COUPE 封裝良率偏低與光纖對準（Fiber Attach）生產瓶頸，正將 NPO 視為重要風險備案



NVL 576 feature

- 原 CPO 計畫困境：Vera Rubin Ultra NVL576（8 機櫃 Oberon 架構、576 顆邏輯 GPU）原計畫採用 CPO，但生產風險極高。

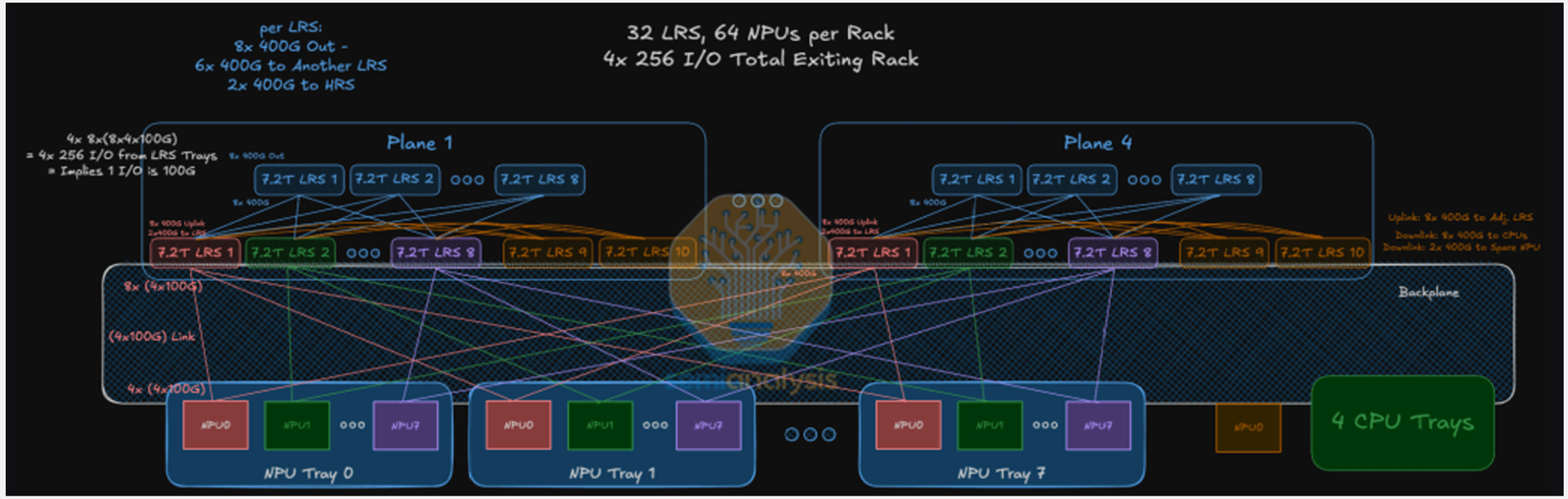
NPO 備案規格：

- 正在研發以 200G 或 400G PAM4 結合 DWDM（密集波分複用） 的 NPO 方案，作為 CPO 無法如期量產時的替代品。
- 交換端以 QM5 NVLink Switch 為核心（單顆交換晶片外掛 3 顆 3.2T 光引擎）。每個 4 晶片運算托盤擁有 108.8 Tbit/s 頻寬，其中 76.8 Tbit/s 走銅背板負責機櫃內互連，32.0 Tbit/s 透過 10 顆 3.2T 光引擎直連其餘 7 個機櫃。

資料來源：SA

NPO ：華為 Huawei（Atlas 950 / Ascend 950）

華為在 Atlas 950 SuperPod 中採取了與 Amazon 不同的混合路徑，維持晶片端純銅、僅在交換端導入 NPO



Scale-up 叢集拓撲：

- 採用 Multi-stage Dragonfly 架構，整套 Scale-up 叢集達 8,192 顆 NPU。
- 包含 8 個 UB-Mesh-Pod（各 1,024 顆 NPU），由 High-Radix Switch（HRS）互連；每個 Pod 由 16 個機櫃以 4D FullMesh 連接。

晶片端堅持全銅纜架構：

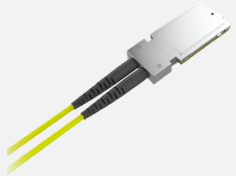
- 每顆 Ascend 950 NPU 擁有 18 個 400G 連接埠（7.2 Tbit/s 頻寬），NPU 端完全不掛光模組：
- 7 個埠走飛線銅纜連接同托盤其他 NPU。
- 7 個埠走背板連接機櫃內其他托盤 NPU（組成 2D Mesh）。
- 4 個埠走背板上行至 LRS 交換機層。

NPO 導入位置：LRS 交換層：

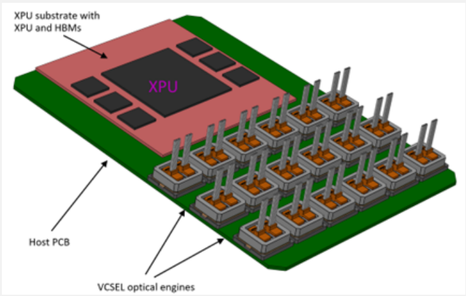
- NPO 僅部署在 LRS（Lower-Radix Switch）至 LRS 的交換機層級。
- 單機櫃配備 72 顆 7.2T LRS 交換晶片（分為 4 個 Plane，每 Plane 含 10 顆 L1 與 8 顆 L2 交換機）。
- L1 交換機透過銅纜接收 NPU 下行，透過 NPO 與 L2 交換機及同 Plane 交換機全網狀互連；L2 則全數透過 NPO 跨機櫃互連。

NPO TYPE ：SiPH / VCSEL / uLED

比較項目	SiPh based NPO（矽光子）	VCSEL based NPO	uLED based NPO（Micro-LED）
訊號路徑（Switch 至 OE）	Substrate + PCB	Substrate + PCB	Substrate + PCB
光引擎（OE）位置	位於 PCB 上，可插拔（On PCB, Pluggable）	位於 PCB 上，可插拔 / 焊接（On PCB, Pluggable / Soldered）	位於 PCB 上，可插拔 / 焊接（On PCB, Pluggable / Soldered）
訊號調理方式（Signal Conditioning）	線性（Linear）	線性或重定時（Linear (or Retimed)）	線性直驅（Linear (Direct Drive)）
電氣通道長度	PCB 走線約 5 cm（~5 cm over PCB Trace）	PCB 走線約 5 cm（~5 cm over PCB Trace）	PCB 走線約 5 cm（~5 cm over PCB Trace）
能效表現（OE + ELS）	~6 pJ/bit	~3-5 pJ/bit	~1-2 pJ/bit
熱插拔（Hot Swappable）	否（No）	否（No）	否（No）
維護性（Serviceability）	可維護（Possible）	可維護（Possible）	可維護（Possible）
預期部署時程	2025–2026	2026–2028	2026–2028
ELSFP 供應商	第三方可插拔光模組製造商（Third-Party Pluggable	不適用（N/A）	不適用（N/A）
主要廠商（Main player）	Marvell、Huawei、Innolight、Accerlink	Coherent、Lumentum、Broadcom	Avicena、Brillink、PlayNitride（錼創）、Ennostar（富采）



SiPh based NPO（矽光子）



VCSEL based NPO

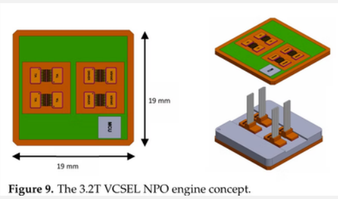
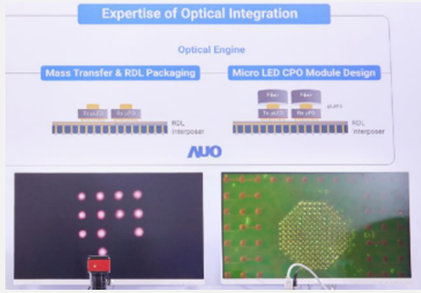


Figure 9. The 3.2T VCSEL NPO engine concept.



uLED based NPO

個股推薦
臻鼎-KY 4958

由消費電子 PCB 龍頭，邁向 AI 伺服器、光通訊與先進載板平台

公司簡介：鴻海集團旗下 PCB／IC 載板廠

上市日期	股數
2011.12.26	**約 11.3 億股**
董事長	所屬集團
沈慶芳	**鴻海集團**

01 全球 PCB 營收排名長期居前

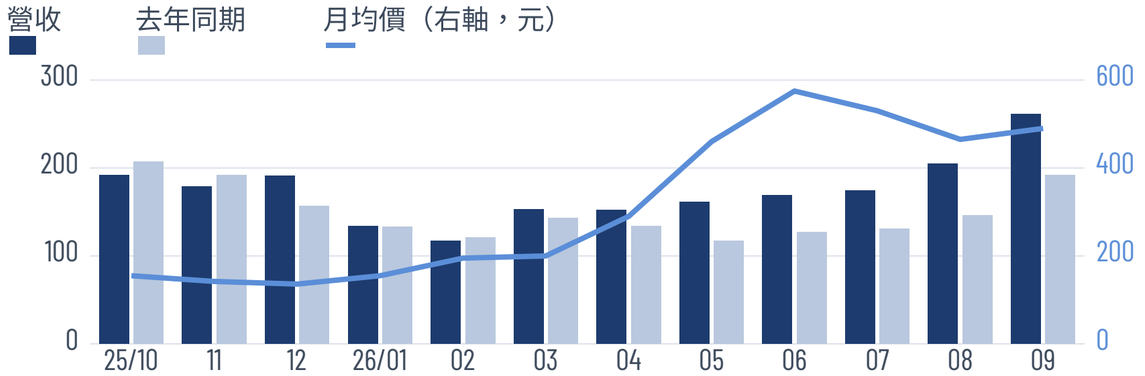
02 台灣載板五大廠之一

主要子公司

鵬鼎控股	深圳上市；手機軟板／硬板主力
先豐通訊	高多層板
禮鼎半導體	IC 載板；推進港股 IPO

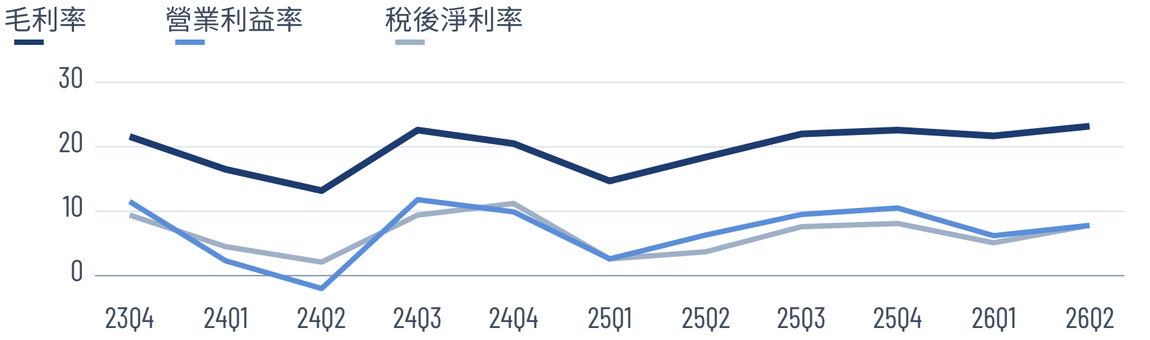
月營收（億元）與月均價

9 月約 **261 億**，年增約 36%



季度獲利率（%）

2026Q2 毛利率約 **23.2%**



資料來源：臻鼎、WantGoo 玩股網

公司定位：全球 PCB 龍頭，一站式產品平台

過去以手機、電腦客戶為主，目前積極切入 AI Server、高速光通訊與高階載板

FPC軟板



薄、柔軟、可彎折

手機、AI 眼鏡

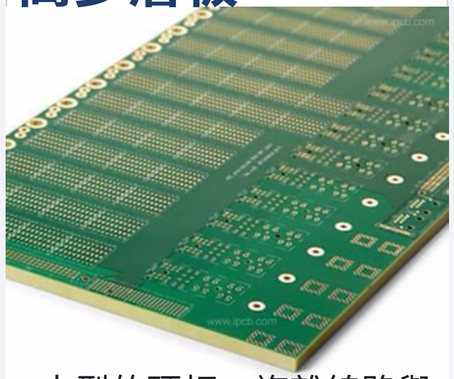
HDI
高密度互連板



線路密集、微小孔洞多

手機、AI Server

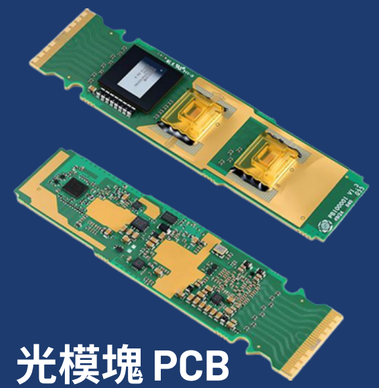
HLC
高多層板



大型的硬板、複雜線路與多層數

伺服器、網通

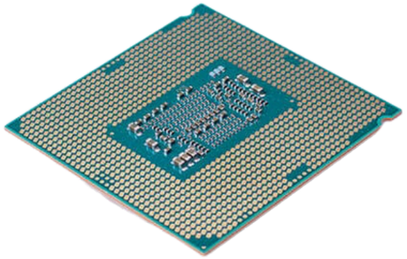
OPTICS



光模塊 PCB

800G、1.6T、NPO

SUB



IC 載板

BT、ABF

生產基地	中國　淮安、深圳	台灣　高雄	泰國　八真府

資料來源：臻鼎

營收結構：AI 三大板塊占比升至 21.6%

2026 H1 產品應用別營收比重



消費電子仍是規模、現金流與技術基礎的基本盤，預期維持低至中個位數成長，新世代規格帶動 ASP 改善。

88% → 78%
消費電子占比（去年 → 今年 H1）

+113%
AI 三大板塊 H1 年增率

30%
明年AI板塊占比目標

資料來源：臻鼎

成長引擎：光模塊、AI Server、ABF 皆呈倍數成長

項目	去年基期／現況	今年展望	後續趨勢
光模塊 PCB	約 9 億元	**約 100 億元，逾 10 倍**	明年有望翻倍，1.6T 超越 800G
AI Server HDI	約 60 億元	**約 2–3 倍成長**	隨客戶平台與高階 HDI 放量
ABF 載板	Q1 達損益兩平	**約 2–3 倍**	一廠年底滿載、二廠明年放量
載板整體	BT＋ABF	**年增 80% 以上**	國際大客戶占比提升
消費電子	最大營收來源	**低至中個位數**	ASP 與產品組合改善

HDI 不只用於 AI Server：去年消費性產品 HDI 營收已約 300 億元，成長應以應用別而非產品別理解。

毛利率：高毛利產品放量，維持季增、年增趨勢

四項主要改善來源

40-50%

高階光模塊 PCB

目前毛利率最佳產品線

40%+

高階 AI Server PCB

部分產品仍在認證與擴產

損益兩平

ABF 載板

一廠年底滿載，二廠明年放量

ASP ↑

消費電子

規格升級帶動基本盤獲利

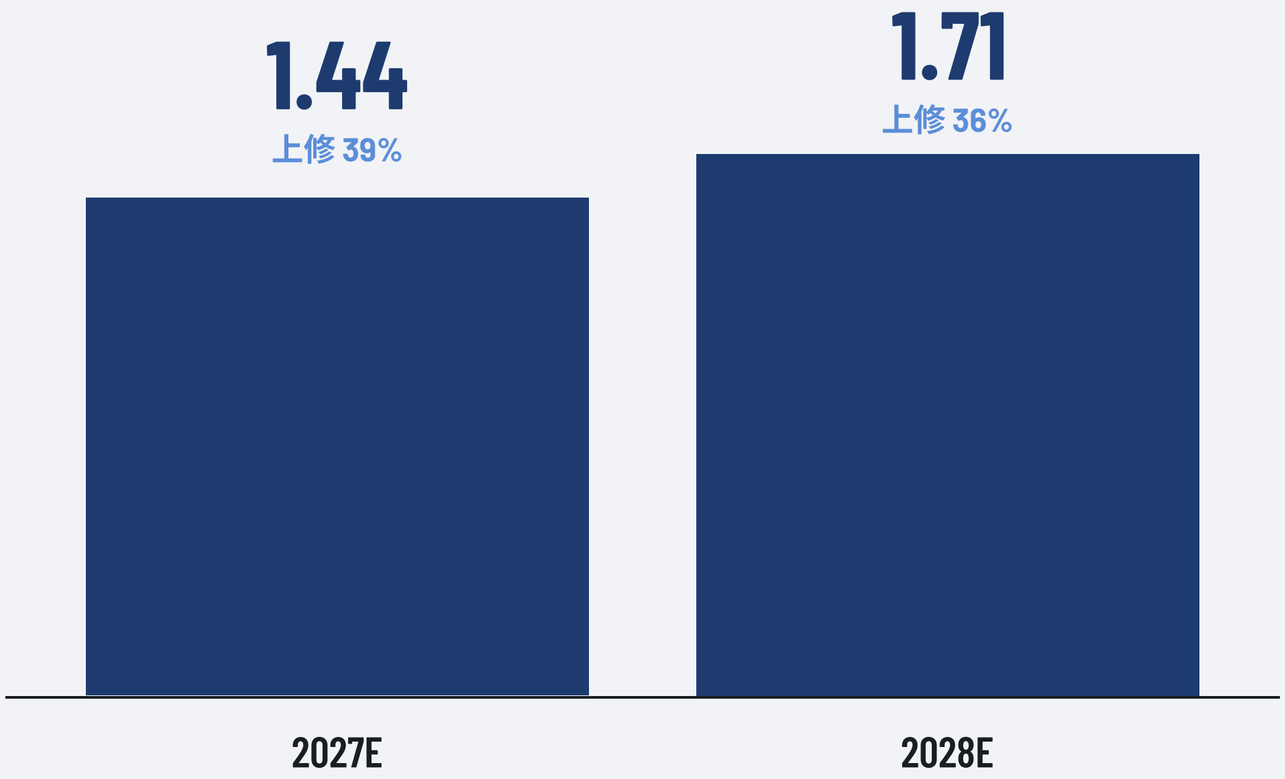
消費電子目前仍占營收 70% 以上，高毛利 AI 產品放量需要時間，整體毛利率短期不會直接跳升至光模塊或 AI Server 水準。

資料來源：臻鼎

光模組需求：高盛上修 800G 以上出貨預測

AI Cluster 擴大，光連接由 Scale-out 延伸至 Scale-up／Scale-across

800G 以上光模組需求（億隻）



> US$700
2027 年 1.6T 模組單價

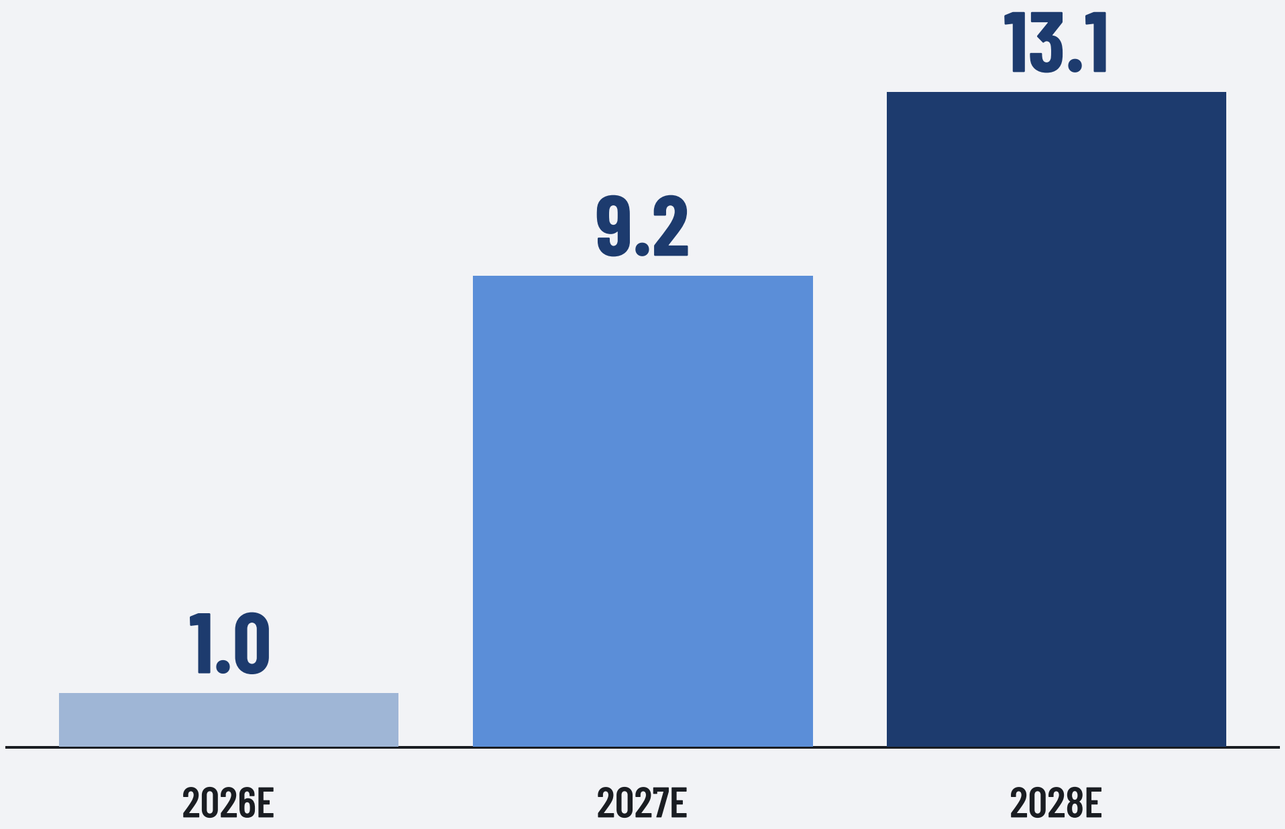
<10%
2027 年 800G 價格年跌幅

5,000 萬支+
中國市場需求，中雙位數成長

資料來源：高盛

CPO Switch：出貨預估三年成長逾十倍

CPO Switch 出貨量預估（萬台）



Scale-out

GPU／ASIC 數量增加，帶動交換器與伺服器間光連接

Scale-up／Scale-across

光連接滲透至機櫃內部與 XPU 互連，單一 Cluster 用量提高

資料來源：高盛

PCB 市場：AI 基礎設施推升高階產品需求

AI 伺服器、高速交換器與光通訊設備持續提高 PCB 規格要求

HDI

+29.4%

多層板 MLB

+19.3%

封裝載板

+18.2%

18 層以上 PCB

>80%

AI 資料中心需要更高密度、更高層數與 Low-Dk 材料；載板歷經兩年修正後重返成長，多家載板廠營收成長 20–30%。

資料來源：Prismark

臻鼎應用動能：光模塊、AI 伺服器、終端升級

01

光模塊

1.6T 及後續世代須採 mSAP，全球供給缺口大

訂單以 1.6T 為主，客戶已預訂 2027 年產能

目標 2027 年成為全球最大高階光模塊 PCB 供應商

02

AI 伺服器

GPU 與 ASIC 客戶之 iHDI、HLC 產品陸續轉量產

與客戶共同開發未來 2-3 個世代平台

目標後續份額持續提升

03

手機與 AI 眼鏡

2026 年新機規格升級，軟硬板單機價值同步提升

AI 眼鏡硬板導入 mSAP，技術門檻提高

AI 眼鏡營收 2026／27 年保持快速成長

資料來源：臻鼎

HDI：AI 伺服器技術主軸為高階 HDI

Semicon Taiwan 展示規格；實際量產規格跟隨客戶 roadmap

34	層 HDI
4+N+4	疊構
4×	壓合次數

01 雷射鑽孔、細線路與多次壓合，提高電路密度並縮短高速訊號路徑

02 相較以機械背鑽為主的 HLC，製程難度與毛利率通常更高

03 已參與 GPU、Google TPU v8 及其他 ASIC 平台；NV 載板驗證進行中

04 **核心優勢：手機 HDI 大量生產經驗，轉移至大尺寸、高層數、高速傳輸板**

資料來源：臻鼎、廣發證券、國泰證券

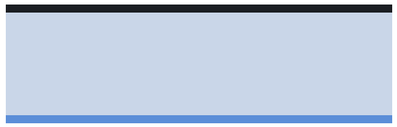
mSAP 流程

介電層基材　薄銅／無電解銅　黑氧化層　乾膜光阻　電鍍銅

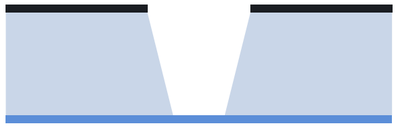
01 薄銅基板 壓覆超薄銅箔



02 雷射前處理 提升雷射吸收率



03 雷射直接盲孔 雷射燒穿銅面與介電層



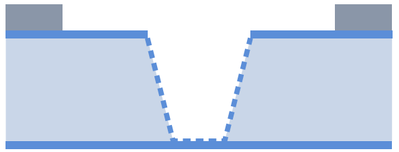
04 去除膠渣 清除氧化層與孔內殘膠



05 化學沉銅 孔壁化學沉積導電層



06 影像轉移 LDI 曝光定義線路



07 鍍銅填孔 電鍍增厚線路並填孔



08 光阻剝除 去除乾膜光阻



09 閃蝕 咬除底銅，隔離線路



資料來源：昂筠

mSAP：五道製程決定細線路品質與良率

減成法在 40–45μm 以下難度快速增加；mSAP 可穩定製作 30μm 以下線路

01 超薄底銅附著力不足

於約 2μm 超薄銅箔基板加工

底銅太薄易在後續工序脫落

南亞(1303)
三井金屬(JP)
德福科技(CN)

02 光阻與顯影

乾膜光阻＋LDI 雷射直接成像

決定線寬精度（L/S）與邊緣粗糙度

長興材料(1717)
昭和電工(JP)
旭化成(JP)

03 電鍍加銅

於未蓋光阻區電鍍沉積銅層

控制電流密度（ASD），決定厚度均勻性

凌嘉科技(3644)
阿托科技(US)

04 剝膜

化學藥水去除乾膜光阻

避免殘留或損傷銅線壁

聯策科技(6658)
敘豐企業(3485)

05 閃蝕

快速咬除 2μm 底銅，隔離線路

過蝕削弱線路，欠蝕造成微短路

JCU(JP)
阿托科技(US)

資料來源：臻鼎、廣發證券、國泰證券

製程比較：減成法、mSAP 與 SAP

維度	減成法	mSAP	SAP
線寬／線距	> 35/35μm	**15/15 – 30/30μm**	< 10/10μm
線路截面	側蝕嚴重，呈梯形	側蝕小，接近矩形	幾乎無側蝕
CAPEX 與環境	成本最低，標準無塵室	需 LDI、超薄銅與黃光無塵室	半導體等級無塵室
代表產品	多層通孔板、標準 AI Server 主板、車用	SLP、高階 HDI、光模組板	高階ABF、BT 載板
代表公司	健鼎、金像電、華通	臻鼎、欣興、景碩、南電	臻鼎、欣興、景碩、南電

資料來源：廣發證券、國泰證券

光模組 PCB：NPO 板 ASP 約為 1.6T 的 3 倍

聚焦 800G 與 1.6T，不做 400G；價差來自細線路與類載板結構，而非層數

1.6T 板

層數	約 14 層
材料	M8 等級
製程	mSAP

1× ASP

NPO 板

層數	約 12 層
線寬／線距	約 15μm
製程	mSAP

~3× ASP

量產良率

>90%
光模塊 PCB

~98%
接收端

>90%
Transceiver

資料來源：臻鼎

NPO、XPO 與 CPO：NPO 進度最快

NPO

今年底小量出貨

主要客戶為北美大型 CSP，認證與客戶高度綁定

明年市占仍小，尚未提供營收占比

XPO

已見客戶需求

規格須配合下一代 Rack 架構，量產仍需時間

未來可能對應 12.8T 架構

CPO

Sample／共同開發

光學引擎移至 Switch ASIC 封裝附近

2027 年營收展望未納入 CPO

CPO 不代表 PCB 降規

Gen5→Gen6／Gen7 需更低 Dk／Df；難度轉移至封裝附近的 I/O 密度與細線路

Pluggable 不會消失

二、三線客戶考量成本與維修仍大量採用；影響為成長趨緩而非歸零

資料來源：臻鼎

載板與前瞻技術：由 PCB 延伸至封裝與電源整合

量產中

ABF／BT 載板

ABF 最大 150×150mm body size

稼動率：BT >90%、ABF >80%

ABF 漲價：H1 3-5%、H2 5-8%

2027 年 ABF 可能供不應求，占載板營收將超越 BT

開發中

PCB 上 RDL／CoWoP

以 mSAP 在 PCB 直接製作重佈線層

減少部分 ABF 載板，降低厚度與成本

突破載板尺寸限制，支援大面積 GPU＋HBM

要求接近載板等級的平坦度與缺陷率

前瞻

VPD 垂直供電

電感、電容嵌入 PCB 背面

縮短 GPU／ASIC 供電路徑、降低損耗

可能切入 NVIDIA Feynman 世代並結合 CoWoP

尚未進入明確量產階段

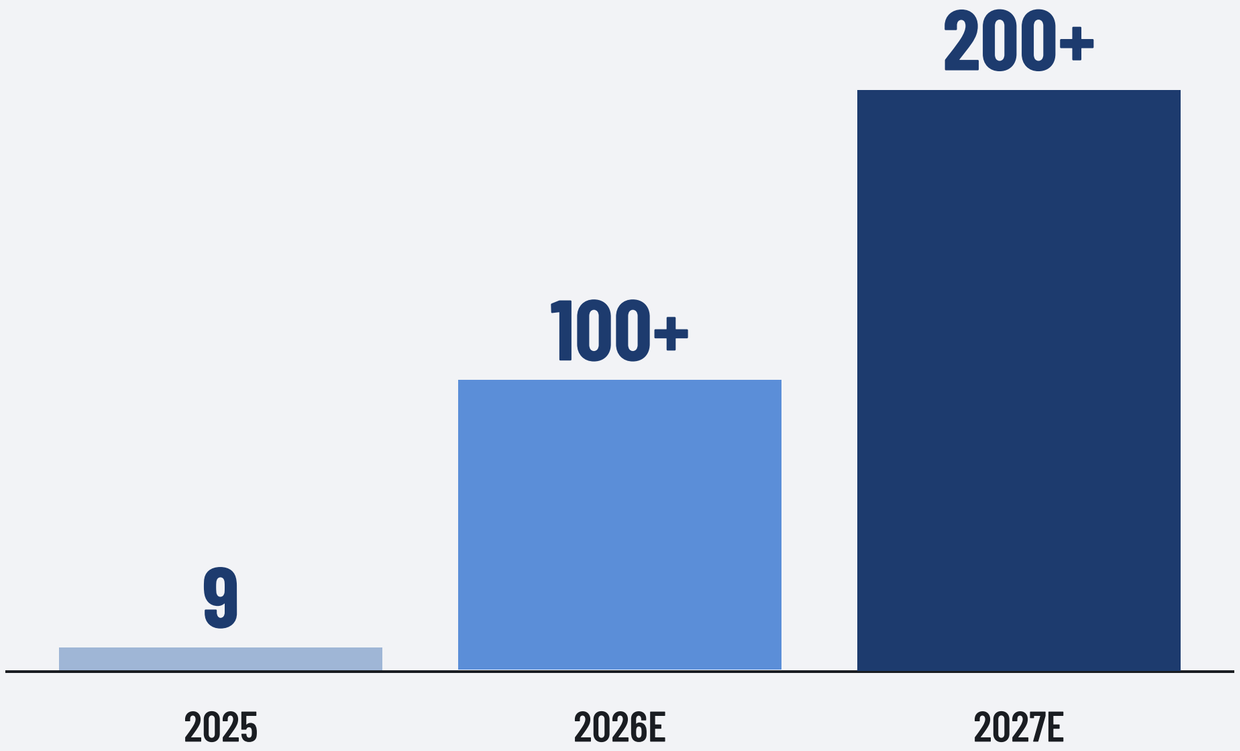
光模組 PCB 比較：臻鼎擴產力道最積極

公司	產能與 CAPEX	良率	主要客戶
臻鼎 4958	2026 年 CAPEX NT$800 億以上，65% 投入 Server／光通；只做 800G、1.6T、3.2T	1.6T mSAP 80%+；泰國廠 90%+	中際旭創；NPO 以北美 CSP 為主
欣興 3037	CAPEX 85% 投 ABF；山鶯廠年底產能 +50%，2027 啟用龜山廠；擔憂 CPO 取代，擴產謹慎	Tier-1，約 90%	中際旭創、Coherent、Mellanox
華通 2313	2026 年 CAPEX 約 NT$200 億，多數投入 mSAP；4Q 光模組月產能近 NT$10 億，明年 4Q 擴至三倍	2H26 可望接近 90%	中際旭創、AAOI、Coherent

資料來源：福邦供應鏈調查（2026.07）、GS、臻鼎、欣興、華通

市占目標：2–3 年內高階光模組 PCB 市占 30–40%

臻鼎光通營收（NT$ 億元）



30–40%
公司 2–3 年內高階光模組 PCB 市占目標

5% → 25%
MS 估 1.6T PCB 份額（2025 → 2028）

資料來源：臻鼎、MS、產業調查

產能布局：2030 年底廠房擴增至 57 座

CAPEX 創新高，超過一半投入Sever/光通；新增產能多與客戶 LTA 連結

28 → 57
既有廠房 → 2030 年底（13 座建設中、16 座規劃中）

6-7 座
每年新廠開出

70-80 億
單廠年產值

淮安	HA／HB／HC 年底完成 6 座高階 PCB 新廠；HD 園區預計明年 3Q 導入生產
深圳	第三園區規劃 3 座 SmartFab；新第二園區規劃 4 座 ABF 載板廠
泰國	PA01 今年 7 月損益兩平；PA02／03／06／08 今年 4Q 試產、明年上半年小量產
高雄	與泰國共同承接國際客戶需求及區域化布局

營收模型：2027E 營收 2,905 億元，年增 29.1%

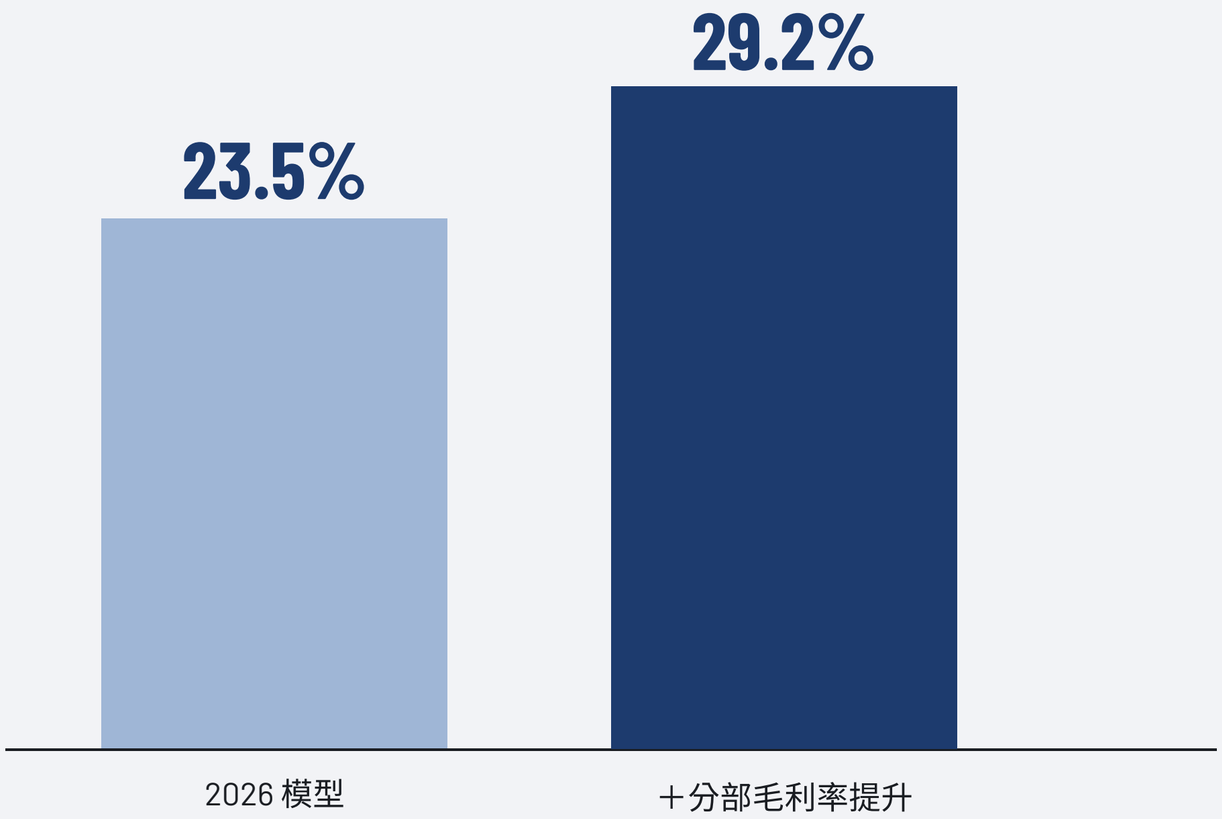
單位：NT$ 億元

區塊	2026E	2027E	年增率	新增營收
消費／其他（不含載板）	1,690	1,825.2	8.0%	135.2
光模組 PCB	110	260	**136.4%**	150
伺服器 PCB（不含載板）	180	350	**94.4%**	170
ABF 載板	145	310	**113.8%**	165
BT／其他載板	125	160	28.0%	35
合計	**2,250**	**2,905.2**	**29.1%**	**655.2**

資料來源：臻鼎、自行推估

目標價：2027E EPS 25.68 元 × 28 倍 ≈ 718 元

2027E 毛利率拆解



2027E 營收	2,905 億
整體毛利率	29.2%
EPS	25.68 元
本益比	28×
目標價	**718 元**

分部毛利率為公司預估值；既有業務毛利率若未改善，獲利將明顯低於估計。

資料來源：臻鼎、自行推估

結論：AI 三大板塊放量，2027 年為驗證關鍵

光模組、AI Server HDI 與 ABF 載板同步進入倍數成長期，產能與良率為後續觀察重點

成長動能明確

光模組營收由 9 億躍升逾 100 億，AI Server 與 ABF 皆 2-3 倍成長；三大板塊明年占比目標 30%

技術平台完整

HDI、mSAP 與 ABF 能力兼具，可同時延伸至 NPO、CoWoP 與 VPD 等板級封裝題材

觀察風險

消費電子仍占營收七成以上；718 元模型依賴既有業務毛利率改善；CPO 導入節奏與新廠良率爬坡

資料來源：臻鼎、高盛、本報告整理

乾蝦大家

