

玻璃基板技術進展與應用

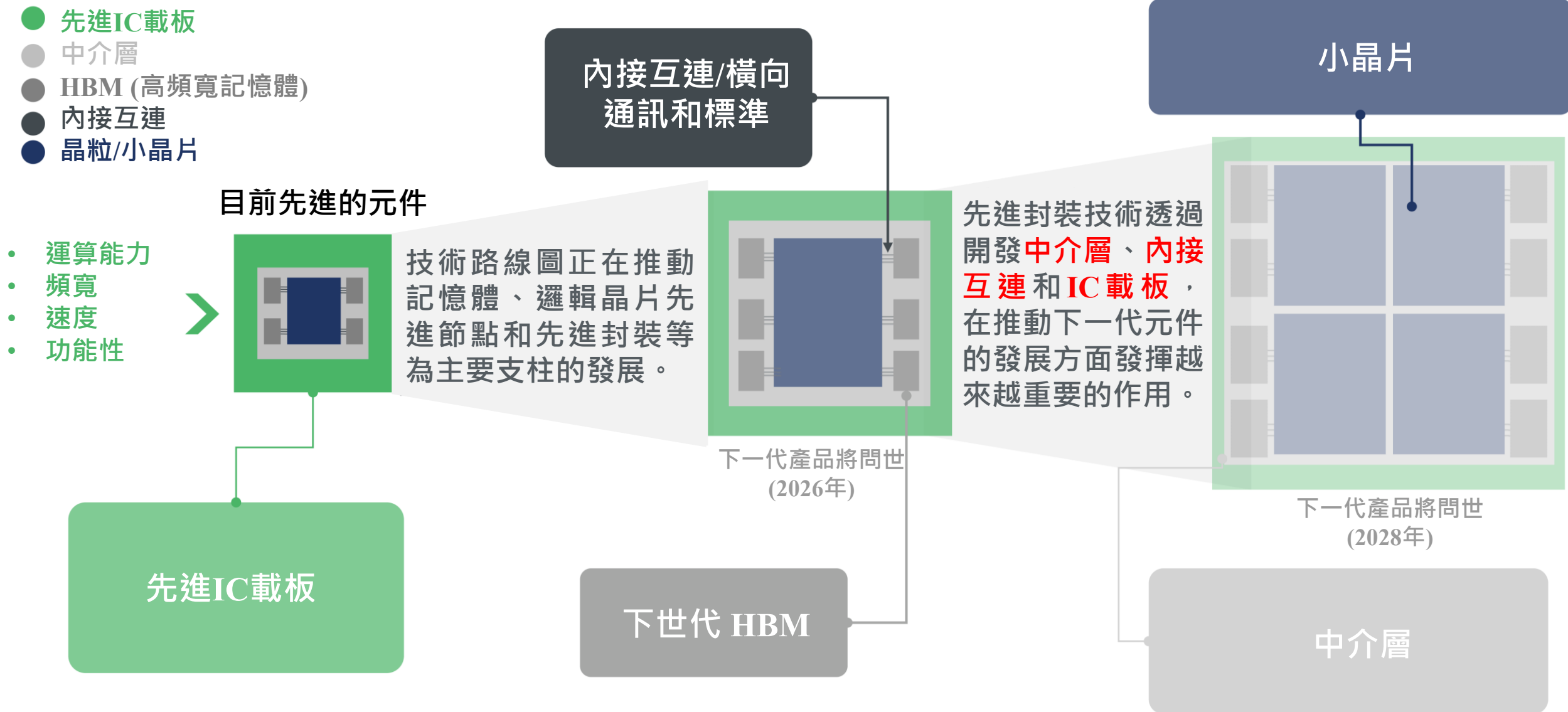
Advances and Applications of Glass Substrate Technology

張佑祥 (Yiu-Hsiang Chang)

課程大綱

1. 玻璃在半導體先進封裝的應用全貌
2. TGV製程技術
3. 玻璃常見的問題與挑戰
4. 目前TGV金屬化製程可能的最佳方案
5. 目前業界與學界玻璃基板發展的近況

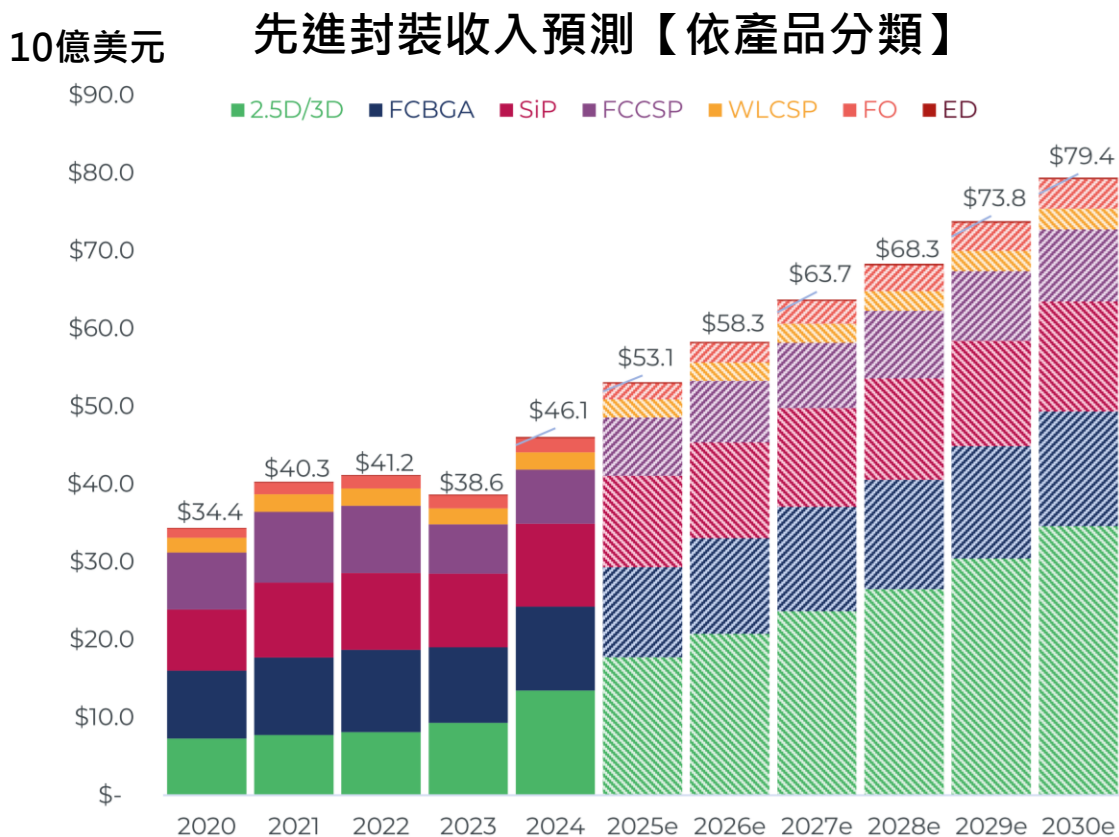
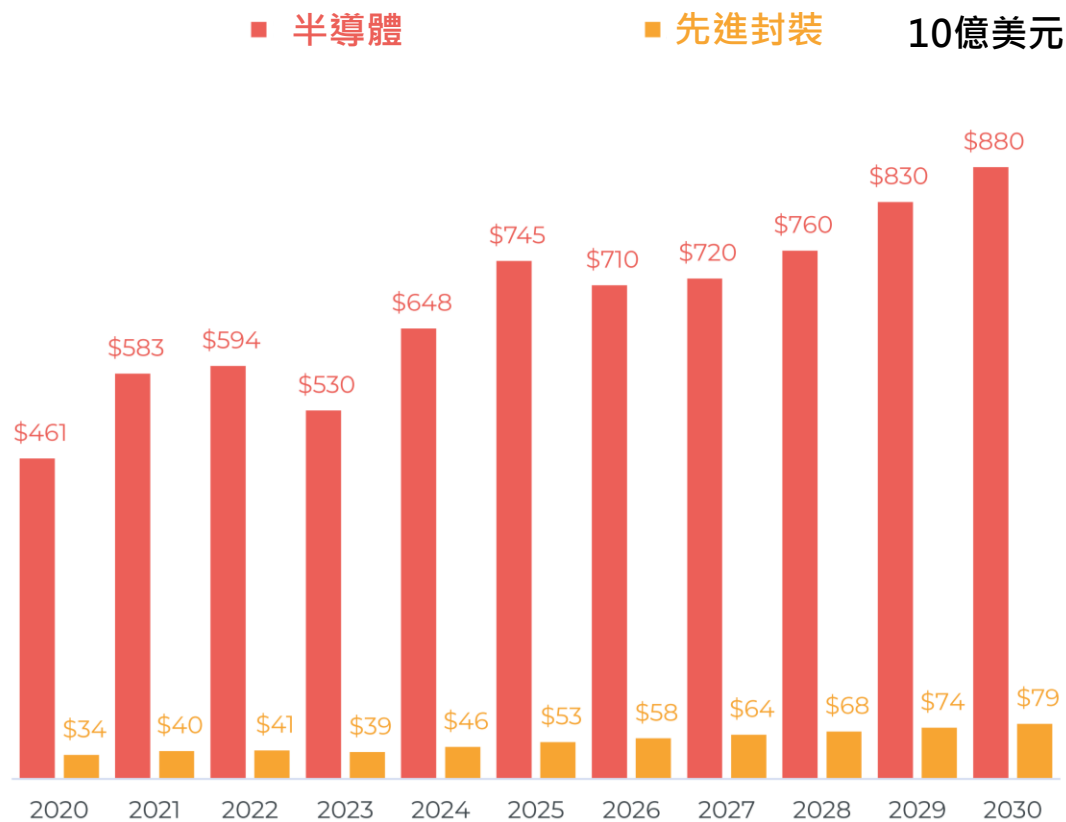
下世代半導體趨勢 – IC基板對於半導體產業成長的貢獻



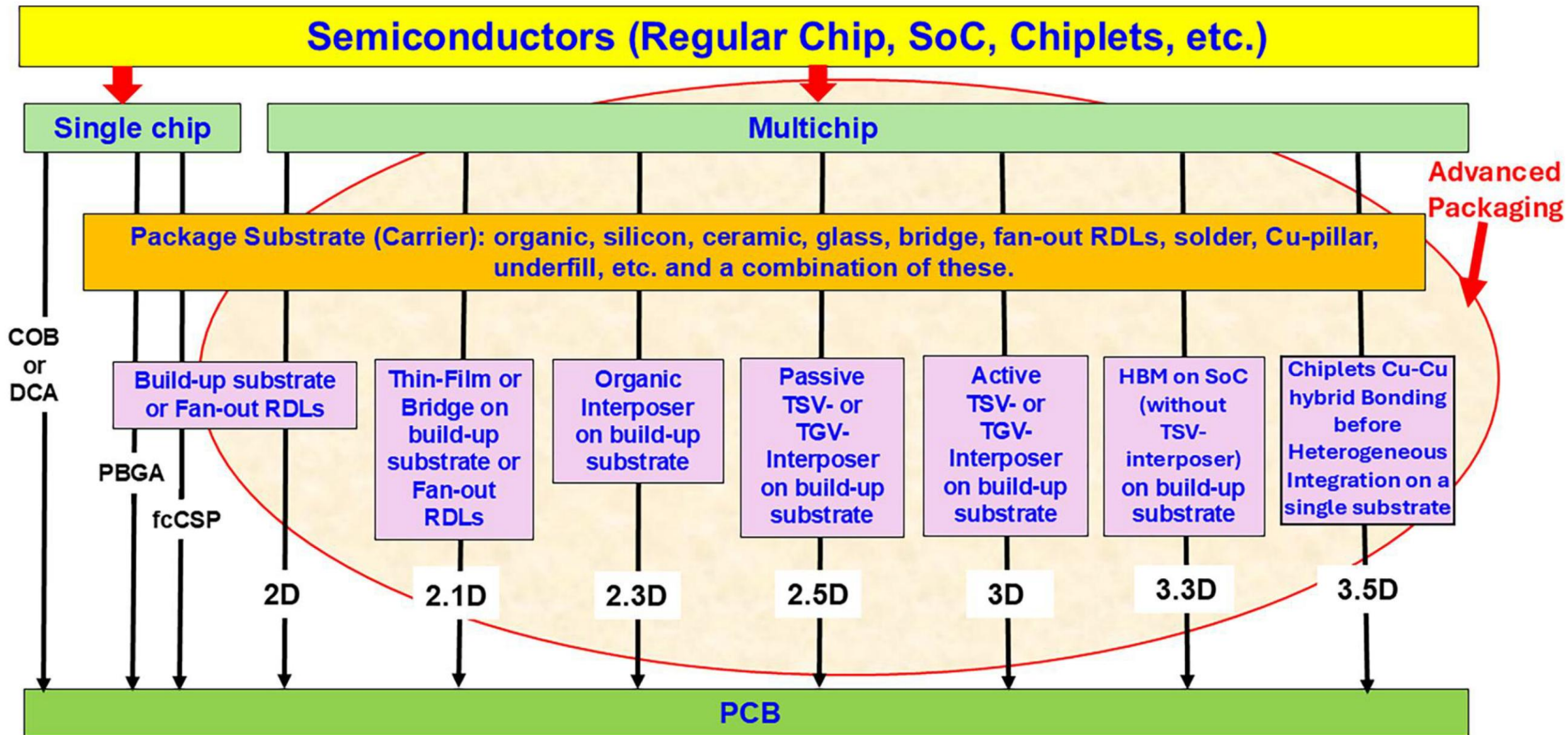
全球半導體趨勢 – 【先進封裝技術扮演引擎】的腳色

- 長期市場目標：2030年後，整體市場達到1兆美元的規模。
- 主要營收結構：邏輯元件（包含處理器）為營收主力，佔半導體總收入的40%至45%。
- 封裝技術的關鍵角色：封裝技術是支撐市場發展的重要支柱，主要分為兩大功能：
 - ① 傳統封裝：扮演市場基礎的「穩定器」。
 - ② 先進封裝：扮演推動市場擴張的「成長引擎」，其對整體市場成長的貢獻度正日益顯著。

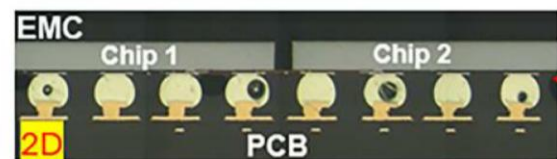
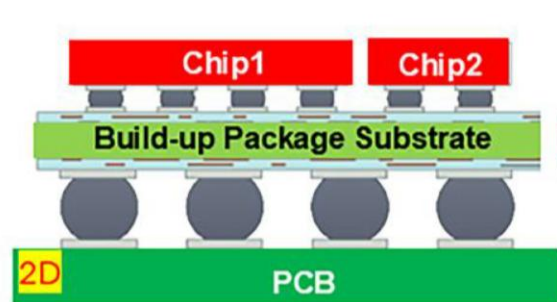
■ 從歷史上看，傳統封裝平均佔半導體產業總市場規模的7%到8%。這種穩定性源自於其成熟的供應鏈和大規模生產流程。先進封裝的出貨量和產能則有所不同，每年都會推出更多樣化的選擇，以滿足高階應用的需求。



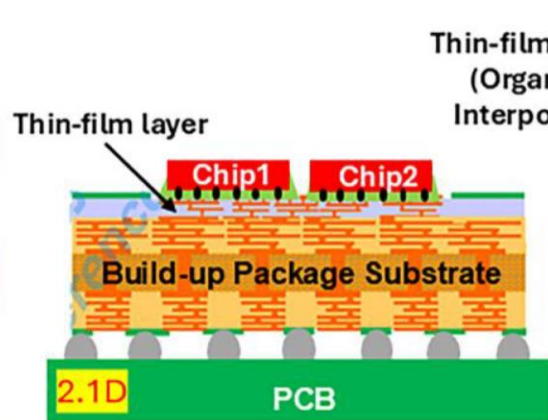
半導體先進封裝的分類圖



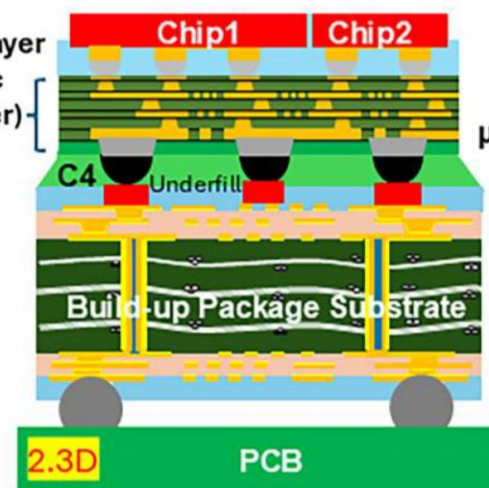
半導體先進封裝 – 重要名詞解釋



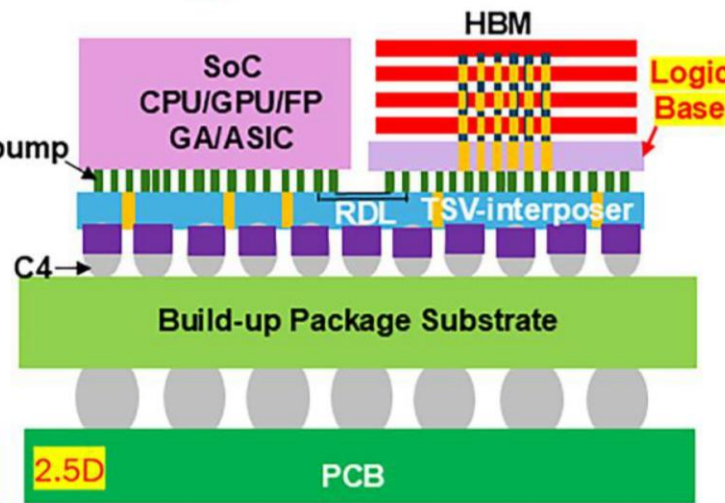
多個晶片直接連接到增層基板 (build-up substrate) 或扇外型重分佈層 (fan-out RDLs) 上



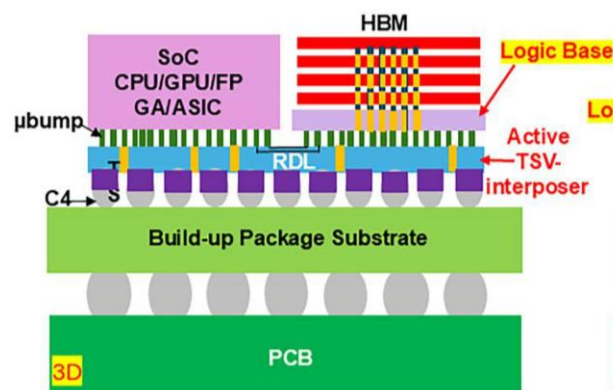
多個晶片連接到位於增層基板上的薄膜層或橋接器 (Bridge) 上，或者連接在具備 RDL 的扇外型 EMC 上。



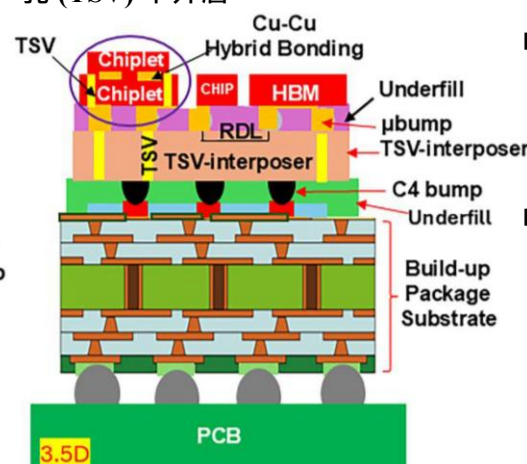
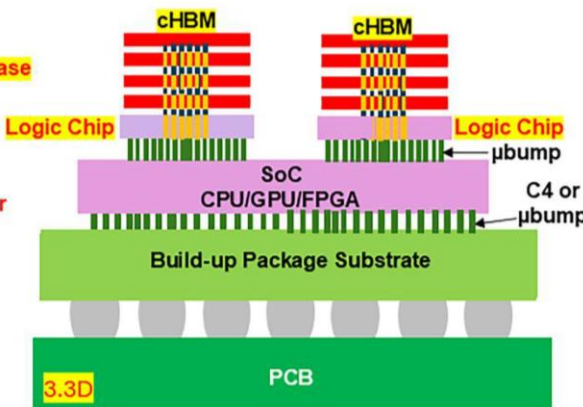
多個晶片連接到位於增層基板上的有機中介層 (organic interposer) 上。其動機是以具備細間距金屬線路的扇外型 RDL 載板來取代昂貴的矽穿孔 (TSV) 中介層。



多個晶片連接到具備被動矽穿孔 (TSV) 或玻璃穿孔 (TGV) 的中介層上，然後再安裝於增層基板上。例如台積電 (TSMC) 的 CoWoS-S，目前這是 AI 驅動之 HPC 最常採用的封裝方案。



多個晶片連接到主動的 TSV 或 TGV 中介層上，隨後再安裝於增層基板上。



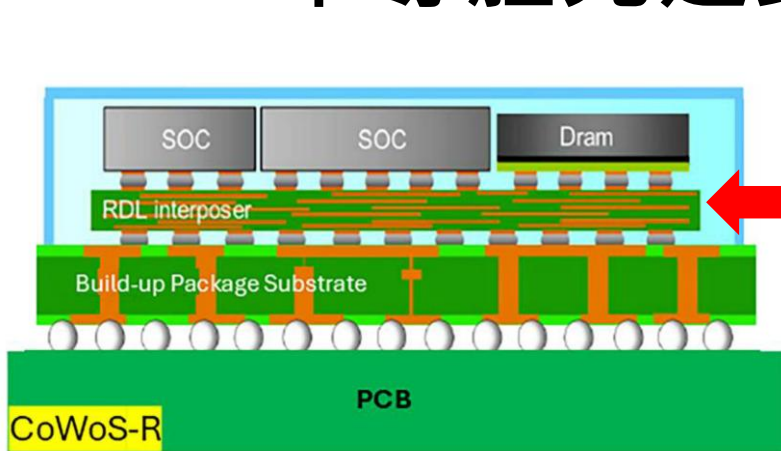
■ 3.3D 整合：為了避免 TSV 中介層面積過大導致良率低與成本高的問題，將 HBM 或客製化 HBM (cHBM) 直接堆疊在系統單晶片 (SoC) 的上方，然後直接安裝於增層基板上，完全不需要 TSV 或 TGV 中介層。

■ 3.5D 整合：在將所有元件異質整合到一個共同基板之前，先透過銅-銅 (Cu-Cu) 混合鍵合技術，將部分小晶片 (Chiplets) 互相結合。這可以縮小封裝尺寸並提供更好的效能。

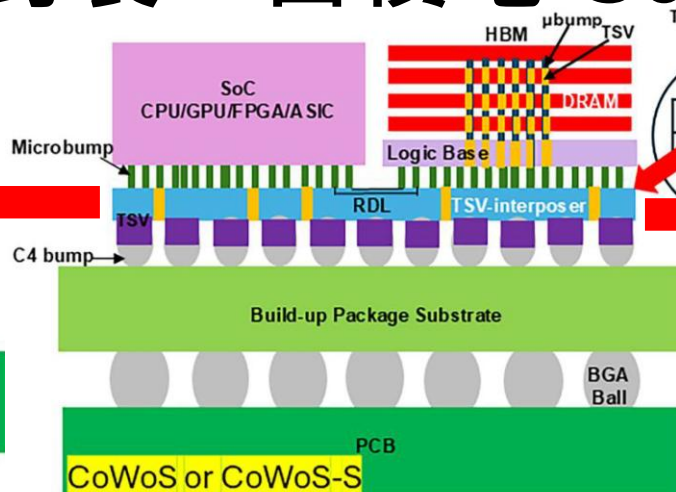
■ 這裡有一個定義比較奇怪：TGV到底算2.5D還是3D？

Ref. Lau, J. H. (2026). Current advances and outlook of advanced packaging. Journal of Electronic Packaging, 148(3), 031010.

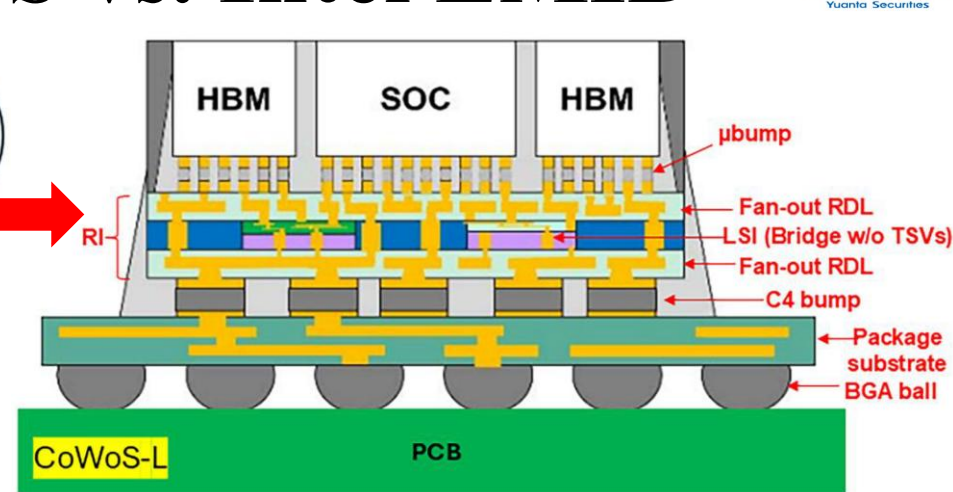
半導體先進封裝 – 台積電 CoWoS vs. Intel EMIB



CoWoS-R
(Chip on RDL Interposer)

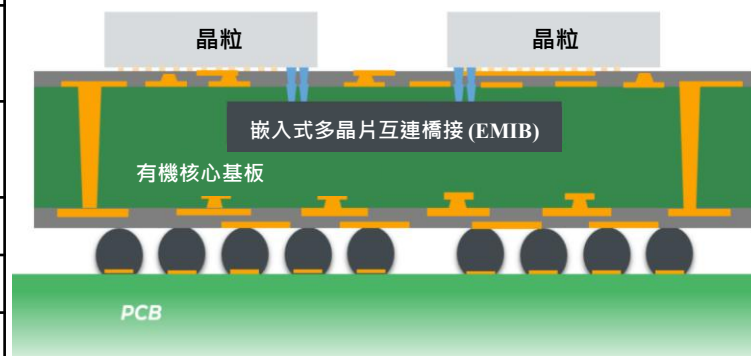


CoWoS-S
(Chip on Si Interposer)

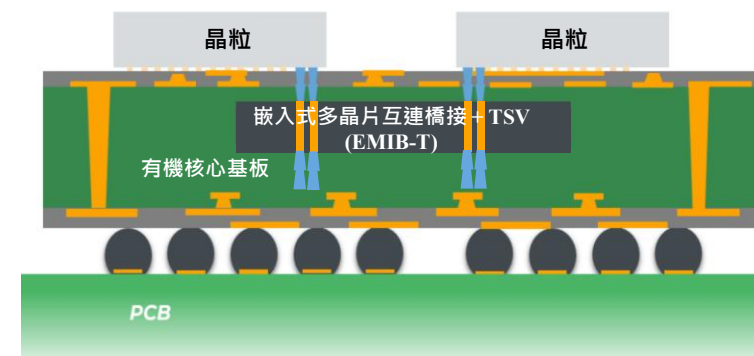


CoWoS-L
(Chip on Si Bridge Interposer /
Reconstituted Interposer)

比較	EMIB	CoWoS-L
開發商	Intel	TSMC
中介層型態	無，但有矽橋	有，有內嵌局部矽橋 (LSI)
面積擴展限制	靈活度高，幾乎不受光罩尺寸限制	可大幅突破單一矽光罩限制（達 5.5 倍以上）
TSV	不需要	需要
散熱	差	好
成本	低	高
產品	intel Data Center GPU、高階 FPGA	NVIDIA Blackwell Ultra 等頂級 AI 晶片



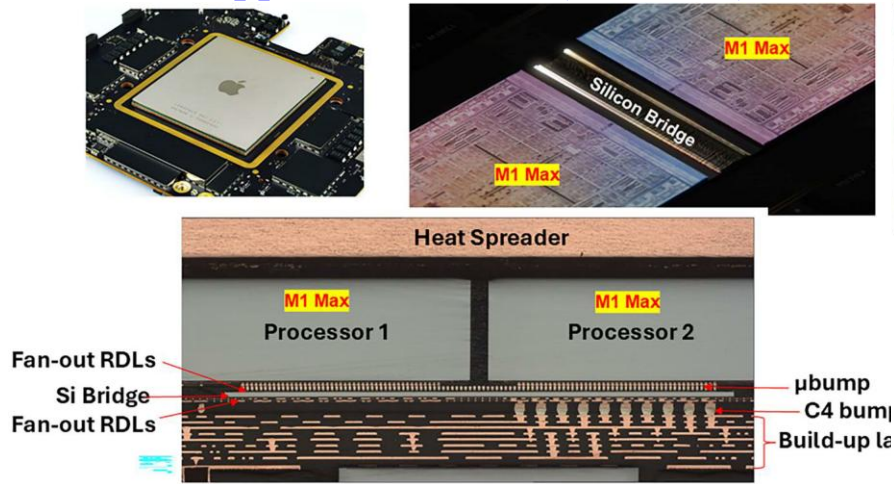
EMIB 嵌入式多晶片互連橋接
(Embedded Multi-die Interconnect Bridge)



EMIB-T 嵌入式多晶片互連橋接 + TSV
(Embedded Multi-die Interconnect Bridge TSV)

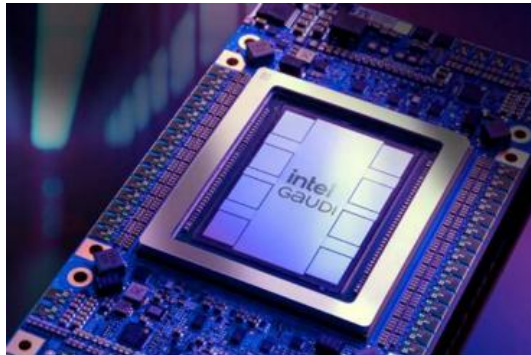
半導體先進封裝 – 實際產品應用

Apple UltraFusion (M1 Ultra)



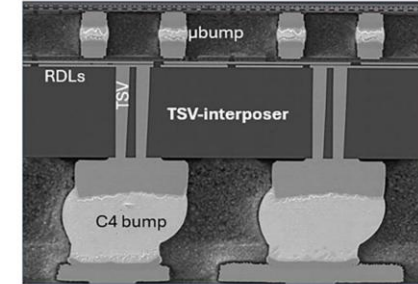
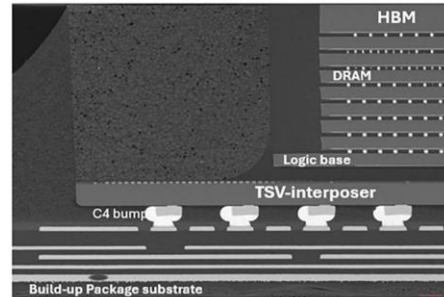
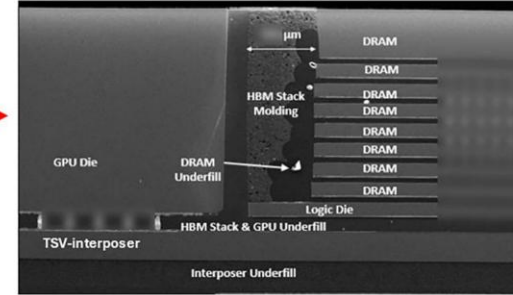
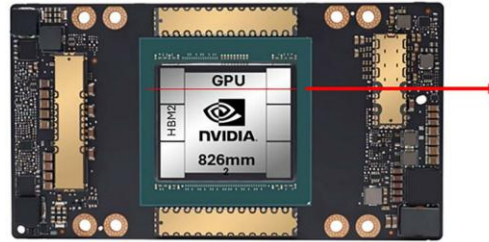
CoWoS-L

Intel Gaudi® 3 accelerators platform



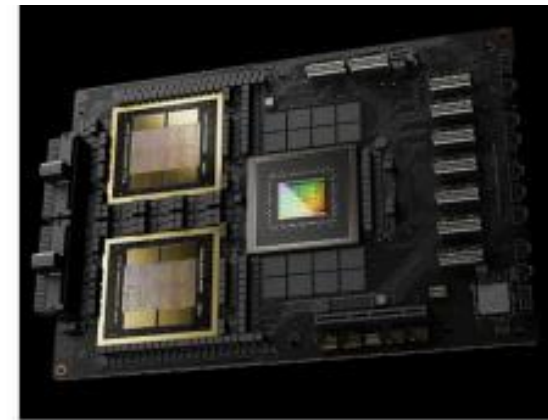
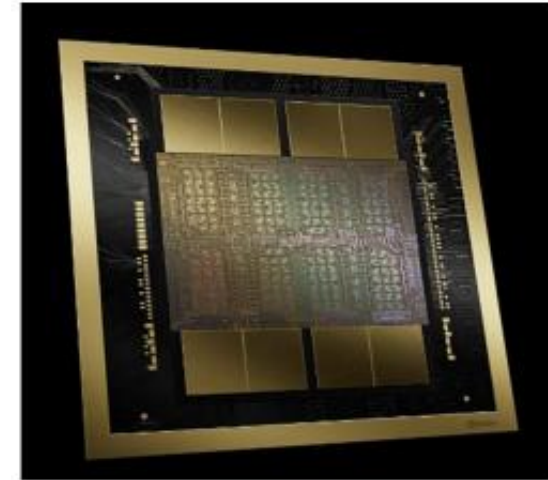
EMIB

NVIDIA-H100 Tensor Core GPU



CoWoS-S

NVIDIA-GB200 Grace Blackwell Superchip

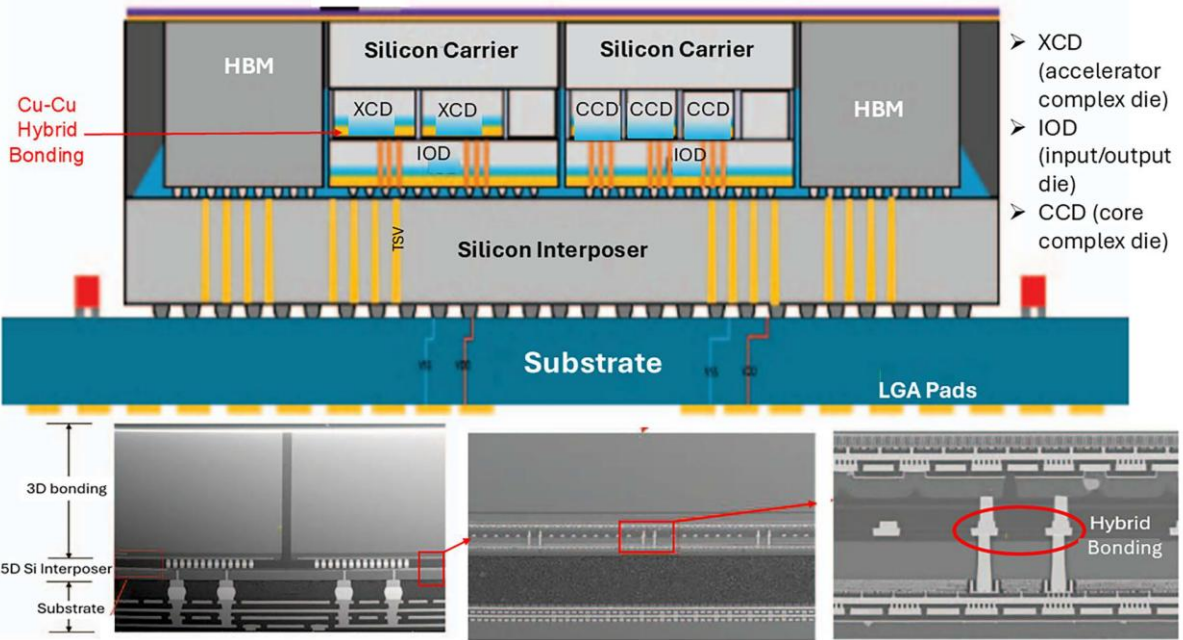
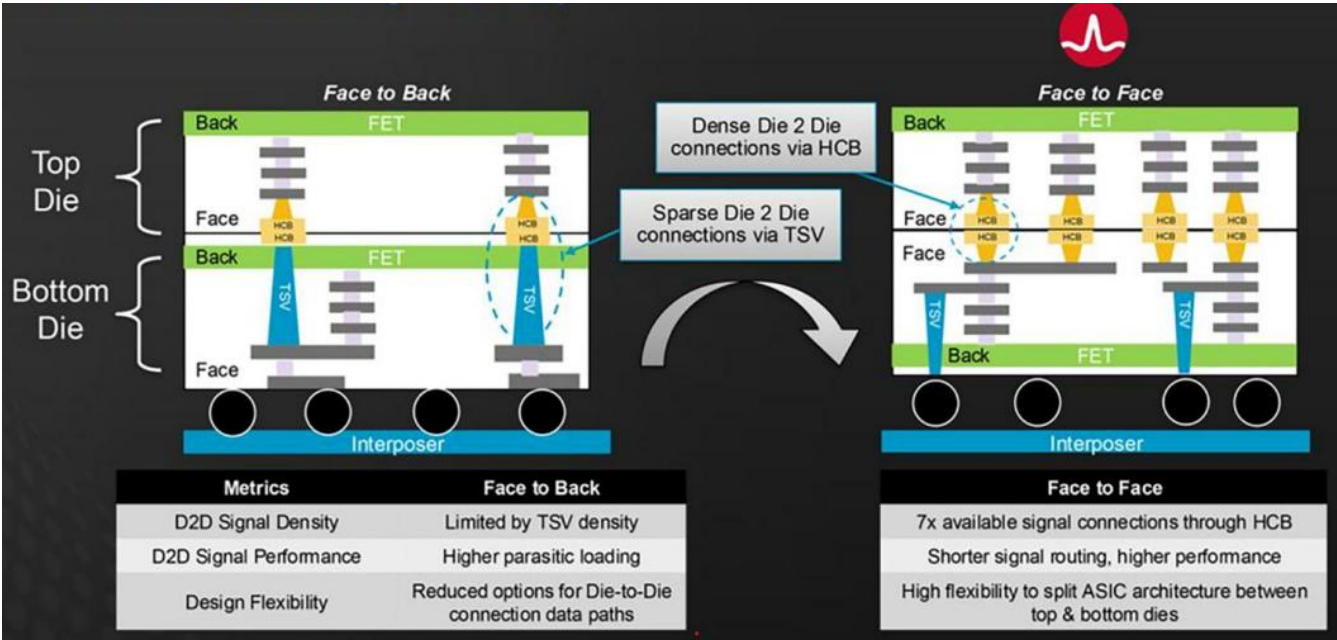


CoWoS-S

Ref. Lau, J. H. (2026). Current advances and outlook of advanced packaging. Journal of Electronic Packaging, 148(3), 031010.

Broadcom 3.5D eXtreme Dimension System in Package (3.5D XDSiP)

AMD Instinct™ MI300



CoWoS-L (3.5 D)

CoWoS-S (3.5 D)

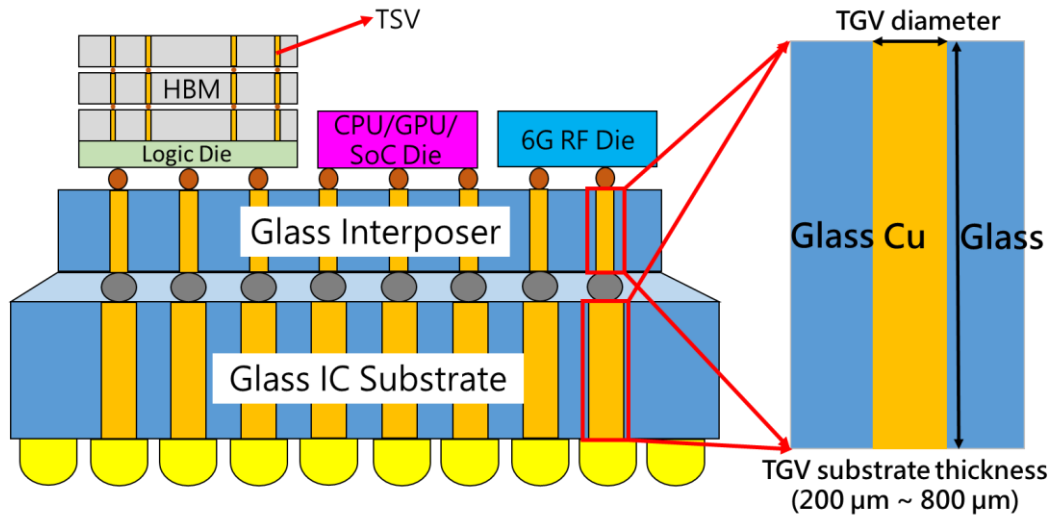
特性	F2F (Face-to-Face，正面對正面) 🍌	F2B (Face-to-Back，正面對背面) 🍌🍌
堆疊方式	兩顆晶片的【正面(金屬佈線層)】互相對齊並直接鍵合。	上層晶片的正面，鍵合在下層晶片的背面(矽基底)。
技術難度	相對較低，不強制要求下層晶片內部做高密度的 TSV。	較高，下層晶片必須製作大量的矽通孔 (TSV) 才能將訊號導至背面。
堆疊層數	限制為 2 層。因為正面對正面結合後，兩側外露的都是背面，難以再往上疊第三層。	可無限多層堆疊 (如 3D 記憶體或 HBM)，因為外露的背面隨時可以再焊接新晶片的正面。
對應產品	Broadcom 3.5D XDSiP	AMD Instinct™ MI300

Ref. Lau, J. H. (2026). Current advances and outlook of advanced packaging. Journal of Electronic Packaging, 148(3), 031010.

為何是玻璃？為何玻璃基板可應用在異質整合封裝技術？

3D systems (2.5D Interposer & Heterogeneous Integration)

- Small packages
- Ultra-high density interconnections
- Ultra-high frequency signal transmission
- Embedded thin film passive components
- Ultra-low resistance thermal interfaces



Conclusion

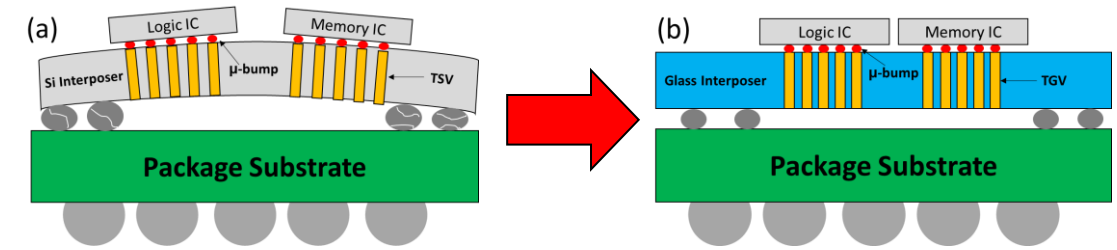
- Glass with optimizing CTE (3~9 ppm/C) can manage warp to achieve heterogeneous integration.
- Glass has a low df & dk properties which is suitable for high frequency RF applications.
- The RC time delay issue can be reduced by this integration platform.

Ref.

1. Georgia Tech., 3D systems Packaging Research Center.
2. IEEE Pan Pacific, 1-6 (2016).
3. Thermal Properties of Metals., 1st edition (ASM International, 2002).
4. Yiu-Hsiang Chang*, Wei-Yen Wang, et.al., (2023). All-Solution-Processed Metallization of High Aspect Ratio Through Glass Vias (HAR-TGVs) With High Adhesion Promoting Layer (APL). *IEEE IMPACT 2023 TW-0034*.

2.5D Interposer

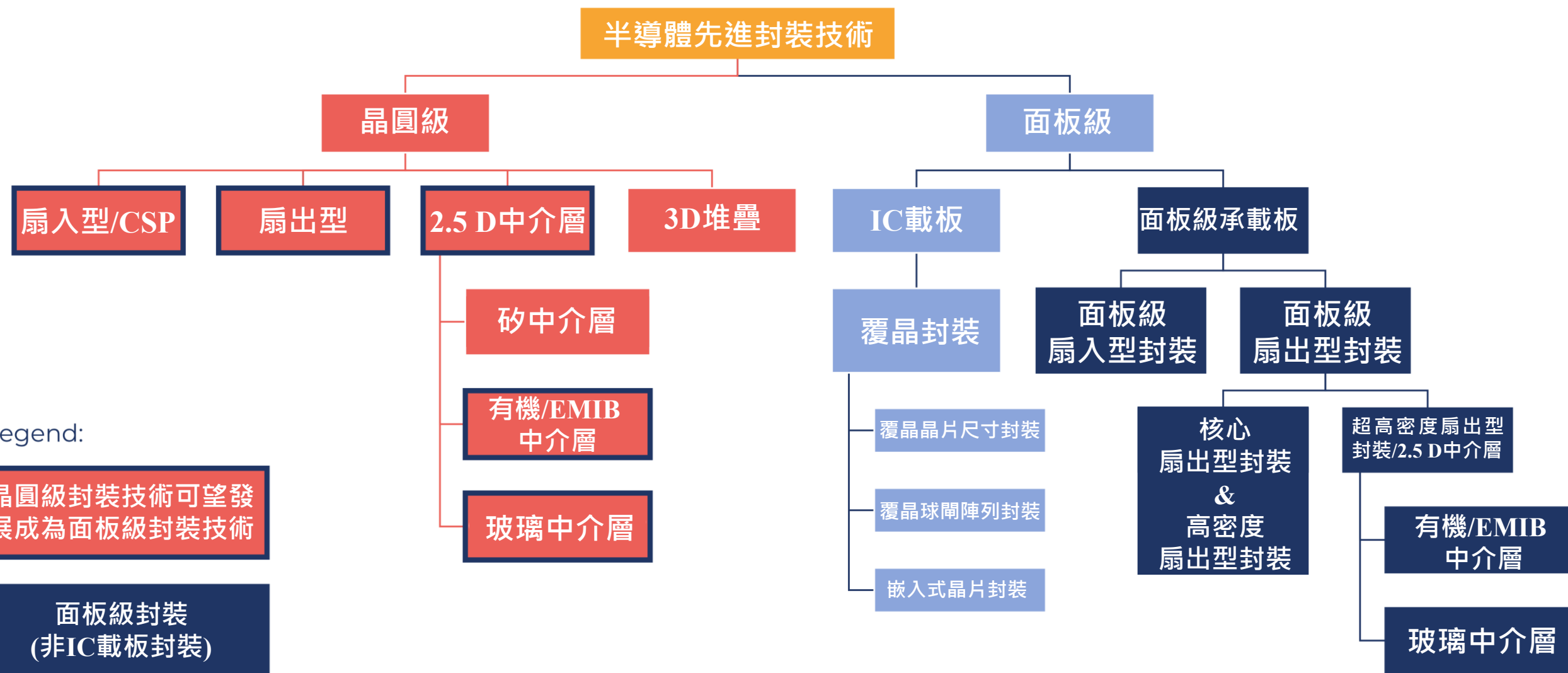
Question: Why Glass not Silicon



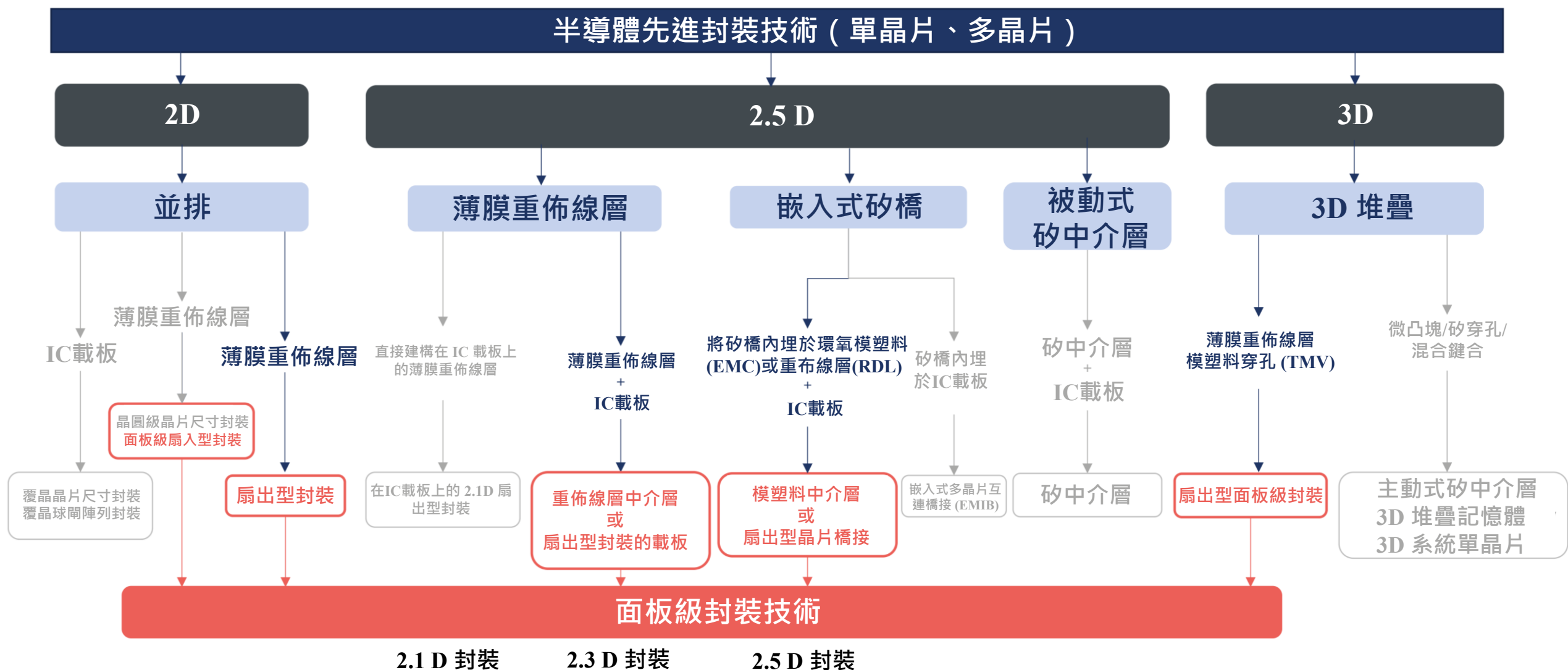
CTE Mismatch cause reliability issue after stacking

Materials	CTE (ppm/°C)	Materials	CTE (ppm/°C)
Pure Cu	16.7	Si ₃ N ₄	3.2
Pure Ni	13	Epoxy	55
Ni-P	14	Fused Silica	0.55
E-glass	54	Pure W	5.7-8.3
Glass	3-9	Pure Ti	8.4-8.6
Composite Substrate	25-35	Pure Al	6-7
Pure Ag	19	Pure Au	14
Si	2.6	Pure Ta	8.5

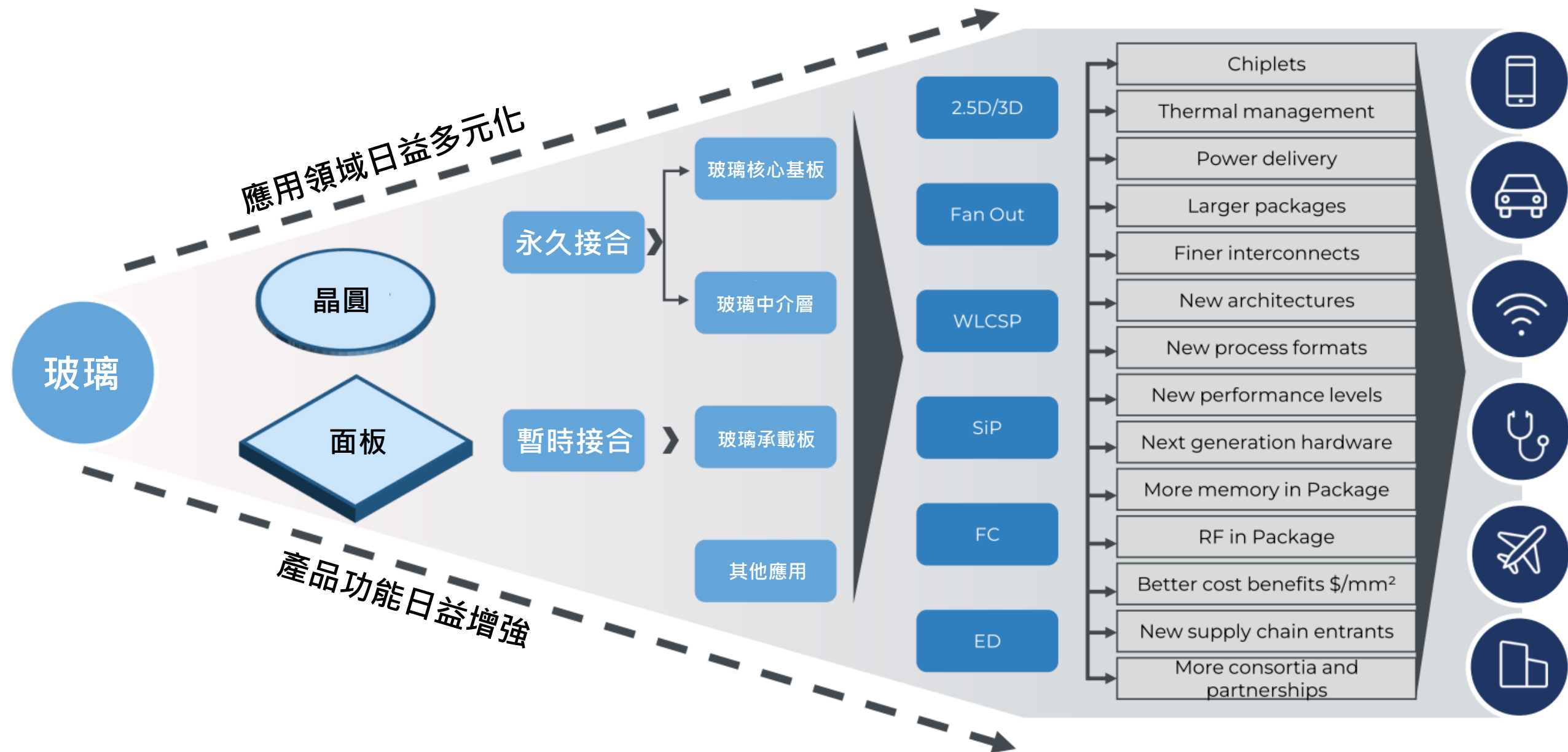
全球半導體封裝市場 – 晶圓級 vs. 面板級



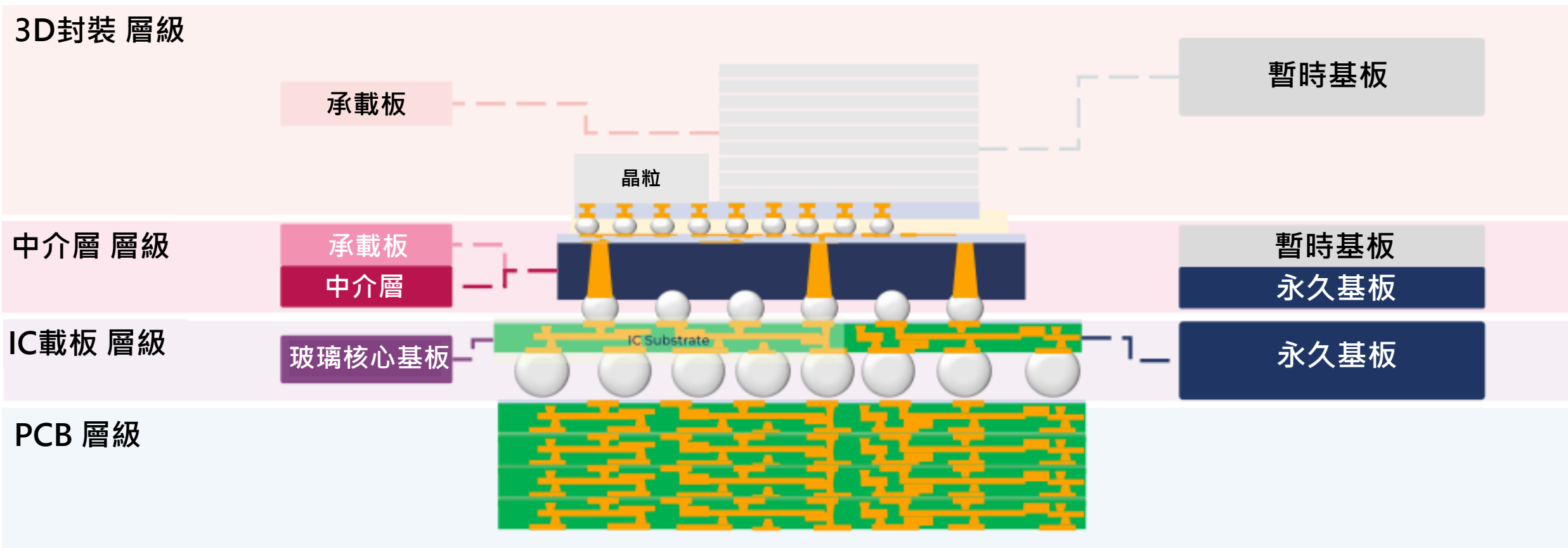
面板級半導體先進封裝發展路線



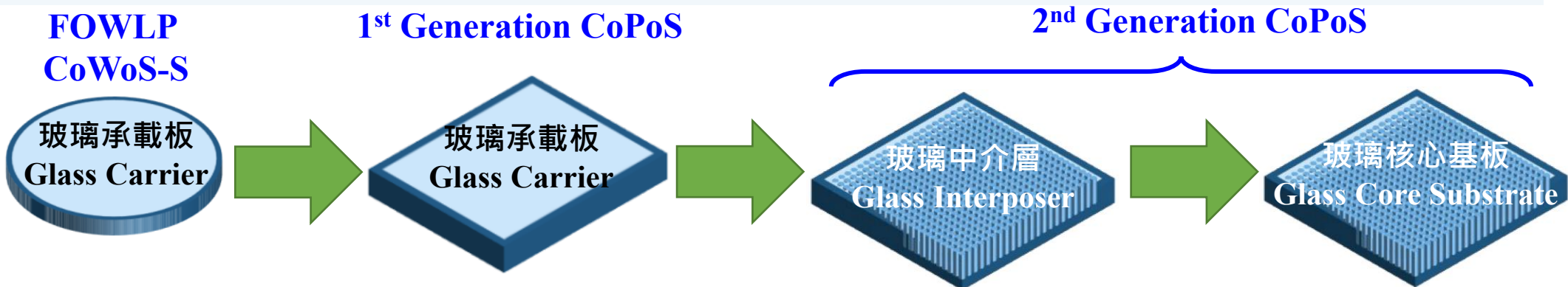
玻璃在半導體先進封裝的應用



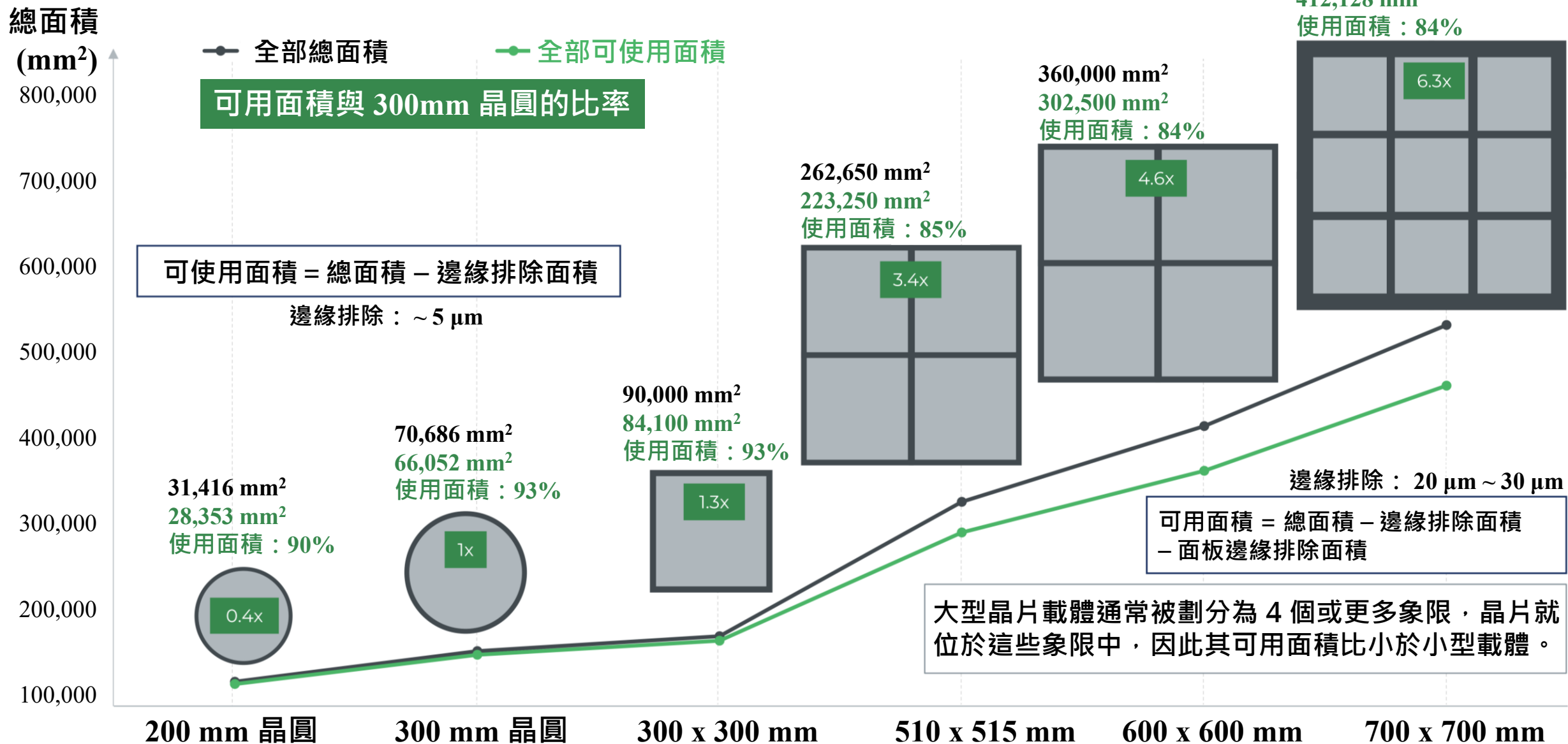
玻璃基板在不同封裝層級的應用



玻璃基板應用情境
與預測發展路線



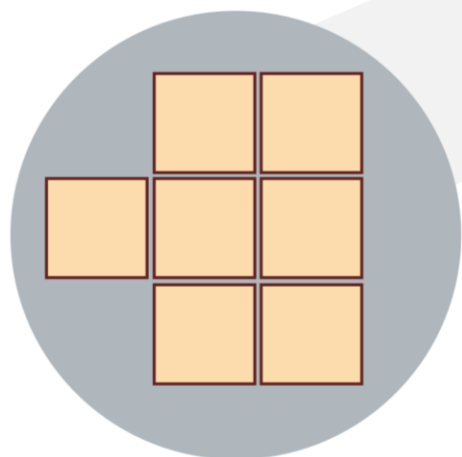
面板級封裝技術應用驅動原因



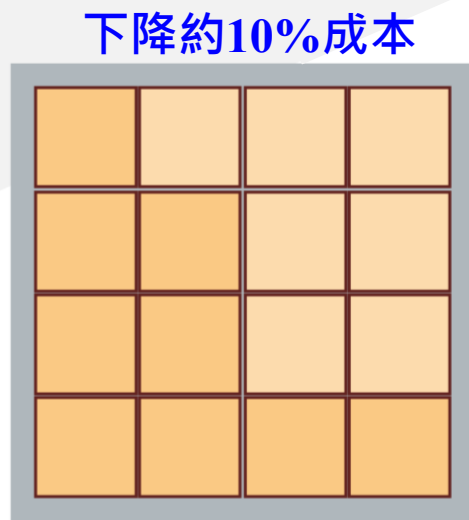
晶圓級封裝(WLP)與面板級封裝(PLP)的比較

以Nvidia 系列最新的晶片設計尺寸為 $50 \times 54 \text{ mm}^2$ ，其尺寸具有約 5.5 倍十字線尺寸的中介層($5.5 \times 830 \text{ mm}^2 = 4565 \text{ mm}^2$)。下一代晶片尺寸 $120 \times 150 \text{ mm}^2$ ，12吋晶圓只能放1片，所以面板級封裝技術勢在必行。

- 面板級封裝可以將載板面積效率提高到 81%，而 WLP 只能提高到 45%。
- 封裝尺寸增大的趨勢推動業界從矽過渡到有機中介層，並重新考慮晶圓級封裝範式，有可能採用更大的載體平台，如面板級封裝。

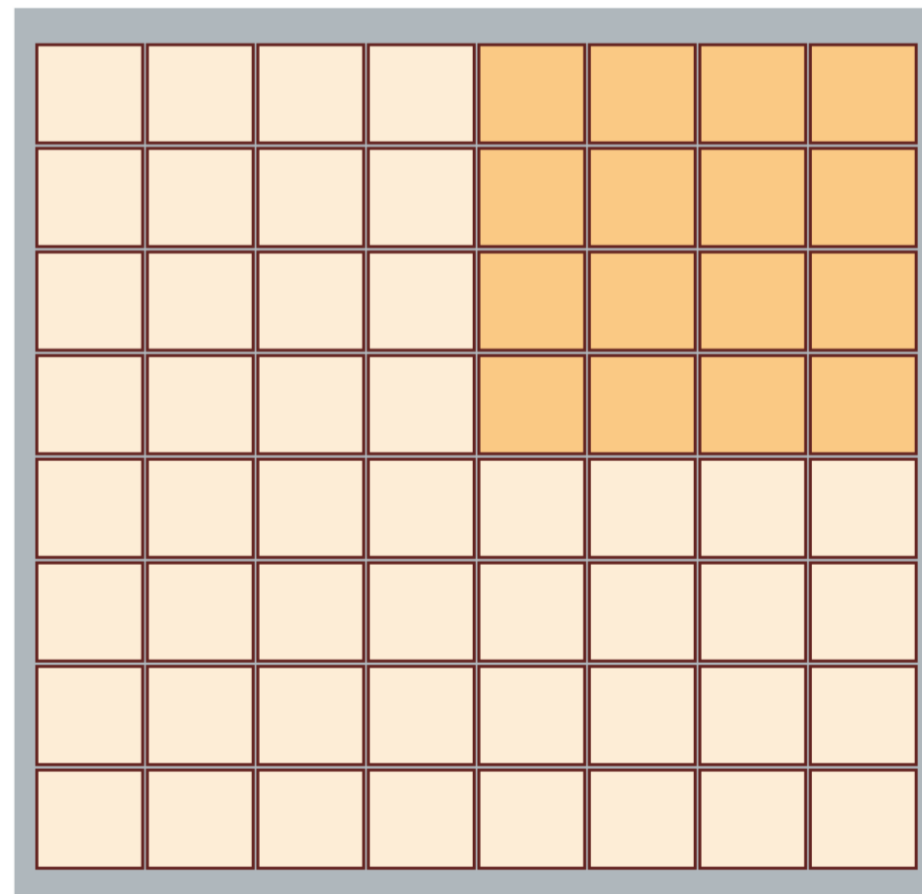


- 300mm 晶圓
- 7 個 中介層
- 面積效率 ~45%



- 300 x 300 mm² 面板
- 16 個 中介層
- 面積效率 ~81%

下降約20%成本

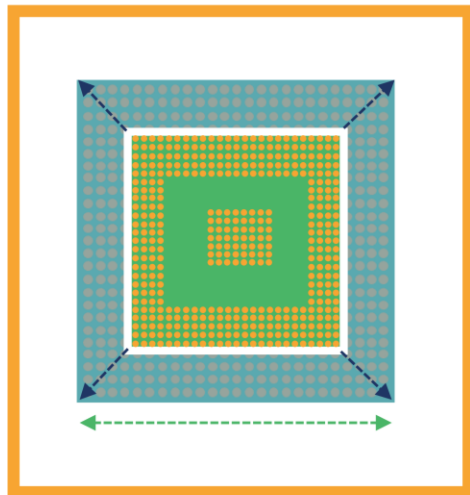


- 600 x 600 mm² 面板
- 64 個 中介層
- 面積效率 ~81%

玻璃基板帶來的潛在顛覆性變革

儘管Absolics的投資早於此，但大多數現有GCS供應鏈參與者直到2023年9月才開始認真考慮採用玻璃芯基板。大多數專利可以追溯到2010年至2020年期間，而當前十年標誌著從試點生產過渡到下一個十年全面商業化的關鍵時期。一旦GCS滿足所有高產量製造（HVM）標準，先進封裝價值鏈以及高端性能產品和硬體領域將迎來新的變革。

新的系統架構



玻璃核心基板將為計算密集型硬體、更大封裝尺寸和更高密度的系統架構制定新的設計規則。玻璃核心基板將通訊功能整合到封裝內部，從而縮小系統尺寸並降低延遲和功耗。

新進入者和合作夥伴關係



玻璃核心基板開始形成，改變了 IC 基板產業的格局，新的參與者擁有與玻璃相關的專業知識，並且建立了超越 OSAT 和 IC 基板參與者之間傳統供應關係的新合作夥伴關係。

新的互連技術水平



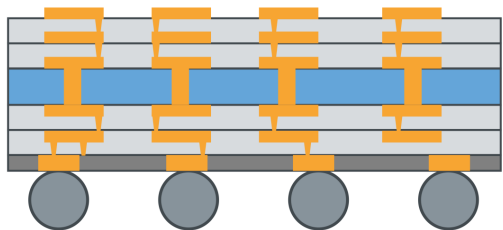
玻璃核心基板將會為未來的 I/O 和電源傳輸解決方案提供了可能。透過玻璃整合的 224 Gbps 以上串列鏈路以及晶片間光鏈路，有望繞過目前的互連瓶頸。

玻璃基板帶來的潛在顛覆性變革

技術挑戰與供應鏈策略：全球供應鏈服務成為主流並成為新舊企業獲利來源的主要障礙

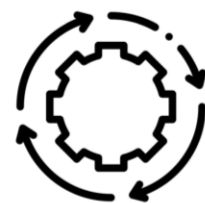
■ 玻璃核心基板似乎透過積體電路基板為先進封裝注入了新的活力，不僅提供了新的功能，還繞過了技術和供應鏈壁壘。然而，要確保玻璃核心基板能夠長期成功應用和商業化，並最終成為高效能或更高效能運算的標準或同等定義，仍需考慮許多因素。

■ **玻璃核心基板被視為戰略投資領域**。其在性能和整合方面的回報可能對積體電路基板產生顛覆性影響，並為進入玻璃中介層領域提供便捷的途徑。然而，**在未來3-5年的過渡期內，周密的規劃和協作是順利完成這個過程的關鍵。**



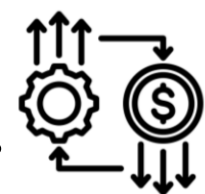
時間表和準備情況

儘管存在差距，且玻璃核心基板具有成為主流的潛力，但目前尚未成為主流。大規模應用預計將在2027年至2030年左右開始成長。從設備、製程到材料，玻璃核心基板供應鏈需要協調，並為全球玻璃核心基板路線圖做好準備。同時，此路線圖也需要與半導體價值鏈以及OSAT、Fabless、IDM和終端客戶等參與者保持一致，以確保路線圖的協調一致，以避免玻璃核心基板的失敗。



夥伴關係和生態鏈

考慮到流程的複雜性、所需的資本支出以及最終市場需求，任何單一企業都很難獨自進入這個新興價值鏈。為了加速全球氣候智慧（玻璃核心基板）的普及應用，各方已簽署了多項意義重大的合作協議，首個玻璃核心基板的聯盟也已成立。除了潛在的許可授權外，這些供應鏈動態也提升了玻璃核心基板價值鏈的商業化準備。



成本與供應

封裝產業，尤其是積體電路基板產業，本質上都是對成本高度敏感、利潤空間狹窄、注重產量和高良率的產業。透過採用面板式封裝，玻璃核心基板有望在規模化生產中實現成本優勢。初期成本肯定會很高，但平均售價的下降趨勢應該會在技術成熟後開始顯現。首批基於玻璃核心基板的封裝產品可能會溢價，但人工智慧和高效能運算（HPC）領域將會消化這部分成本。



掌握 TGV 和面板級 + 其他流程步驟

對於任何進入玻璃核心基板製造領域的企業而言，高產量製造（HVM）的可生產性和高良率是首要目標，需要掌握兩個主要方面：TGV加工和面板級製造。這對科技和投資雙方都是一項挑戰。目前的努力已經克服了許多難題，但仍有一些難題需要解決，例如測試和玻璃處理，以確保產品的高可靠性。

玻璃基板的現在與未來

過去與現在

下世代

玻璃承載板



適用於 150 至 300 mm晶圓尺寸，厚度為 0.8 至 2.2 mm，TTV $\leq$ 1 ~ 2 mm，翹曲限制為 $\leq$ 50 至 80 μ m，玻璃成分選擇範圍廣泛，從熔融石英/硼矽酸鹽/鋁矽酸鹽，可匹配 248 至 1064 nm波長，可重複使用 5 次~ 15 次。

面板尺寸為 510×515 或 600×600 mm，厚度為 0.8–2 mm，面板翹曲度限制在 $\leq$ 30–50 mm，採用多點式卡盤。DLT/DDC 覆蓋層厚度約為 $\leq$ 1–1.2 μ m，採用強度更高、重量更輕的鋁矽酸鹽玻璃組成(aluminosilicate variants of glass compositions)。

玻璃核心基板



新興的玻璃核心基板和樣品已展現出2/2 μ m的線寬/線距，甚至更小 (1 μ m)。 TGV採用不同類型的雷射進行鑽孔，並結合選擇性或濕式蝕刻。增層數從10層起，孔洞尺寸從80 μ m ~ 130 μ m不等。

已完成試生產線建設，並正在為 1/1–1.5/1.5 μ m 線寬/線距製程建立試生產線，產品尺寸超過 150 x 180 mm，可實現四分之一面板尺寸。嵌入式電源層和 BSPDN，以及標配的雙面冷卻，是實現 CPO 功能的關鍵特性。

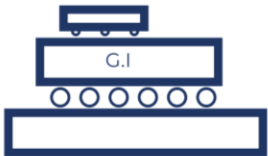
玻璃中介層



目前展示的玻璃中介層大多均為被動式中介層。它們能夠適應晶圓製程和尺寸，也適用於面板規模，因此具有良好的應用前景。

更成熟的被動玻璃中介層和新興的主動玻璃中介層將在人工智慧/高效能運算和開關等面板應用中進行選擇性替代，包括BSPDN和HBM密集型組件。主動中介層將成為主流的射頻封裝瓦片、D波段陣列、CPO適配器/短基板波導和 SIW/ESIW。

其他應用



新興應用包括熱邏輯晶片和光子晶片之間的熱隔離橋、熔融石英光纖橋(fused-silica optical bridge)以及用於不同應用的嵌入式晶片堆疊。

CPO/NIC/交換器中的標準模組、整合到封裝邊緣的短波導、汽車/邊緣AI應用、協同設計套件 (熱+光)

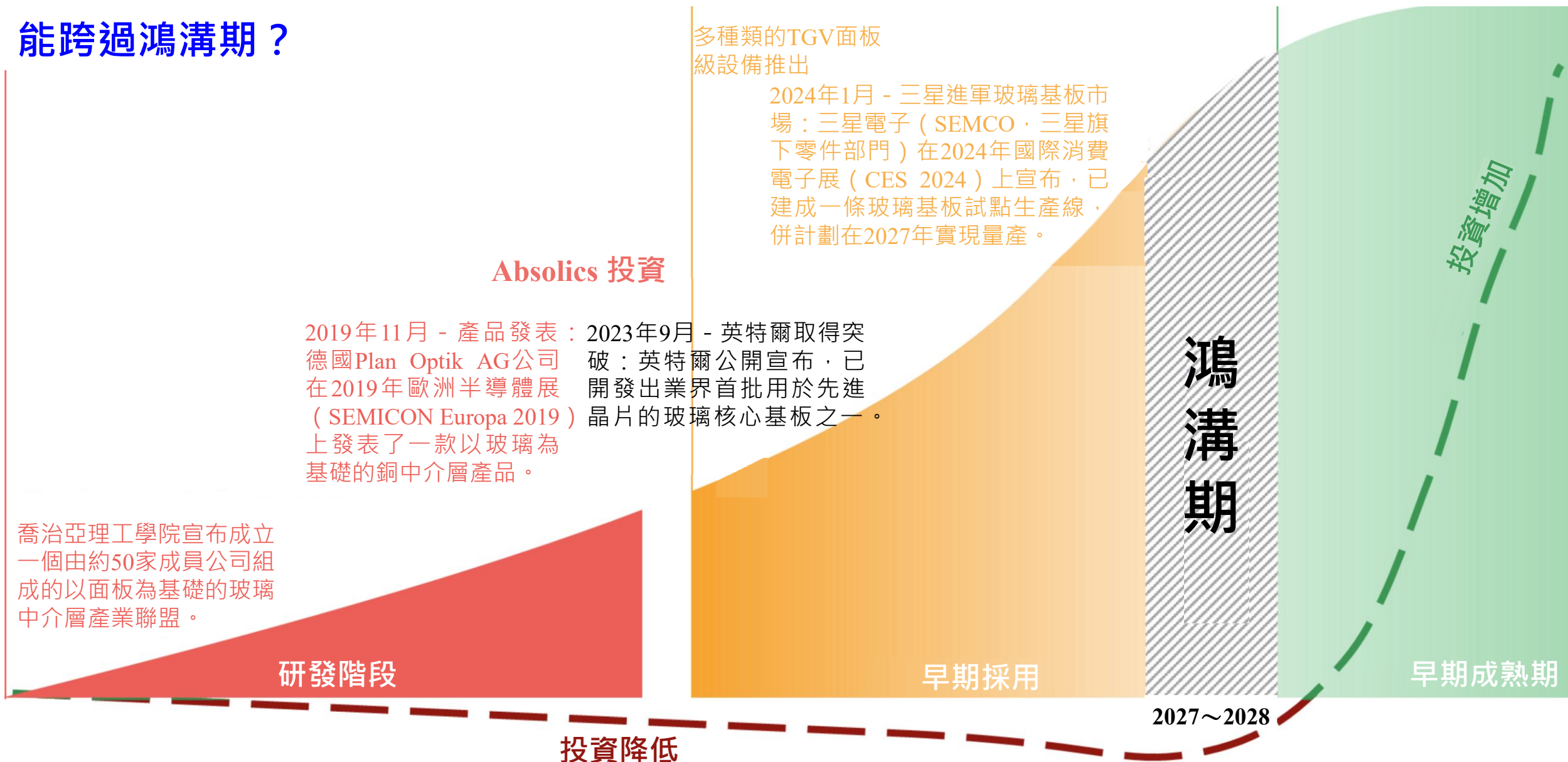
2026年
以前

現有玻璃基板的應用
和角色的成熟度

2030年
之後

玻璃基板的發展演變

能跨過鴻溝期？



下一代半導體先進封裝技術 - 玻璃面板技術發展

玻璃面板

玻璃晶圓 承載板



為薄晶圓加工（背面、TSV 顯露、混合鍵合製備）提供臨時支撐，具有低應力和貫穿載流子對準、低 CTE、高平整度、脫鍵處的光學透明性、增強的邊緣抗裂性，並在可重複使用性方面取得了進步。

玻璃面板 晶承載板



臨時用途，用於重組面板和大型封裝的面板式處理，並具備模具位移控制功能。剛性強、翹曲度低的板材與面板模具相匹配，並以光學路徑對準。

玻璃核心 基板



永久性玻璃核心基板取代有機IC載板，可實現低至 $1/1\ \mu\text{m}$ 的精細 RDL、高密度 P/G 垂直佈線、低損耗佈線和更佳的平面度。其 CTE 可根據成分（硼矽酸鹽/鋁矽酸鹽）進行定制，同時還具有低介電常數、對光學特徵的透明性以及大面積面板的經濟性。此外，它還具有嵌入 IC 基板和 CPO 的潛力。

玻璃 中介層



與領先解決方案相比，它具有更高的性價比，並採用高I/O重分配層和/或功能性IC基板，整合了射頻被動元件/天線和光路。此外，它還具有低損耗、嚴格的阻抗控制、面板級尺寸以及與射頻結構（SIW/ESIW）和光學元件（橋接器/波導）的兼容性等特性，這些特性提高了其應用的可能性。

玻璃的特性、 功能和作用

技術實例

此技術已應用於HBM製造流程和HBM 4混合鍵合製程中，與TCB技術展開激烈競爭。玻璃的透明度更適合雷射脫鍵以及日益增加的HBM堆疊層數。

玻璃面板載體用於FOPLP製程，並且可以轉移到其他製程以提高產量和經濟效益。

試樣品和專利已經展示。許多廠商都展示了以英特爾、Absolics、AMD、三星、JNTC等公司玻璃核心基板技術為基礎的路線圖。

喬治亞理工學院是玻璃中介層的研發中心。其他廠商，例如三星，也專注於玻璃中介層的研發，未來從事玻璃核心基板研發的廠商可以輕鬆轉向玻璃中介層。

(Chip-on-Panel-on-Substrate, CoPoS)

1st Generation

玻璃在先進封裝技術中的缺點

發展進程

玻璃承載板 (Glass Carrier)

玻璃承載片雖然具有高剛性、耐化學腐蝕性和透明性，但也存在一些缺點：

- 脆性和操作風險：玻璃易碎，如果操作不當可能會破碎。受力的玻璃載片可能會開裂或斷裂，這不僅會損壞附著的晶圓，還可能導致玻璃碎片污染設備。
- 設備相容性（透明度問題）：玻璃的透明性雖然有利於光學元件的分離，但可能會干擾自動化處理系統。許多晶圓處理工具使用光學感測器或真空對準技術，這些技術假定晶圓是不透明的；透明的玻璃載片會為常用的工業工具帶來難以處理和難以安全操作的問題。

玻璃中介層 (Glass Interposer)

玻璃具有許多優勢，例如可調的熱膨脹係數(接近矽)、低介電損耗以及可用於大尺寸面板。然而，玻璃中介層的缺點包括：

- 導熱係數低：與矽相比，玻璃的導熱性能較差。典型玻璃的導熱係數約為 $1 \text{ W/m}\cdot\text{K}$ ，而矽的導熱係數約為 $130 \text{ W/m}\cdot\text{K}$ 。因此，安裝在玻璃中介層上的晶片無法有效地將熱量散發到中介層中，這給散熱帶來了挑戰。
- **生態係不成熟且生產規模化**：玻璃中介層技術仍在發展與改善。目前缺乏成熟的大規模生產能力，玻璃中介層的供應鏈也不成熟。

玻璃核心基板 (Glass Core Substrate)

主要廠商都在投資玻璃核心基板的研發。然而，玻璃核心基板仍存在一些顯著的缺點與挑戰：

- 大尺寸玻璃面板的處理：傳統的積體電路基板製造在具有一定柔韌性且不易碎裂的有機面板上，而**大尺寸玻璃面板則笨重且易碎**。玻璃的脆性為基板製造廠的搬運和加工帶來了難題。
- 檢測和良率控制：玻璃基板透明且通常具有高反射率，這使得自動化光學檢測更具挑戰性。**檢測玻璃中的缺陷（例如微小裂縫或通孔中的空隙）需要專門的視覺系統**，因為傳統的光學檢測方法可能會遺漏這些缺陷。

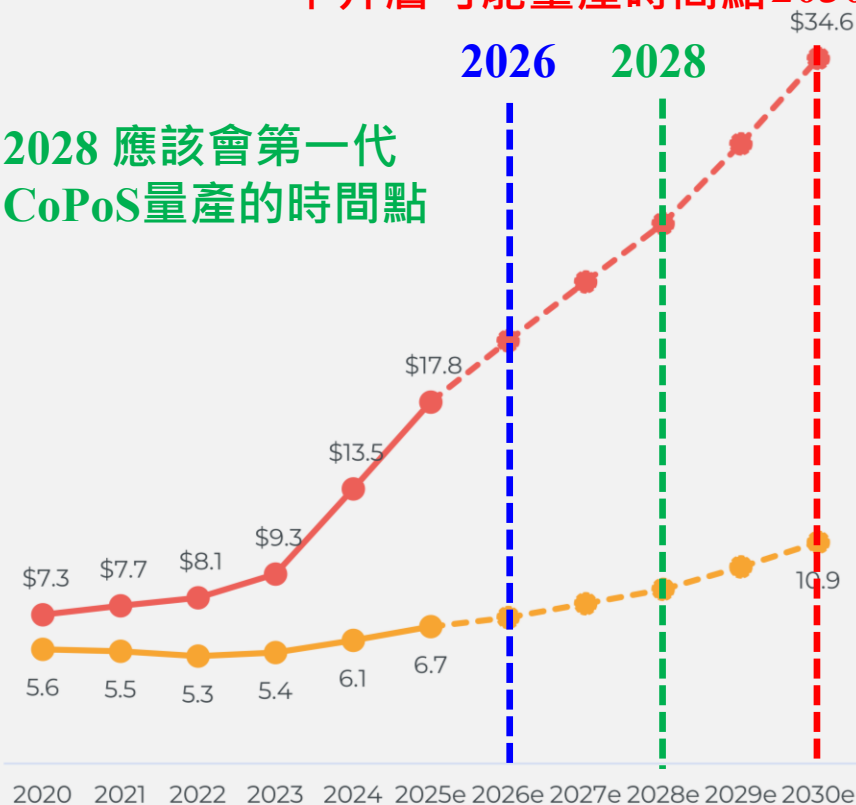
玻璃中介層的市場趨勢及驅動因素概要

2.5/3D 2020 ~ 2030市場預測

—●— 2.5/3D 收益(\$B美金) —●— 2.5/3D 單元收益(\$B美金)

中介層可能量產時間點2030

2028 應該會第一代
CoPoS量產的時間點



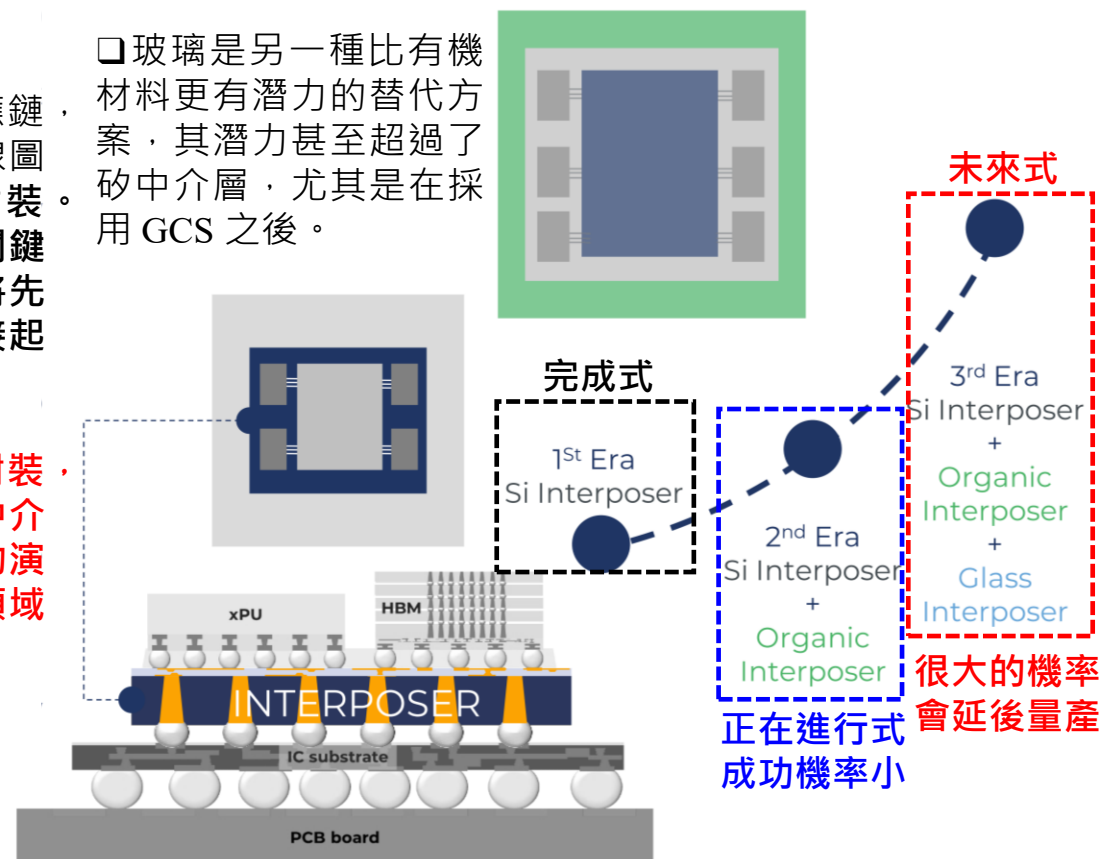
□對人工智慧引擎和加速器的需求已經顛覆了半導體供應鏈的多個環節，包括後端和先進封裝產業。在後者，2.5D/3D封裝的成長潛力將主導2030年的發展前景。

□人工智慧不僅顛覆了供應鏈，也大大推動了先進封裝路線圖的發展，尤其是2.5D/3D封裝。中介層在2.5D封裝中扮演關鍵角色，它作為中間平台，將先進晶片與積體電路基板連接起來。

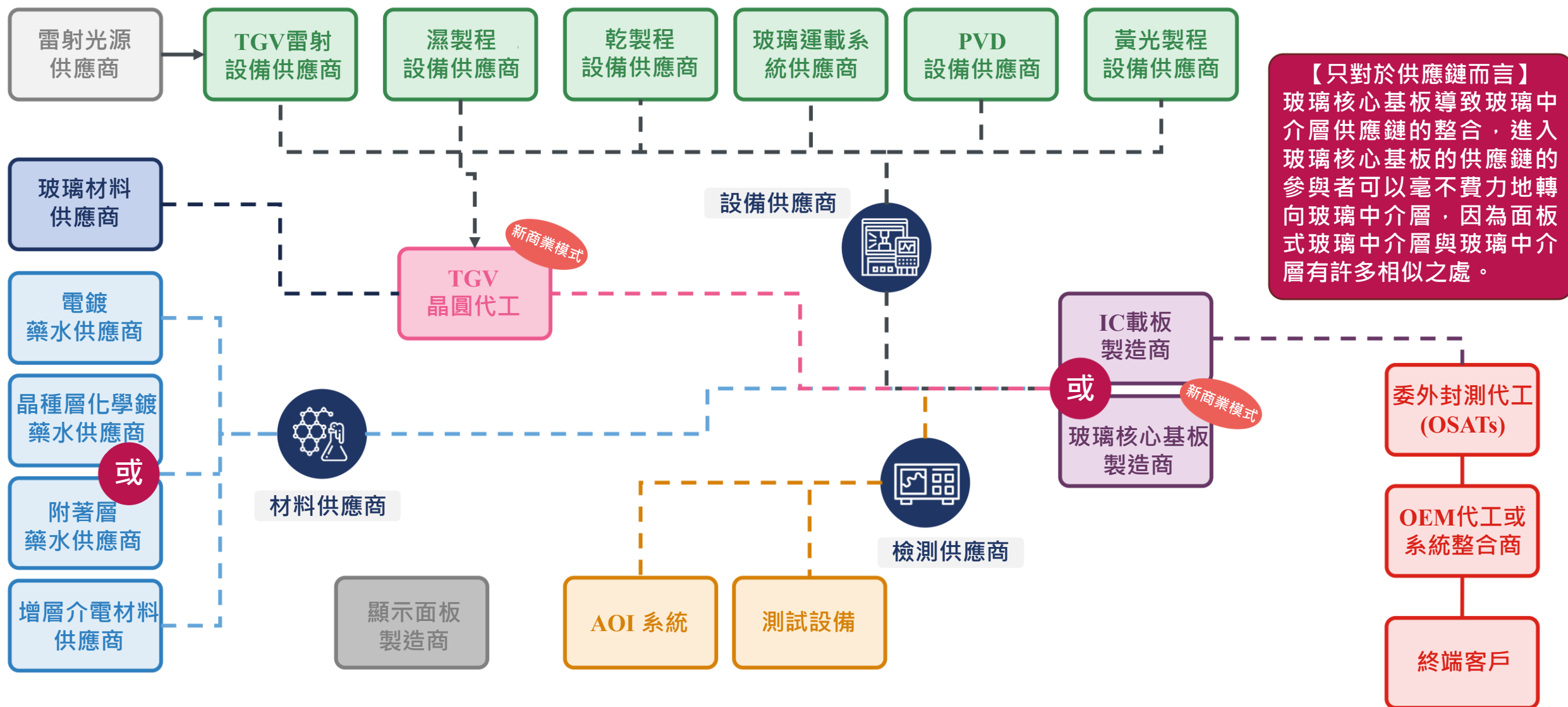
□中介層的革新始於矽基封裝，並持續了十餘年。此後，中介層經歷了不同世代和架構的演變，湧現出許多先進封裝領域的領導者。

□隨著技術複雜性的增加，對新型、更經濟實惠的中介層材料的需求也隨之增加。許多廠商選擇採用有機中介層材料，以避免在矽加工技術方面缺乏專業知識以及矽中介層材料成本高的問題。

□玻璃是另一種比有機材料更有潛力的替代方案，其潛力甚至超過了矽中介層，尤其是在採用GCS之後。



玻璃中介層的供應鏈演變



玻璃承載板 - 關鍵作用、優勢和劣勢

發展趨勢

CoWoS (Chip on Wafer on Substrate)



CoPoS (Chip on Panel on Substrate)



玻璃承載板

玻璃承載板暫時鍵結到薄矽晶圓或晶片組件上，以便在晶圓減薄、3D堆疊和FOWLP等製程中安全操作。玻璃承載板技術代表著將玻璃整合到先進封裝的製造流程和實體架構中的趨勢。玻璃作為載體的優點在於其卓越的穩定性、透明度和豐富的規格（晶圓和面板）。它可以顯著減少封裝過程中的翹曲（高達40%），其光學透明度使得基於雷射的鍵合和解鍵合能夠以最小的應力對先進晶片進行。玻璃晶圓（通常為硼矽酸鹽玻璃或鋁矽酸鹽玻璃）廣泛用於薄晶圓加工中的臨時鍵結。

CTE可調性和低翹曲

玻璃承載板的成分可以配製成具有一系列CTE值，以緊密匹配晶片晶圓，從而最大限度地減少熱失配應力，與傳統載體相比，可減少高達約40%的工藝翹曲。

尺寸規格及可重複使用性

玻璃基板可製成晶圓尺寸，最大可達 300 mm，也可製成最大尺寸達 600×600 mm的大型面板，尺寸遠超矽晶圓。此外，玻璃基板還可重複使用。如果操作和檢查得當，一塊玻璃基板可以多次循環使用，這有助於抵消較高的單位成本。

雷射/紫外光照射的透明玻璃的特性

它支援紫外光或雷射等光學工藝，可實現輕鬆剝離。玻璃承載板可透過玻璃進行照射，從而弱化或活化黏合劑，實現輕柔剝離，減少機械力（降低晶片破損）。此外，透明性還允許進行透視檢查。



低導熱係數

與矽相比，玻璃的導熱係數中等。這意味著玻璃背襯晶圓散熱緩慢，可能導致熱處理過程中加熱或冷卻不均勻。相較之下，矽載體能夠高效散熱，從而實現更均勻的溫度分佈。

機械脆弱性

玻璃晶片，除非經過特殊強化處理，其彎曲強度和拉伸強度通常低於矽晶片（比矽晶片低2到4倍）。玻璃載體在機械應力（彎曲、搬運）下更容易開裂或崩角，因此需要小心搬運和邊緣處理，這會增加成本。

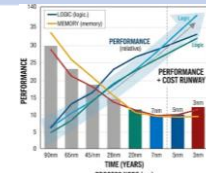
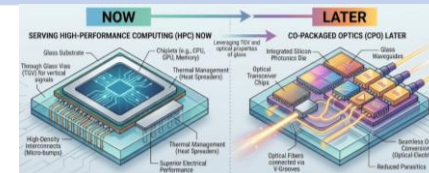
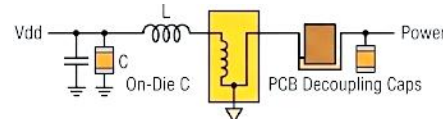
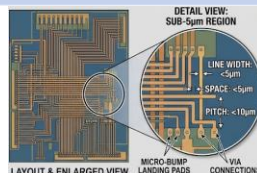
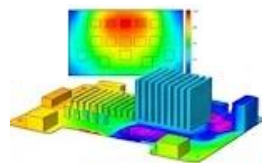
溫度限制

許多玻璃成分，例如硼矽酸鹽玻璃，其最高工作溫度約為 500 °C。

玻璃中介層 - 2.5D 和人工智慧的技術成長引擎？

玻璃中介層的趨勢

玻璃中介層是一種高電阻率、低損耗的基板，其內部設有玻璃通孔 (TGV)，並在前端晶片和積體電路基板之間形成**很細很密的 RDL**，**最小可達 $1\mu\text{m}$** 。在矽和新興的有機材料之後，玻璃作為中介層材料的選擇更加豐富，它具有**更低的介電損耗**、**更光滑的表面**（適用於 $1\mu\text{m}$ 及更小的互連）、**可將晶片或功率組件以及被動元件嵌入 PCB 的空腔內**等優點，並簡化了面板級製造工藝。與矽和有機中介層相比，採用玻璃中介層的共設計晶片組在 PPA 和 SI/PI 方面均展現出顯著優勢。**玻璃是連接人工智慧 (AI) 和高效能運算 (HPC) 與 2.5D/3D AP 以及前景廣闊的 CPO 的新型橋樑。**



熱協同設計

玻璃中介層可降低邏輯-HBM 熱耦合（有利於 HBM 溫度），而 Si 中介層中的嵌入式微通道可在雙面冷卻下降低邏輯結溫度。

玻璃上的互連 ($< 5\mu\text{m}$)

在玻璃上實現精細和超精細的 RDL（使用 SAP 可達 $1/1\mu\text{m}$ 及以下），注意低於 $\sim 2/2\mu\text{m}$ 的眼圖退化，以及需要高縱橫比的銅線來降低插入損耗（UCIe 時代）

電源完整性

玻璃的低損耗提高了電源分配網路 (PDN) 的品質因數 (Q 值)，產生了尖銳的諧振峰；抑制損耗可以平滑阻抗傳遞曲線，並恢復影像品質。玻璃可用於寬頻去耦、拼接過孔和低電感接地，從而抑制諧振。

優先服務 HPC 需求 CPO 技術留待未來

CPO 正從演示階段過渡到中期量產階段，而玻璃是主要的封裝介質。 TGV 間距和中間層/底部填充物幾何形狀是便於 CPO 整合的切實可行的方法。

性能 + 成本空間

玻璃基板的佈線精度可與矽基板媲美，但可製造成大尺寸平面板，隨著設計規模的擴大，這在成本和產能方面具有顯著優勢。玻璃基板的面板級製程正在展現出對翹曲/晶片偏移的控制能力。

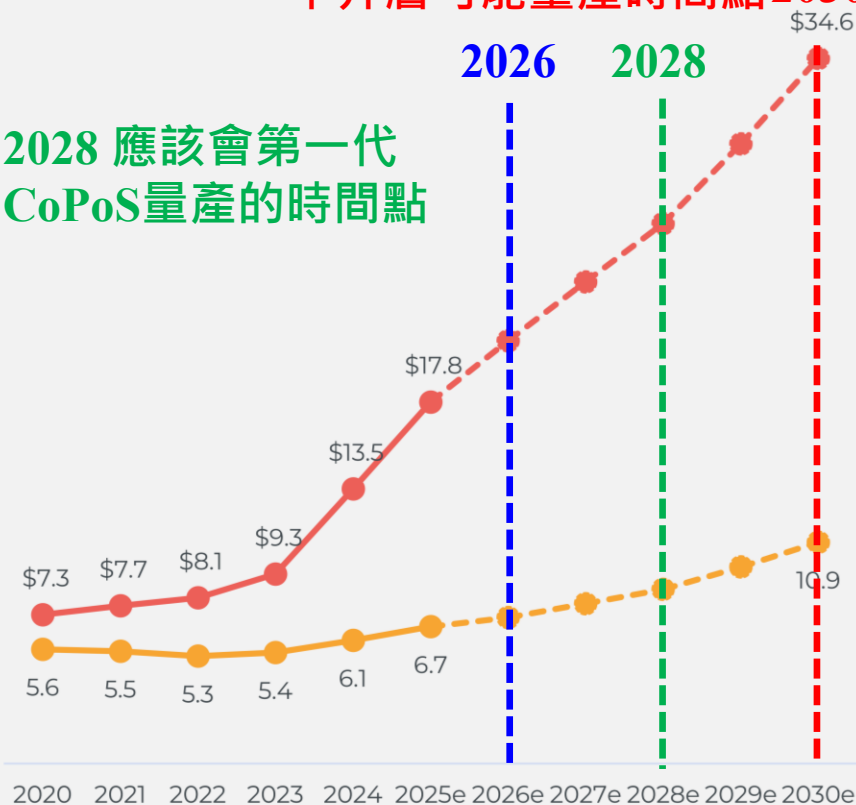
玻璃中介層的市場趨勢及驅動因素概要

2.5/3D 2020 ~ 2030市場預測

● 2.5/3D 收益(\$B美金) ● 2.5/3D 單元收益(\$B美金)

中介層可能量產時間點2030

2028 應該會第一代
CoPoS量產的時間點



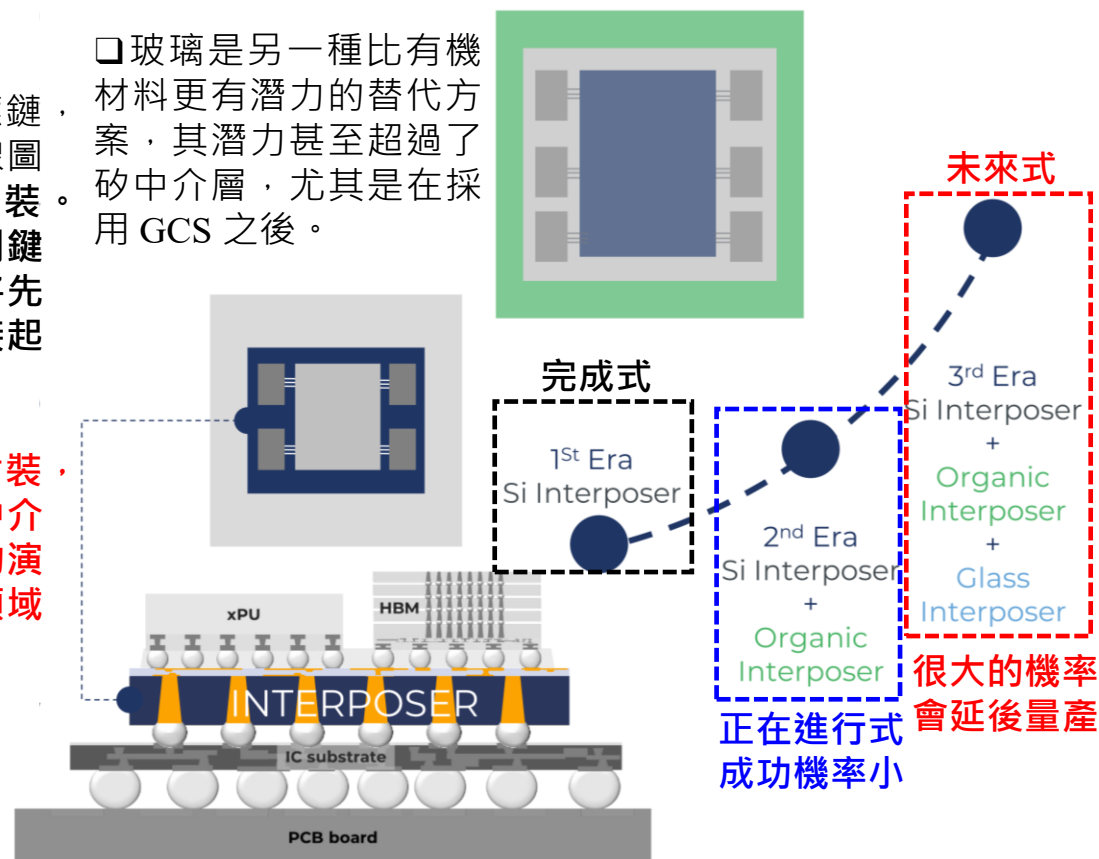
□對人工智慧引擎和加速器的需求已經顛覆了半導體供應鏈的多個環節，包括後端和先進封裝產業。在後者，2.5D/3D封裝的成長潛力將主導2030年的發展前景。

□人工智慧不僅顛覆了供應鏈，也大大推動了先進封裝路線圖的發展，尤其是2.5D/3D封裝。中介層在2.5D封裝中扮演關鍵角色，它作為中間平台，將先進晶片與積體電路基板連接起來。

□中介層的革新始於矽基封裝，並持續了十餘年。此後，中介層經歷了不同世代和架構的演變，湧現出許多先進封裝領域的領導者。

□隨著技術複雜性的增加，對新型、更經濟實惠的中介層材料的需求也隨之增加。許多廠商選擇採用有機中介層材料，以避免在矽加工技術方面缺乏專業知識以及矽中介層材料成本高的問題。

□玻璃是另一種比有機材料更有潛力的替代方案，其潛力甚至超過了矽中介層，尤其是在採用GCS之後。



先進封裝技術的比較 – 中介層技術比較

比較性質	矽中介層 (Si Interposer)	有機中介層 (Organic Interposer)	玻璃中介層 (Glass Interposer)
技術成熟度	極高 (TSMC CoWoS-S)	高 (Intel EMIB/其他大廠)	中偏低 (正在解決問題中)
主要導通孔技術	矽穿孔 (TSV)	PTH / Micro Via	玻璃穿孔 (TGV)
導線 線寬/線距	< 0.5μm / < 0.5 μm	8 μm / 8 μm	1 μm / 1 μm (TGV 間距 < 30 μm)
鍍墊間距 (Pad pitch)	20 ~ 50 μm	80 ~ 150 μm	50 ~ 100 μm
熱膨脹係數 (CTE)	2.6 ppm/°C	■ X/Y方向 (面內 CTE)：12 ~ 16 ppm/°C ■ Z方向(厚度方向CTE)：20~55 ppm/°C	3 ~ 9 ppm/°C
翹曲 (Warpage)	低	極高 (大尺寸特別容易翹曲)	極低 (高剛性)
尺寸擴展性	受晶圓尺寸限制	有上限	矩形大面板 (最大 600x600 mm ²)
介電係數 (F/m) (Dk @ 10 GHz)	~11.9 (高，寄生電容效應大)	3.0 ~ 4.0	3.8 ~ 5.5 (低，訊號延遲小)
消散係數 (Df @ 10GHz)	0.005 ~ 0.015 (高)	0.004 ~ 0.02 (高)	0.0005 ~ 0.005 (極低)
熱傳導率 (W/m·K)	150 (極佳，散熱最好)	0.2 ~ 0.5 (極差，易累積熱)	1.0 ~ 1.5 (差，需要Cu TGV導熱)
熱管理	更好的散熱性能，以及嵌入式通道在雙冷卻BSPDN模式下實現了最低的邏輯溫度。	面板級散熱取決於堆疊方式，材料各不相同。	橫向導熱係數較差，但晶片間熱隔離性能最佳，降低了HBM的轉變溫度和耦合強度。
與CPO的整合性	在3 ~ 5 年內具備商業落地的可行性與市場存活率。	有限	整合性高。因為玻璃材料的波導和更低的光學損耗
訊號完整性	損失最大(眼圖最小)，但串擾被抑制	損耗低，但I/O密度較低	損失最小 (眼圖最大)
成本	高 (Wafer-based)	最低 (Polymer-based)	低 (面板級成本才會變低)

超越有機基板的限制

玻璃核心基板的首次應用情境

高頻寬記憶體

晶粒

有機核心基板

PCB

(1) 先進IC載板+矽中介層

晶粒

晶粒

嵌入式多晶片互連橋接 (EMIB)

有機核心基板

PCB

(2) 先進IC載板+矽中介層+嵌入式多晶片互連橋接

玻璃核心基板透過在大面積基板上提供高密度重佈線層 (RDL)，實現高互連密度，從而繞過了有機核心基板的傳統挑戰。它也提供了一種可能的方式，實現晶片在 PCB (印刷電路板) 上的直接組裝。相較於晶圓格式 (Panel format) 的玻璃加工允許使用者獲得經濟效益。

下一代玻璃基板將允許在玻璃中嵌入被動元件與主動元件。

第一代玻璃核心基板的應用情境

高頻寬記憶體

晶粒

晶粒

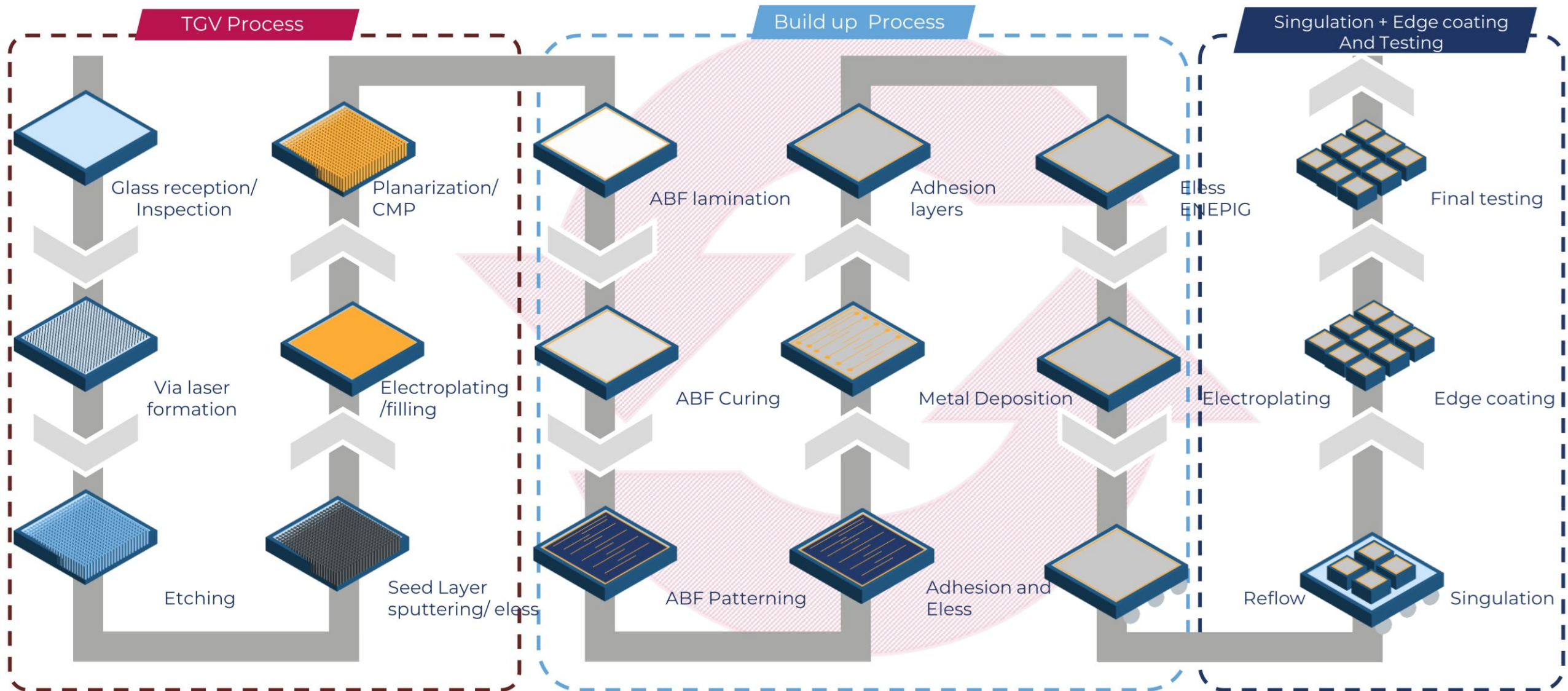
玻璃核心基板

PCB

目前產業正認真考慮將混合鍵合 (Hybrid Bonding) 技術應用於玻璃核心基板，這也是取代有機基板的首要動機之一。

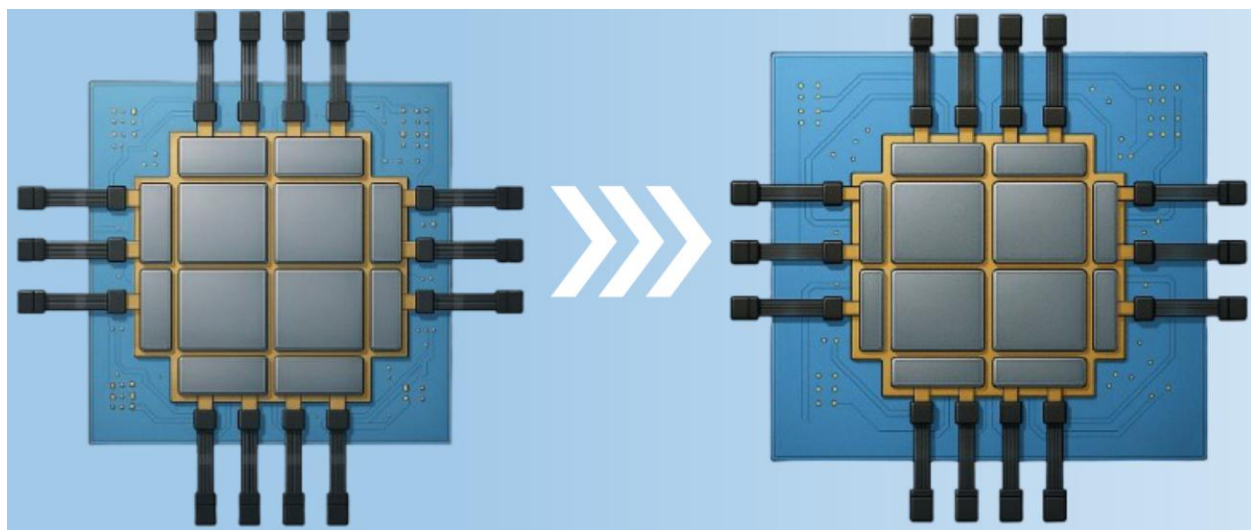
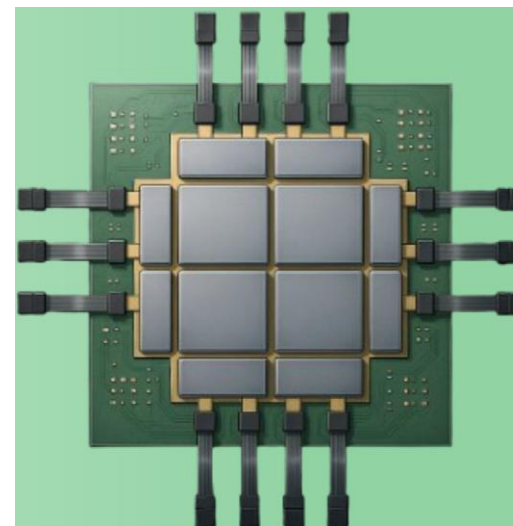
矽中介層價格昂貴，且供應鏈受限。隨著封裝尺寸 (Form factor) 的演進，其成本也隨之增加。此外，對於更高互連密度以及更佳機械穩定性的需求，也是目前面臨的問題。

TGV基板的製作流程圖



TGV基板在共同封裝光學元件(CPO)的應用

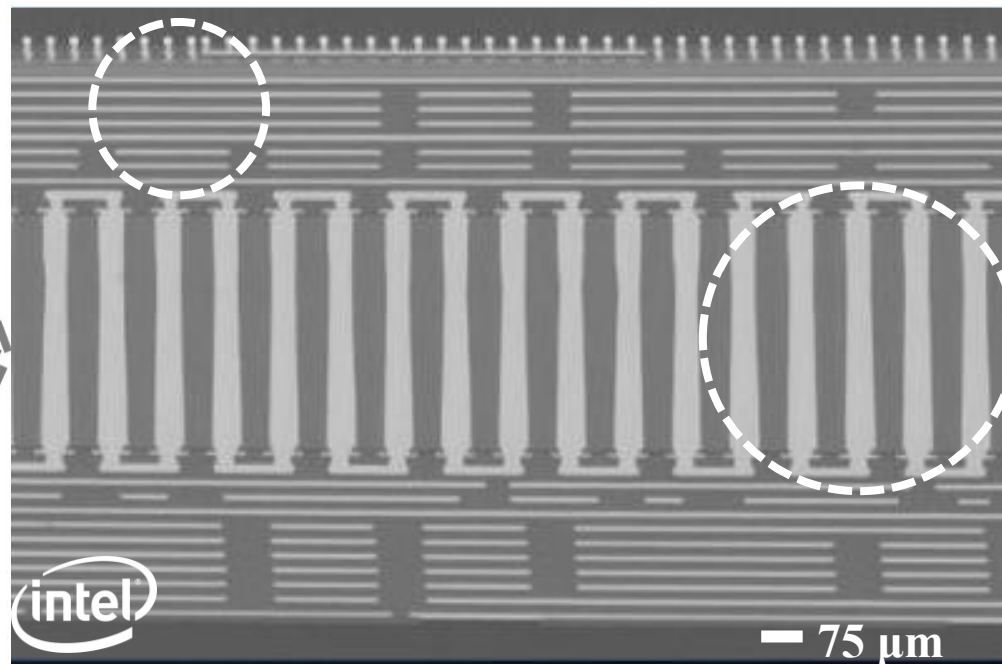
- 有機覆晶載板是CPO系統設計者的預設選擇。在目前要求下，有機覆晶載板在面積、機械穩定性、層數、線間距以及最重要的成本方面均能滿足需求。
- 與目前先進晶片類似的挑戰是需要更大的封裝尺寸，CPO晶片可能需要更大的面積來容納更多的晶片單元，並需要更精細的線間距。
- 在訊號完整性和供電方面，有機基板採用32層結構，可以提供所需的功率，但散熱管理可能是一個問題。



- 目前，玻璃核心基板並非共封裝光學元件（Co-Packaged Optics，簡稱CPO）產品商業化面臨的主要挑戰，但玻璃核心基板將使這些新興架構和系統擁有更大的面積，從而更廣泛地採用晶片組和電子積體電路/光子積體電路（EIC/PIC），並提高機械穩定性。
- 玻璃核心基板的精細間距將改善光子/電子晶片組互連的電氣佈線
- 玻璃用於CPO產品的另一個優點在於，它既可以作為平台，也可以作為光波導。

TGV 基板的技術挑戰

玻璃核心基板 (GCS)



線寬 / 間距

基板大小

兩側對稱

孔洞形狀

孔洞直徑

深寬比

增層數量

核心層厚度

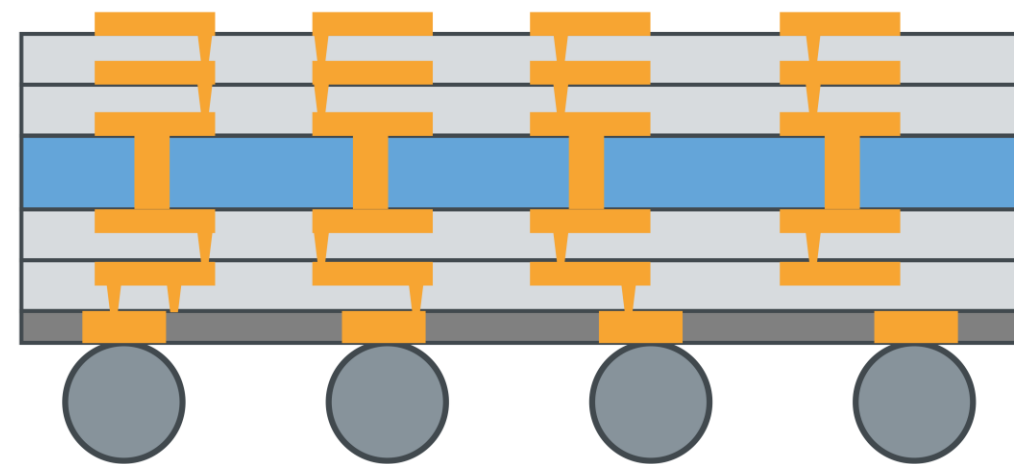
玻璃材料

增層材料介電性質

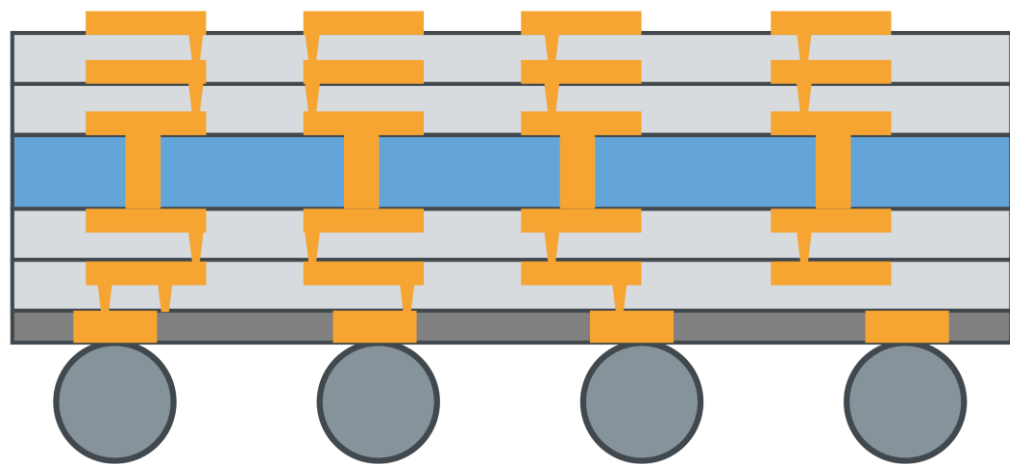
附著力

TGV 基板的技術挑戰 – 翹曲問題

- 玻璃核心基板 (GCS) 是一種新興的積體電路基板技術，其目標是取代堆疊式積體電路基板 (以前稱為「ABF IC基板」) 的有機芯，並在堆疊層、通孔、介電材料等方面保持相同的架構組件。許多研究論文在過去十年中提出了類似的想法，例如 FICT 的 G-ALCS 等堆疊結構，但 GCS 發展史上的關鍵催化劑是英特爾在 2023 年 9 月發布的公告。此次公告和 GCS 推廣活動表明，有機積體電路基板在高端性能封裝和高端應用 (AI 加速器和高效能運算處理器) 方面存在潛在局限性，而現有的有機芯預計難以滿足極高的尺寸和電氣要求。
- 玻璃核心基板具有更高的平面度，從而減少了翹曲。其低損耗介電層 (約為 $4 \sim 6$ @ $1-30$ GHz, $\tan \delta < 0.005$) 和極低的熱膨脹係數 (約為 $3-10$ ppm/°C) 與矽非常接近。與有機材料不同，玻璃具有極高的軟化點 (約 820 °C) 和極低的吸濕性，因此在回流焊接和可靠性測試中不會發生變形。此外，玻璃核心的導熱性能也更佳 ($\kappa \approx 1.2$ W/m·K)，且不會釋放氣體，進一步提高了穩定性。



TGV基板的技術挑戰 – 增層與RDL



- 玻璃核心基板：包括玻璃核心和位於玻璃核心兩側的ABF + RDL堆疊結構。導電端子可形成於玻璃核心基板的兩側。小晶片可與基板一側的端子耦合，而另一側的端子則與電路板連接。玻璃核心基板由一塊形成有Cu TGV的玻璃構成。Cu導體貫穿玻璃核心，其中一根或多根導體與覆蓋在玻璃核心基板上的堆疊結構電耦合。



銅是所有內部金屬化層的主要導體。其走線和過孔尺寸遠小於有機積體電路基板。銅的化學性質正在不斷改進，以提高其與玻璃的附著力，尤其是在過孔及其深寬比方面。L/S結構的金屬化也是電鍍銅在1/1 μ m以上尺寸應用的關鍵展示。



玻璃是一種用途廣泛的材料，其許多特性可透過成分調整和特定的成型工藝進行客製化。使用玻璃作為基材的關鍵優勢之一在於其成分變化所帶來的適應性。這些調整可以精細調控各種性能，包括機械、熱學、電學和光學特性。



由液態或固態乾膜製成的薄膜聚合物介電膜，例如ABF，應用廣泛。玻璃正在推動這種材料轉向更精細的L/S (5/5 μ m 以下)。例如，人們已經提出了基於奈米填料的新配方，以提升玻璃核心基板的性能。



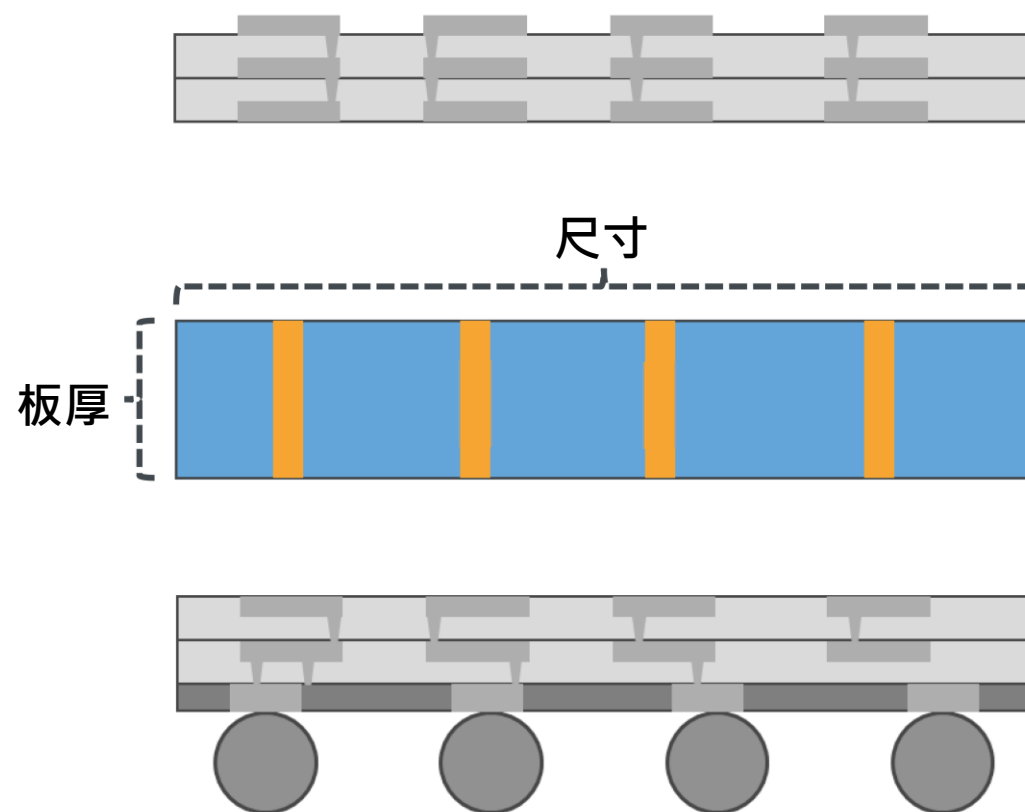
一種用作核心材料的超薄玻璃。它將確保機械穩定性，控制金屬化TGV的深寬比，玻璃成分也將影響介電性能。

TGV基板的技术挑战 – 面板级尺寸

■ 玻璃核心基板是這項技術的最新架構組件，也是該技術的名稱由來。從技術角度來看，玻璃核心基板與以下參數相關：

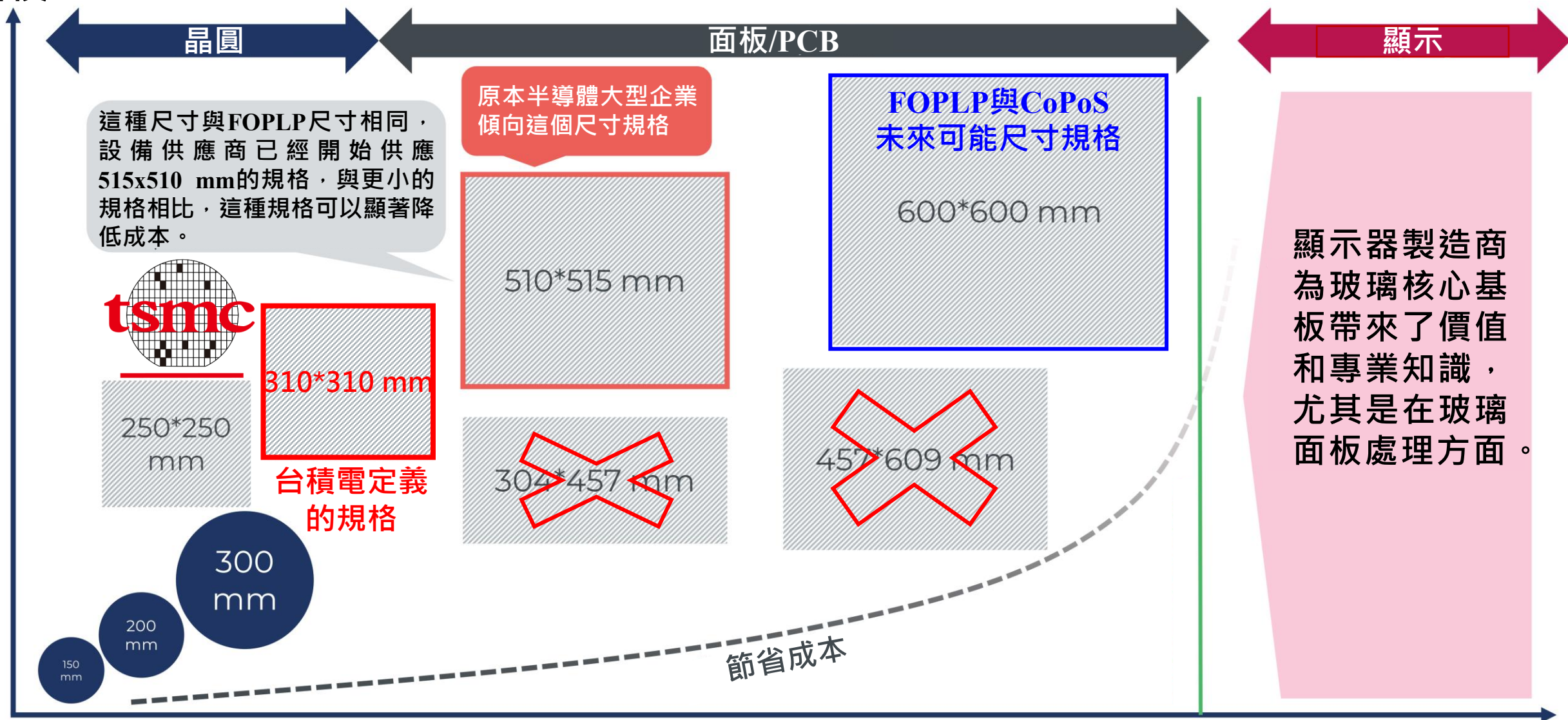
- ① **厚度**：佔IC載板總厚度的 60%，確保機械穩定性。玻璃核心基板厚度因最終應用而異。**目前的厚度範圍為 500 μm 至 1500 μm 。業界正努力將其進一步減薄。**
- ② **尺寸**：基板尺寸受玻璃芯的機械和介電性能限制。玻璃芯可達到最大 240×240mm² 的基板尺寸。
- ③ **玻璃核心基板的成分**：多家供應商提供用於半導體的現有玻璃成分作為玻璃核心基板的主成分。例如：Schott的BF33，它是由浮法硼矽酸鹽製成。同時，一些新興廠商正嘗試提供更適合玻璃核心基板特性的新型成分。原料玻璃的平均售價是玻璃核心基板供應鏈的關鍵。
- ④ 玻璃核心基板的熱膨脹係數 (CTE)。
- ⑤ 玻璃面板尺寸

■ 從商業角度來看，這代表著新的商機，也是肖特、康寧和AGC等玻璃原料供應商的切入點。玻璃原料面板面臨的挑戰之一是面板尺寸以及在不同設備之間和加工腔體內部的搬運系統。



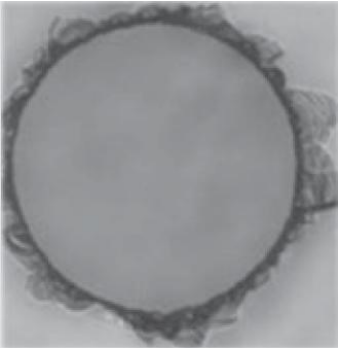
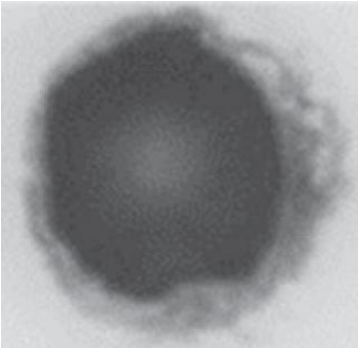
玻璃基板的尺寸演進與發展

面積



TGV製程技術 – 雷射鑽孔技術比較



技術	雷射燒蝕法 (Laser Ablation Drilling)	飛秒雷射直接鑽孔 (Femtosecond Laser Direct Drilling)	雷射誘導蝕刻法 (Laser Induced Deep Etching, LIDE)
雷射光源【製程條件】	UV/綠光/IR 【ns or ps脈衝】	IR 【fs脈衝】	IR/NIR雷射 【ns or fs脈衝】
鑽孔原理	熱燒蝕	超短脈衝冷加工	雷射改質+選擇性化學蝕刻
孔壁狀態	粗糙 	較光滑 	最光滑、圓整 
裂紋風險	高	低	低
製程速度 (Via/s)	$< 10^2$	< 10	$10^3 \sim 10^4$
最小孔徑	$30\ \mu\text{m} \sim 50\ \mu\text{m}$	$10\ \mu\text{m} \sim 30\ \mu\text{m}$	$10\ \mu\text{m} \sim 20\ \mu\text{m}$
深寬比 (AR)	5~8	10~15	7~30
鑽孔一致性	中	高	極高
量產可行度	低	中	高

Ref. 張景雅、車經傑、劉峻佑 (2026)。TGV緩衝材,工業材料雜誌472期・42-51。

TGV製程技術 – 雷射改質蝕刻技術簡介-1

- 通孔是玻璃核心基板中非常重要的組成部分，其數量、形狀、直徑和加工時間都至關重要。
- 受雙面或單面鑽孔和蝕刻的影響，玻璃過孔可以呈現不同的形狀：

- 圓柱形（直壁）→ 單邊打雷射
- 錐形/圓錐形 → 單邊打雷射
- 沙漏形 → 雙面打雷射
- V字形 → 單邊打雷射

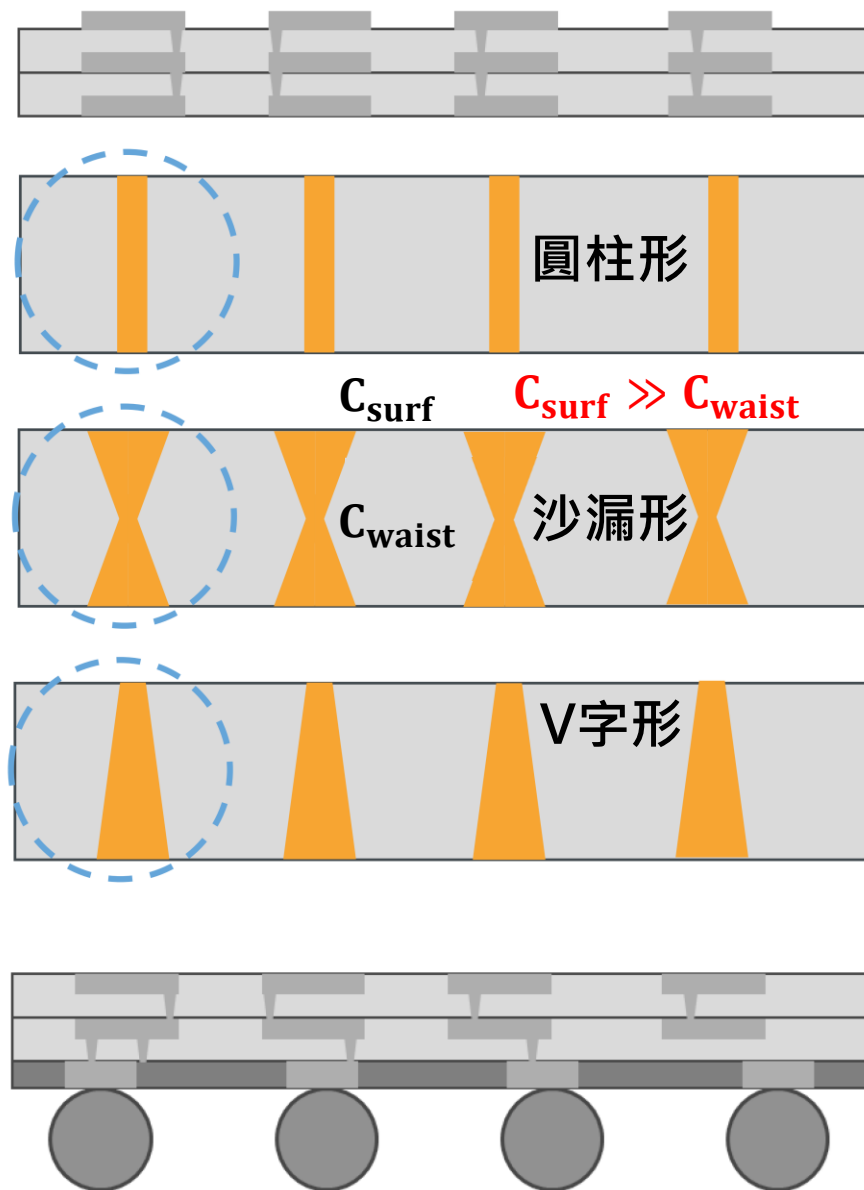
蝕刻反應的質傳方程式

$$\frac{\partial C_i}{\partial t} = \nabla \cdot (-C_i u + D_i \nabla C_i) - \frac{2}{R} \delta_i$$

時間對蝕刻液濃度的影響 對流 擴散 蝕刻反應

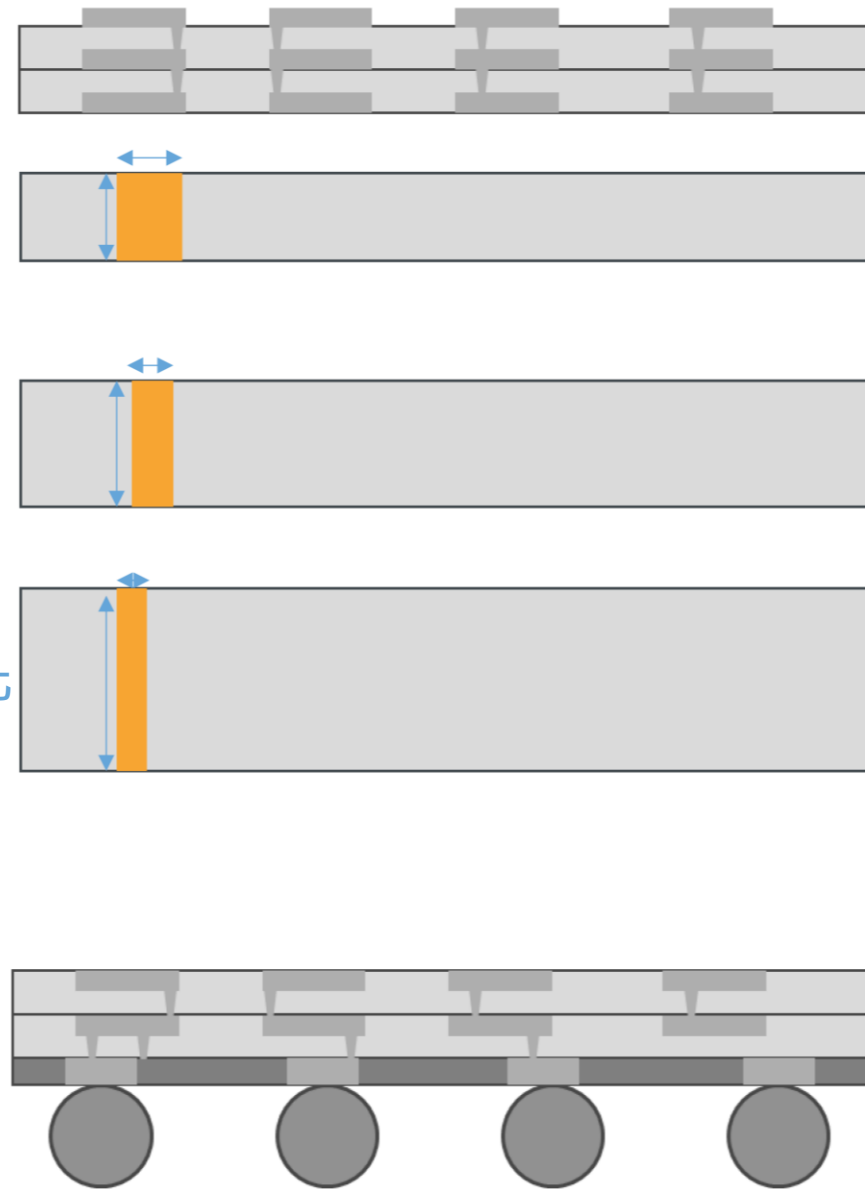
- 沙漏形通孔在中間深度較窄，常見於雙面蝕刻（雙面雷射加工）製程 → **這是外行人的說法，根本的問題是質傳造成的！**

- 如果通孔主要從一側進行蝕刻/鑽孔，則往往呈圓錐形或“V”形（入口寬，出口窄）。純圓柱形孔需要精細的雙面加工或特殊的鑽孔製程 (Selective Laser-induced Etching, SLE)。每種通孔形狀都有其優缺點，需要根據特定設計進行調整。



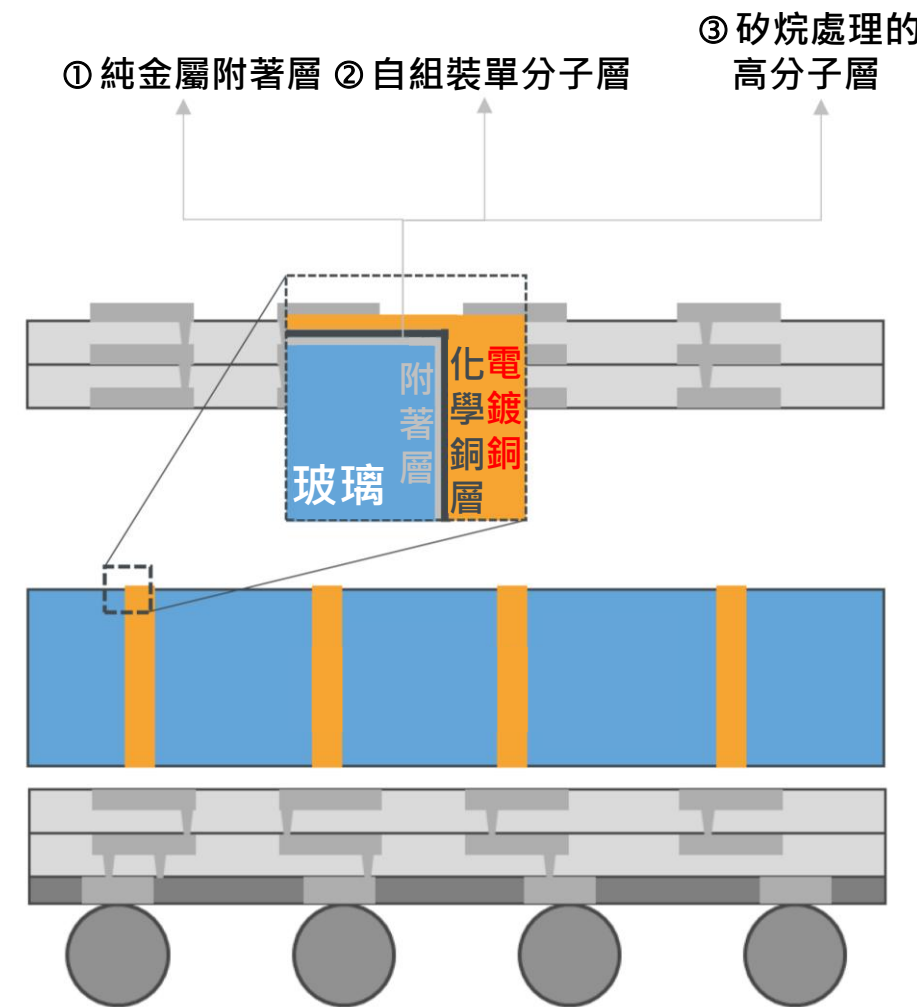
TGV製程技術 – 通孔深寬比範圍簡介

- 通孔的深寬比 (AR) 是一個非常重要的參數，它由玻璃厚度與過孔直徑之比定義。目前，TGV 的平均縱橫比通常在 1:5 到 1:20 之間。例如，英特爾展示了一個直徑為 $75\ \mu\text{m}$ 、厚度為 $1500\ \mu\text{m}$ 的玻璃過孔，其深寬比為 1:20。
- 深寬比與金屬化能力密切相關。一家日本公司展示了一種鑽孔玻璃核心基板，其通孔深寬比為 1:150，但沒有進行金屬化。整體深寬比（不進行金屬化）更容易實現，最高可達 1:150。然而，實際深寬比與金屬化密切相關，目前大多數廠商的平均深寬比為 1:5 到 1:10，領先廠商的最高深寬比為 1:20。
- 深寬比超過約 1:10 時，難以實現無空隙電鍍。所以，玻璃核心基板的典型目標值範圍為 5 至 10。
- 玻璃核心基板典型通孔直徑為 $20\text{--}100\ \mu\text{m}$ ，間距約 $50\text{--}250\ \mu\text{m}$ 。



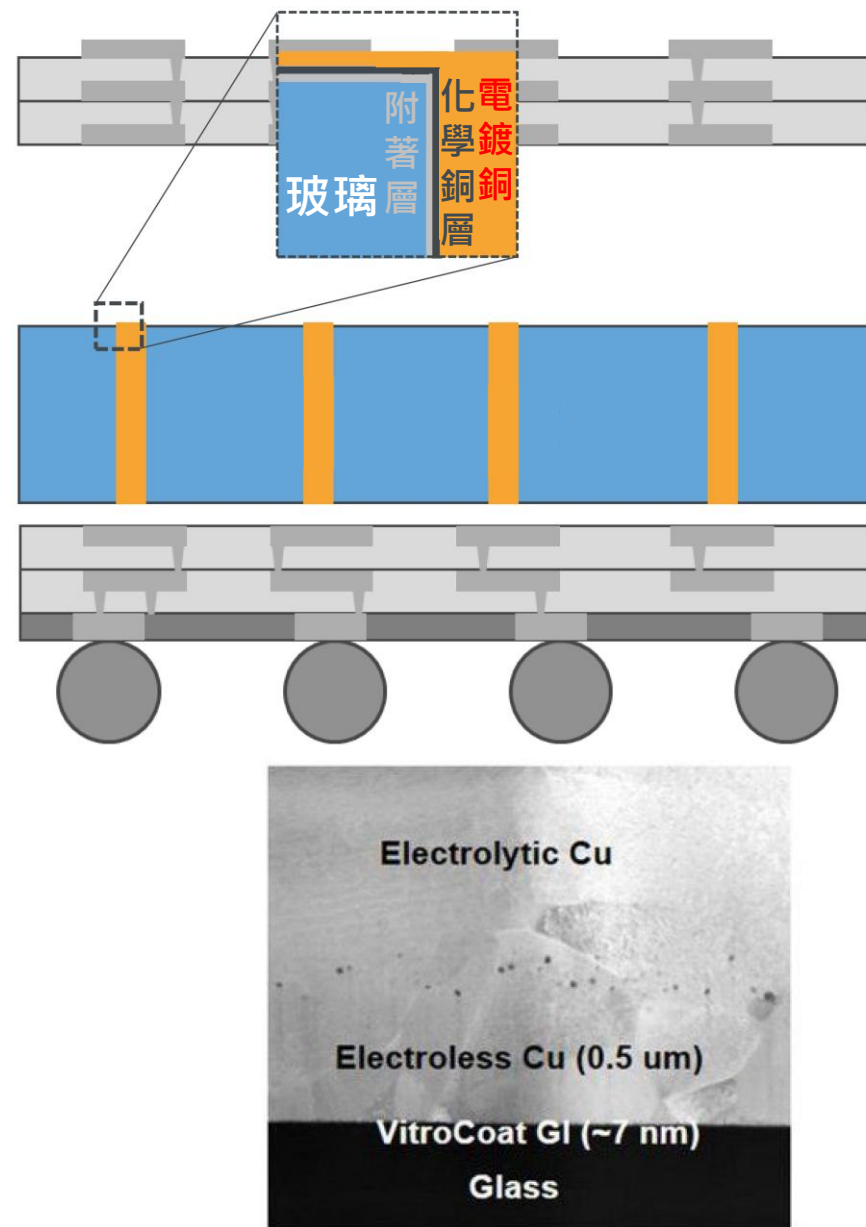
TGV製程技術 – 濕式金屬化附著層簡介

- 純金屬附著層：傳統上，為了確保黏附性，通常採用濺鍍法沉積純金屬黏附層，例如鉻 (Cr)、鈦 (Ti)、鎳 (Ni) 等，或含金屬氧化物 (MO_x) 的黏合層。在一些 TGV 樣品中，鈦被用作銅 (Cu) 和康寧 HPFS® 熔融石英玻璃之間的黏附層。然而，含有這些材料的黏附層可能比單層銅膜具有更高的電阻。它們也容易產生表面雜質或殘留物，並且需要針對每種金屬進行適當的蝕刻過程。鈦/鎢 (Ti/TiW) 也與玻璃具有良好的黏附性，其中鎢被認為是一種很有前景的 TGV 黏附層材料。
- 自組裝單分子層：它們由有機分子 (例如 (3-氨丙基)三甲氧基矽烷 (APTS)) 形成，可用作黏附促進劑。這些分子與玻璃表面結合，形成 Si-O 鍵，並具有 NH_2 等官能基，這些官能基可與催化劑顆粒 (例如 Pd/Sn) 有效相互作用。雖然單獨使用 APTS 效果不錯，但對於薄銅層 (厚度不超過 150 nm) 而言，附著力良好，而較厚的銅層則容易剝離。失效通常發生在銅塗層與促進劑的界面。
- 矽烷處理 (含聚合物層)：另一種選擇是使用 ZEONI ZS-100；矽烷可以透過醇水溶液或氣相沉積法進行沉積。與液態矽烷相比，將等離子清洗用於表面粗糙化，並結合矽烷氣相沉積，可提高附著力，並防止在熱循環過程中發生分層。



TGV製程技術 – 濕式金屬化：阿托科技附著層(VitroCoat GI)

- 玻璃光滑的表面雖然有利於精細線條圖案化和黃光製程，但卻阻礙了玻璃與銅之間的附著。與有機IC載板不同，玻璃的光滑性抑制了傳統的機械錨定/附著機制，而這些機制有助於實現良好的玻璃-銅附著。在非導電的玻璃基板上直接沉積導電層較為困難，金屬與玻璃的結合主要依賴范德華力。由於這些力是物理相互作用，因此在光滑玻璃上進行化學鍍的銅層往往附著力強度較差。此外，傳統方法通常難以在諸如TGV等複雜結構內部形成均勻的銅膜。表面也可能產生雜質或殘留物。
- 為了確保可靠的玻璃-銅附著力，研發和試量產線上提出了許多方法。以下列舉基於金屬氧化物層的附著層：
- 可以在玻璃表面形成薄的金屬氧化物層，通常是用溶膠-凝膠法。這些氧化物層可以起到黏附促進層的作用。MKS Atotech 公司的 VitroCoat 是解決這個難題的方案之一，**它在玻璃和化學銅晶種層之間形成 5-10 nm 厚的塗層**。該塗層透過化學相互作用增強附著力，具體表現為與玻璃基板形成共價鍵，以及在化學鍍銅過程中，隨著氧化物顆粒周圍生長形成機械互鎖。燒結後，玻璃基板和附著層之間即可形成牢固的共價鍵。金屬氧化物基黏附層具有許多優勢，例如：在黃光圖案化過程中，它與銅晶種層易於蝕刻，無需額外的蝕刻步驟。



TGV製程技術 – 玻璃/銅介面附著力提升方案

實現附著力的方法

採用多種製程沉積金屬薄膜並確保良好的附著力：



最新做法：附著層整合觸媒層SZO APL

濕式鍍膜 (無電鍍和電鍍)

電化學沉積(ECD)方法對附著力評估標準有重要貢獻。無論是電鍍或化學鍍，電化學沉積技術因其成本低廉且能形成均勻的薄膜，尤其是在通孔等複雜結構內部，而得到越來越廣泛的應用。它們通常與附著力促進層或表面預處理結合使用。化學鍍可在金屬或絕緣基材上形成均勻的金屬塗層。

表面前處理

玻璃表面至關重要。其許多因素都會影響黏合效果，例如：

- 清潔：在塗覆黏合促進劑之前，去除有機和無機殘留物至關重要。清潔方法包括使用酒精、去離子水和鹼性脫脂劑。氧等離子處理也可用於此目的。

- 活化/改質：等離子體處理（使用 N_2 或 O_2 ）透過去除污染物和斷裂 Si-O-Si 鍵，產生可吸附水分子的懸空鍵，從而改善玻璃表面的親水性和粗糙度。

表面粗糙度

增加表面積可提供更多黏合或機械互鎖位點。

- 機械粗糙化：雷射加工、超音波加工和電化學放電加工 (ECDM) 等技術可形成微圖案並增加表面粗糙度。這可透過機械互鎖提高黏合力。

- 附著層粗糙化：溶膠-凝膠沉積製程可形成一層粗糙的金屬氧化物顆粒層，進而提供機械錨固作用。

觸媒沉積

對於玻璃等絕緣體上的無電電鍍，催化劑的最佳化吸附對於減少氣泡和提高附著力至關重要。催化劑晶核的均勻緻密沉積對於在初始電鍍反應過程中形成均勻的鍍膜至關重要，從而獲得無氣泡且附著力良好的鍍膜。

- 鈀 (Pd) 催化劑是常用的催化劑。銀奈米顆粒 (Ag NPs) 正被探索作為一種經濟高效的替代方案。

熱處理(退火)

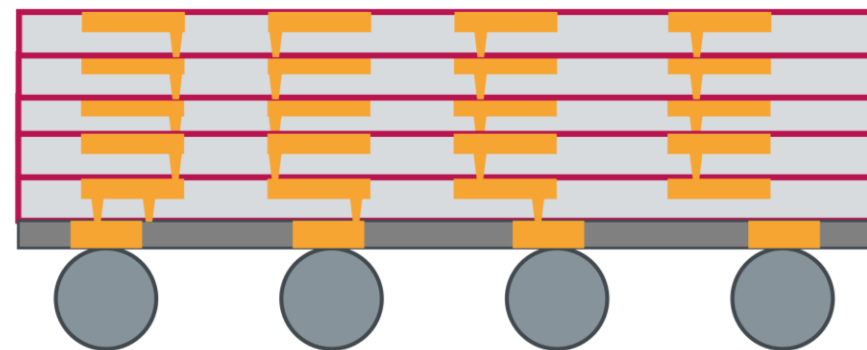
沉積後熱退火或燒結用於提高附著力。燒結可在溶膠-凝膠附著層形成化學鍵。退火可以消除沉積薄膜中的固有應力，使其從壓應力狀態轉變為拉應力狀態，從而防止分層。對無電鍍銅沉積層進行退火處理以進一步提高附著力。預熱步驟（ $150^{\circ}C$ ）增強了附著力，這可能是由於 C-N 鍵的形成。

TGV製程技術 – 增層製程簡介

- 玻璃核心基板的架構與有機的IC載板相同，只是突破了有機的IC載板的限制。在層數等對供電和訊號完整性至關重要的參數方面，玻璃核心基板並不會減少對更多層數的需求，尤其是在建造過程的對稱性方面。但它提出了一種新的架構風格，即消除兩側對稱性的需求，正如 Absolics 所提出的。而 Intel 和其他廠商則在玻璃核心基板中沿用了有機的IC載板的設計邏輯。
- 玻璃核心製備完成後，玻璃核心基板的製造採用逐層建構的方式，類似於有機的IC載板的建造。依序添加聚合物介電層（通常為 ABF）和銅重分佈層。採用對稱建造是為了最大限度地減少翹曲。介電層通常很薄（每層約 5–15 μm ）。少數原型每層包含 5 μm 的介電薄膜和 3 μm 的銅層。
- 介電材料：建構介電層可以是聚醯亞胺薄膜PI（通常：味之素ABF，或光成像介電材料）。關鍵要求是與玻璃具有良好的附著力、高玻璃化轉變溫度（ $T_g \geq 200\text{ }^\circ\text{C}$ ）和低介電常數/介電損耗比（ D_f/D_k ）。味之素ABF是常用的選擇：例如，ABF-GX/GZ系列在GHz頻率下具有 $D_k \approx 3.2\text{--}3.3$ 和 $\tan \delta \approx 0.007\text{--}0.011$ ， $T_g \approx 165\text{--}195\text{ }^\circ\text{C}$ 。**固化ABF的典型熱膨脹係數（CTE）約為20–30 (ppm/K)。**其他公司正試圖在這個尚處於發展階段的市場中進入。與有機IC載板相比，不斷改變參數將延緩玻璃核心基板的商業化進程。

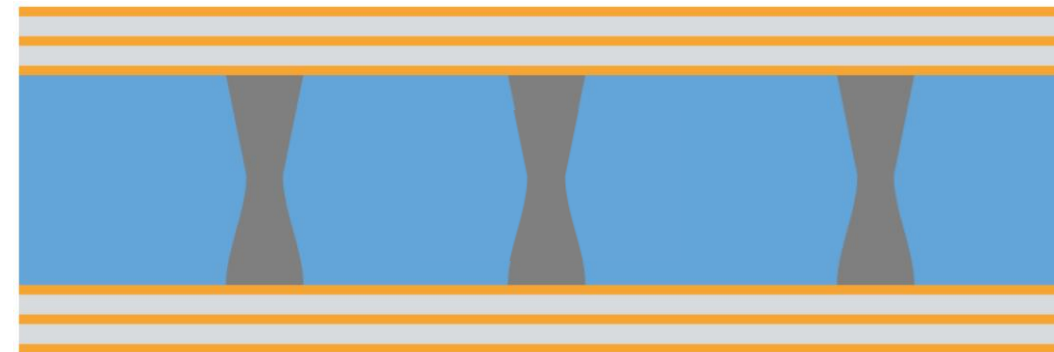
ABF材料的進化，某程度放慢了玻璃核心基板商業化的進程

介電材料的增層製程 (Build-Up Process)



TGV製程技術 – 增層材料(Build-up Film)技術簡介

- 儘管面臨諸多挑戰，但由於玻璃核心基板與有機先進IC載板（例如堆疊式介電材料）的協同效應，其應用前景仍然光明。玻璃核心基板的普及為堆疊式介電材料開闢了利潤豐厚的市場，味之素的ABF系列產品引領著這一潮流。ABF推出了基於奈米填料的新一代IC載板系列產品，並提高了與玻璃基板的兼容性。然而，諸如奈米填料ABF以及ABF GL和GX系列等新型解決方案有望透過**實現更精細的L/S圖案化**和**增強玻璃核心基板的黏附性**，進一步拓展其應用邊界。玻璃核心基板的興起為堆疊式介電材料市場的新興企業提供了挑戰味之素領先地位的絕佳機會，例如：晶化科技、積水化學、LG化學，甚至像Thintronics這樣的新創公司。



ABF	GX	GX-T	GZ	GL
CTE (ppm/K)	39	23	20	20
Tg (°C)	153	156	176	153
Dk (F/m)	3.2	3.4	3.3	3.3
Df	0.018	0.014	0.0074	0.0044

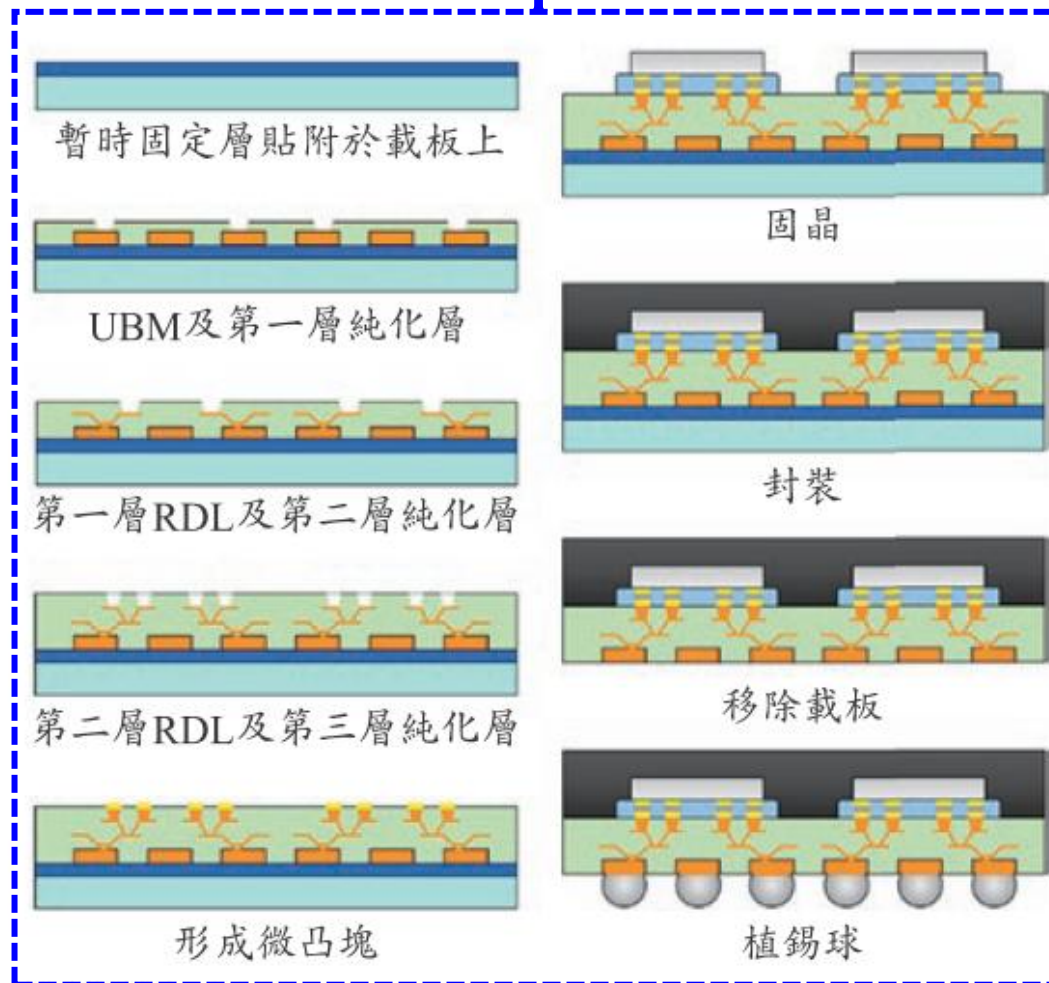
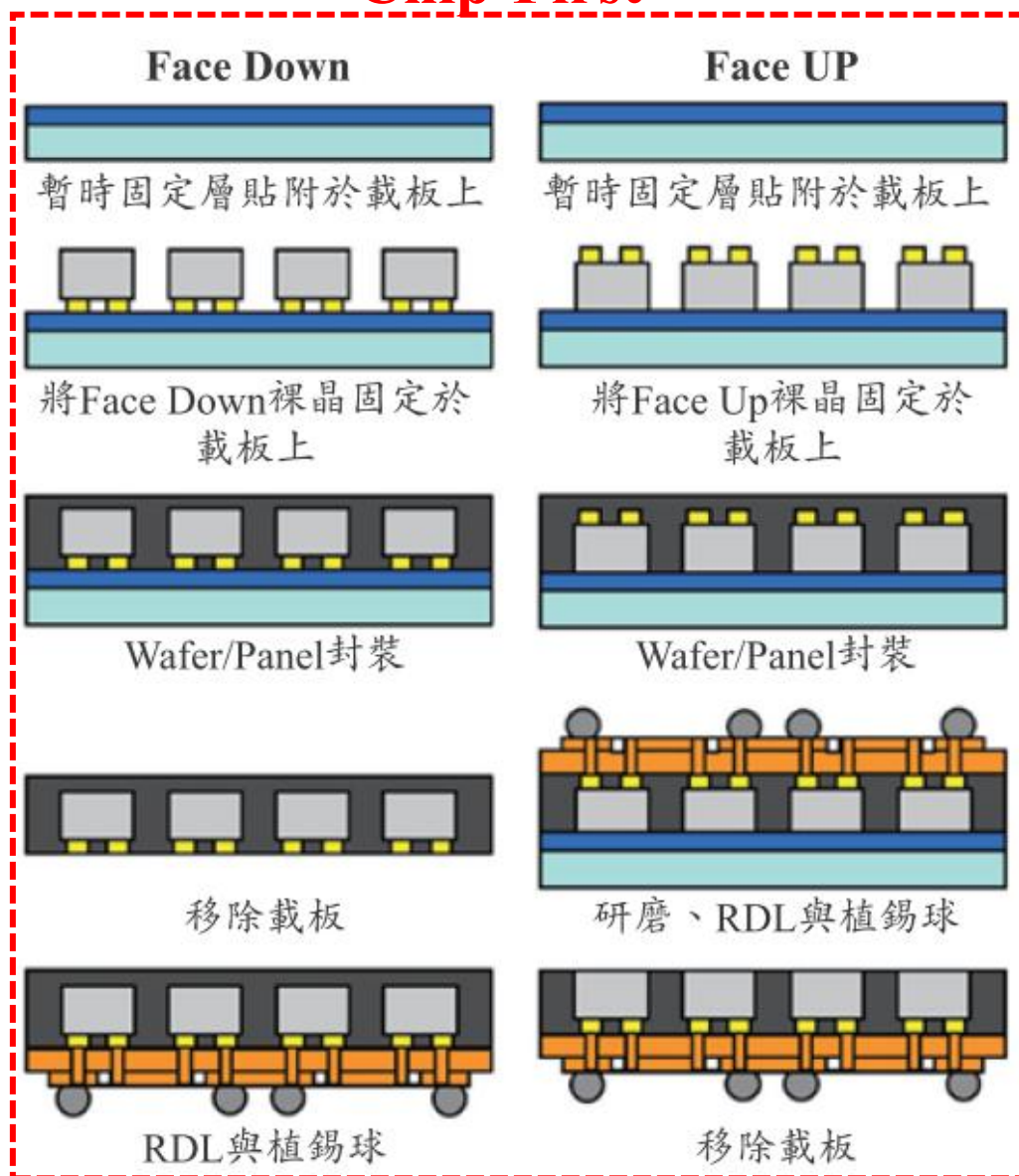
味之素ABF系列在高階IC載板(包括：玻璃核心基板)具有引領市場的產品競爭力。



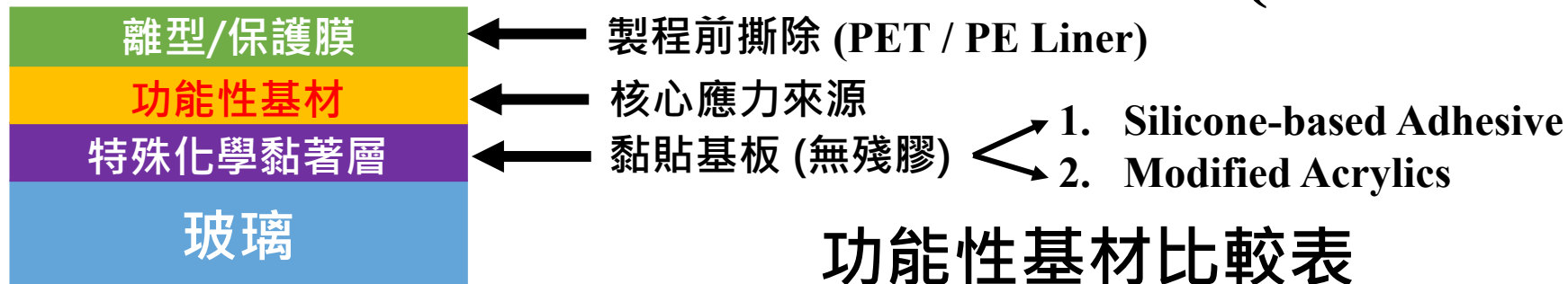
TGV製程技術 – 增層與重分佈層製程流程

Chip-First

Chip-Last

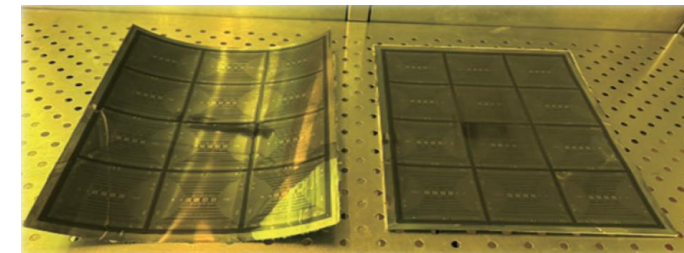


TGV製程技術 – 平衡膜(Balance film)簡介



無平衡膜

有平衡膜



功能性基材比較表

材料種類	楊氏係數 (Gpa)	玻璃轉化溫度 (Tg)	耐溫	優點	缺點	適用PLP製程情境
Low-CTE PI	7.0 ~ 9.0	> 350°C	~ 400°C	1. 高溫下剛性不衰退 2. 超低熱膨脹 (<10 ppm/°C) 3. 超低氣體釋放 (Low Outgassing)	1. 材料成本昂貴 2. 顏色多為深黃色/不透明	高階、高層數 RDL 製程(如 4 層以上 RDL、>230°C 高溫固化 PSPI)
Standard PI	3.0 ~ 5.0	300°C ~ 400°C	~ 350°C	1. 技術最成熟、供應鏈完整 2. 綜合熱物性與黏著層匹配度高 3. 絕佳的尺寸穩定性	1. 剛性略遜於低熱膨脹PI 2. 成本仍偏高	主流 FOPLP 應力平衡(如 2~3 層 RDL、常規模封材料 EMC 固化)
PEN	6.0 ~ 7.5	120°C ~ 125°C	~ 200°C	1. 溫室下剛性極佳 2. 成本大幅低於 PI 3. 表面平整度好	1. 高於 150°C 時模數會開始顯著下降 2. 耐受極限低	中低溫固化 PLP 技術(如近年興起的 180°C 低溫固化 PSPI 製程)
LCP	8.0 ~ 12.0	> 250°C	~ 300°C	1. 機械強度居高分子之冠 2. 近乎為零的吸水率 (<0.04%) 3. 介電性能極佳	1. 與黏著劑的介面接著力較弱 2. 薄膜化加工製程較複雜	高頻、高精密濕製程 PLP(需要頻繁進出多道電鍍與洗液製程者)
PEEK	3.5 ~ 4.5	143°C	~ 300°C	1. 極致的耐化學溶劑特性 2. 耐酸鹼與剝膜液不溶脹 3. 韌性佳	1. 結晶度控制不易 2. 價格高昂	強化學侵蝕的 RDL 後段製程(如高濃度強酸、高溫剝膜液環境)

Ref. 黃啟華、李攸軒、林欽楷、陳宣佑、蔡坤偉、楊富婷、柳慧心、胡冠羣、陳俊發、吳學宗 (2026)。FOPLP先進翹曲控制解決方案, 工業材料雜誌472期。59-64。

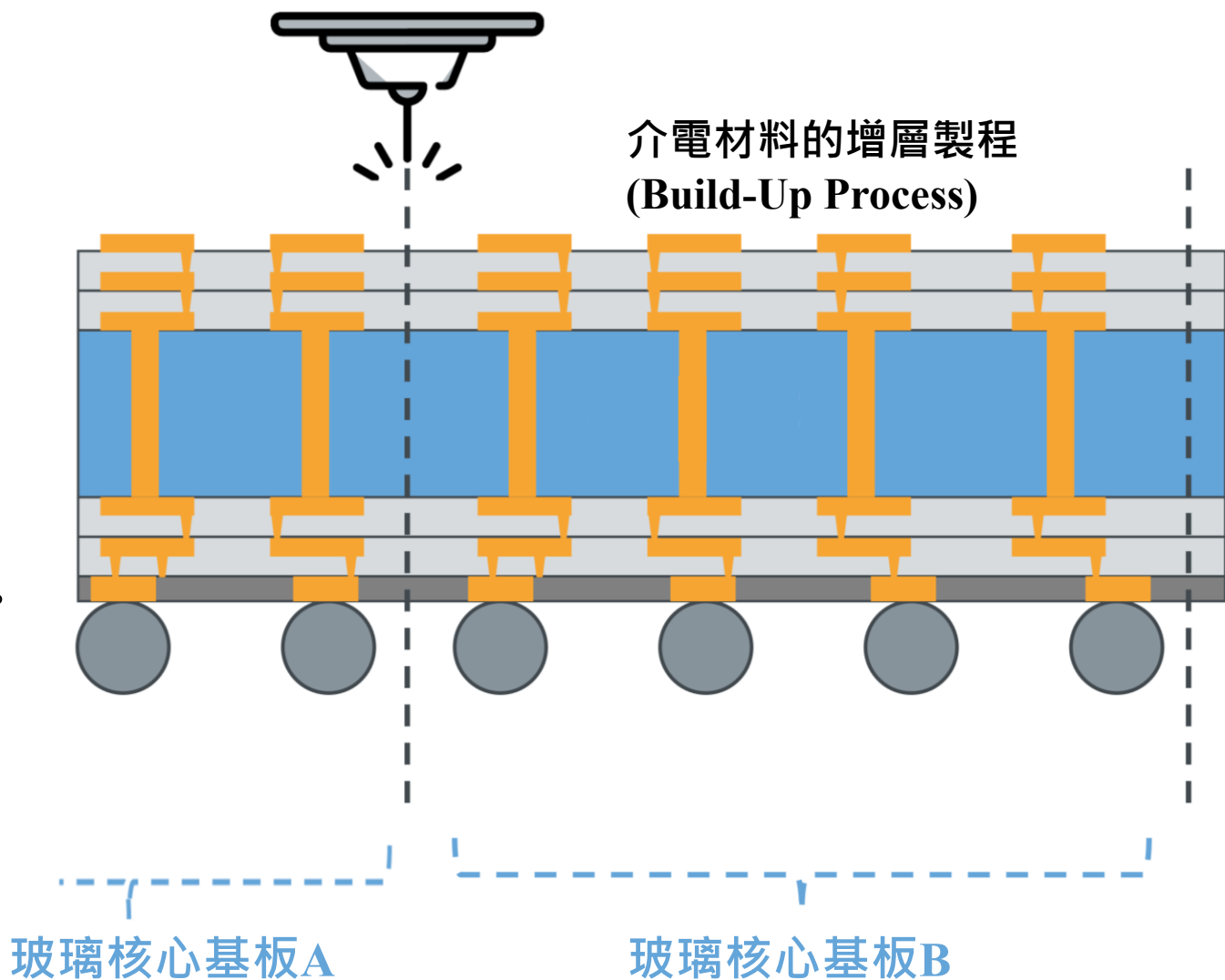
TGV製程技術 – 增層材料與平衡膜(Balance film)的比較

特性比較	PSPI (感光型聚醯亞胺)	Balance Film (抗翹曲平衡膜之 PI 基材)
材料功能本質	永久性結構材料 (RDL 重佈線層之介電絕緣層)	暫時性製程工具 (製程後需雷射或熱解膠剝離)
化學結構與型態	液態前驅物 (聚醯胺酸 PAA/PAE + 感光官能基)	固態預成型薄膜 (全芳香族線型/微交聯聚合物)
加工與固化機制	原位聚合固化 (In-situ Imidization)：在高溫 (230°C~250°C) 下發生醯環化，分子形成 3D 空間交聯網狀結構。	出廠前 100% 固化完成：已完成化學交聯，並經過工業級雙向拉伸 (Biaxial Stretching)製程結晶化。
高溫熱收縮率	極高 (15% ~ 25% 體積收縮)：小分子揮發與高密度交聯，是造成大面積面板翹曲的根本兇手。	極低 (趨近於 0%)：在 PLP 製程高溫熱循環下不再發生化學反應與體積收縮。
高溫力學行為 (230°C Curing 峰值)	橡膠態 (Rubbery State)：接近其 T_g ，楊氏係數階梯式墜落至 1 GPa 以下，表現出強烈的黏彈性鬆弛。	玻璃態 (Glassy State)： $T_g > 350^\circ\text{C}$ 遠高於製程溫度，高溫下仍維持 5 ~ 7 GPa 以上的超高儲存係數。
殘餘應力本質	本質收縮應力 + 熱應力 (因與玻璃基板 CTE mismatch，降溫時累積巨大拉應力)。	預張拉機械應力 (利用剛性分子鏈與低 CTE，在背面產生負彎矩以強行拉平正面應力)。
感光特性	具感光性：可透過 UV 曝光與顯影，直接解析出微米級 ($\leq 5\mu\text{m}$)的線路通孔。	無感光性：不參與黃光微影製程，純粹扮演機械力學的抗衡角色。
核心失效模式	1. 翹曲過大導致黃光微影失焦 (Defocus)。 2. 界面剪切應力過大導致 RDL 分層剝離 (Delamination)。	1. 高真空 PVD 濺鍍時發生氣體釋放 (Outgassing) 導致爆孔。 2. 雷射解鍵結後產生微米級殘膠 (Residue)。
CoPoS 技術定位	負責構建高密度訊號傳輸的主動層 (Active Layer)。	負責在嚴苛熱循環中進行動態應力管理 (Stress Management) 的護航材料。

Ref. 黃啟華、李攸軒、林欽楷、陳宣佑、蔡坤偉、楊富婷、柳慧心、胡冠羣、陳俊發、吳學宗 (2026)。FOPLP先進翹曲控制解決方案, 工業材料雜誌472期，59-64。

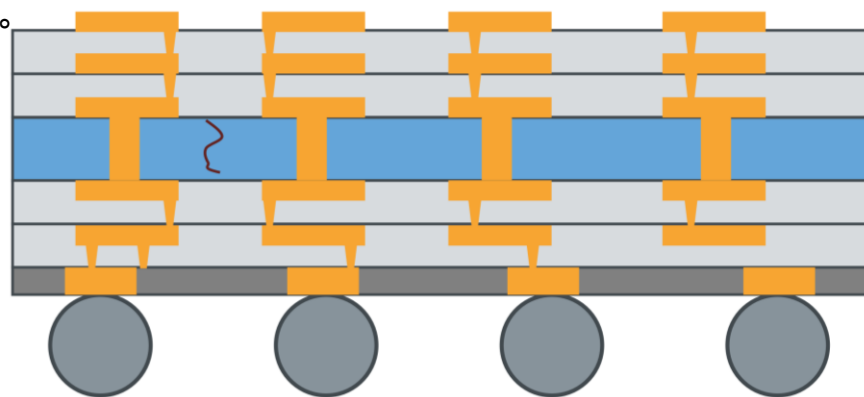
TGV製程技術 – 切割製程(Singulation)簡介

- 在鑽孔、金屬化和堆焊工藝之後，對玻璃核心基板進行切割或分割是不可避免的，但同時也極具挑戰性，因為它會產生許多缺陷，尤其是邊緣缺陷，這些缺陷會在可靠性測試中擴展。迄今為止，業界尚未驗證一種標準的玻璃核心基板切割方法。大多數廠商提供的雷射解決方案是將雷射切割作為TGV雷射設備和切割組件的一部分。然而，這些方案的參數並不相同，尤其是在生產效率方面。與有介質層和金屬層的玻璃核心相比，裸玻璃的鑽孔速度要快得多。
- 其他廠商則提出兩步驟機械切割法，但其最大的瓶頸是切割速度遠低於有機IC載板。
- 這是在實現大規模生產之前必須解決的關鍵步驟和挑戰之一。



玻璃核心基板-玻璃裂痕問題簡介

- 玻璃基板或中介層製造的**最大挑戰之一是確保玻璃無裂紋**，這需要在加工前進行檢查，並確保加工步驟不會引入任何裂縫。儘管玻璃具有諸多優勢，但它也存在一個很大的瓶頸：玻璃是一種脆性材料，容易開裂。
- 玻璃、附著層、晶種層、銅和介電材料等不同材料的熱膨脹係數（CTE）在疊層結構上存在差異。疊層加工、熱循環和切割會產生熱機械應力，導致缺陷和裂縫。其中一個常見的裂紋是SeWaRe裂紋，即從切割邊緣貫穿玻璃核心基板的裂紋失效。
- 裂痕直接影響可靠性。可靠性測試包括預處理和溫度循環測試（TCT）。玻璃裂紋失效始於切割引起的缺陷，這些缺陷可能會因界面黏合失效而擴展。**玻璃會因現有缺陷或裂紋尺寸以及熱膨脹係數不匹配引起的熱機械應力而發生內聚裂紋。**
- 增層厚度(Build-Up Film THK)會影響玻璃的開裂。較薄的增層會降低裂紋擴展所需的能量，因此即使初始缺陷較大，也不會發生玻璃開裂失效。
- 玻璃開裂的主要原因包括：
 - ① 玻璃的脆性。
 - ② 熱膨脹係數不匹配(CTE mismatch)所引起的熱機械應力。
 - ③ 加工過程中產生的缺陷。
 - ④ 通孔形成/鑽孔。
 - ⑤ 切割。
 - ⑥ 化學機械拋光 (CMP)。
 - ⑦ 水分的存在。
 - ⑧ 金屬/玻璃界面附著力問題。



TGV製程技術 – 玻璃裂痕問題簡介

- 特定裂紋類型：
- 徑向裂縫 (Radial cracks)：加熱過程中，因過孔膨脹導致玻璃內部產生拉伸環向應力而形成。
- 環向裂縫 (Circumferential cracks)：冷卻過程中，因過孔收縮導致玻璃內部產生拉伸徑向應力而形成。
- SeWaRe 失效：一種特殊的內聚裂紋，源自於切割邊緣的缺陷，通常在機械切割後立即或不久後出現。
- 垂直裂紋 (Vertical cracks)：亦可見於熱機械應力作用下。
- 更薄的增層：減少介電層和金屬銅層的總厚度可以降低熱機械應力，減少裂紋擴展所需的能量，從而顯著降低切割和熱循環過程中出現裂紋的機率。
- 通孔鑽孔：Vias Mechanics 和 NEG 近期聯合推出了一款專用於玻璃核心 TGV 加工的 CO₂ 雷射器，該雷射器性能卓越且成本更低。CO₂ 雷射鑽孔已成功應用於熱預處理和後處理，透過熱燒蝕玻璃，可以修復預先存在的缺陷，避免因潮濕引起的問題，從而獲得更光滑的表面並防止裂縫擴展。多步驟切割工藝也有助於減少裂縫。
- 邊緣塗層：切割後在裸露的玻璃邊緣塗覆聚合物層可以防止裂紋擴展。邊緣塗層提供結構支撐，起到防潮作用在玻璃邊緣施加壓應力，並填充現有缺陷，有效減少裂紋擴展所需的能量，防止可靠性測試過程中發生失效。
- 增層膜(Build-Up film)回縮：**將增層設計成從玻璃切割邊緣回縮，可降低自由邊緣的應力，降低能量釋放率，從而防止裂紋擴展。**所需的回縮長度取決於增層的厚度和預期的缺陷尺寸。

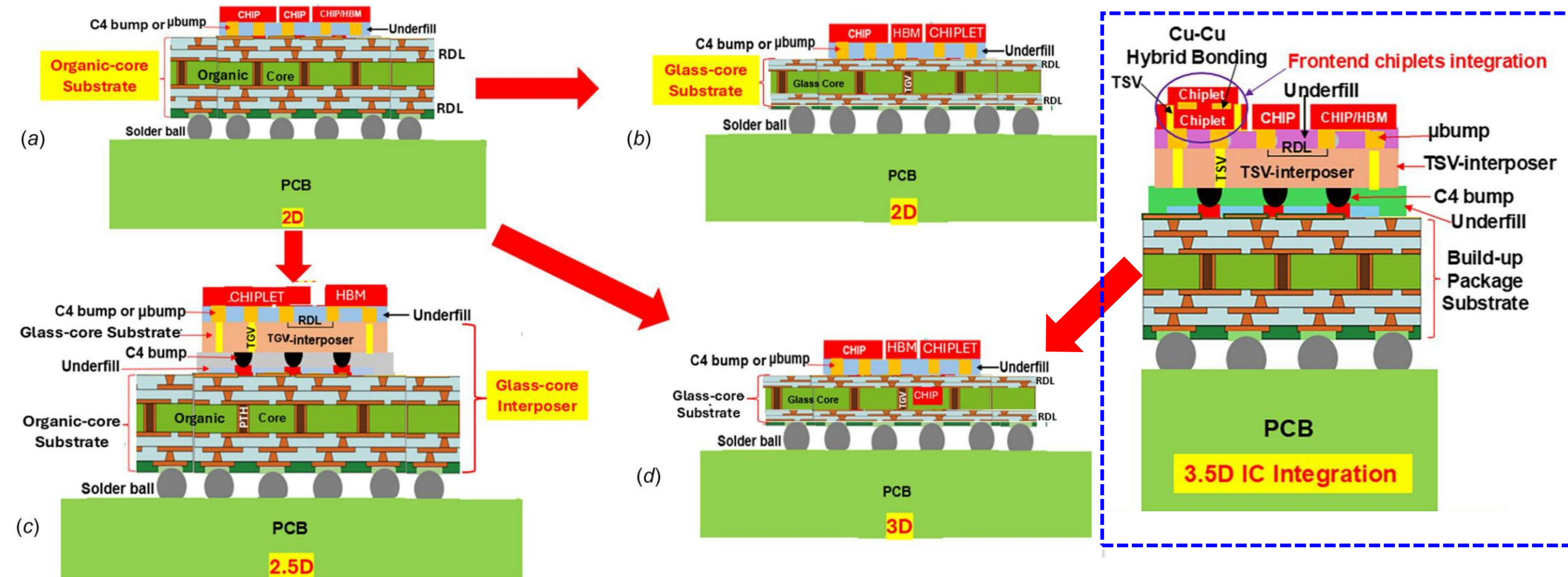
常見先進封裝 TGV 玻璃基板材料對比表

品牌	型號	熱膨脹係數 (ppm/K)	楊氏係數 (GPa)	介電係數 (F/m) (Dk @ 10 GHz)	消散係數 (Df @ 10GHz)	熱傳導率 (W/mK)	核心技術特性與主要應用領域
Corning	EXG SG 3.4	3.4	74.1	~5.2	~0.003	~1.0	專為減低多晶粒封裝（如 HBM、AI 加速器）高溫下的翹曲（Warpage）而設計，熱膨脹與 Si 一致。
Corning	HPG/SG 8.3	8.3	77.0	~5.8	~0.004	~1.0	用於面板級封裝（PLP），CTE 介於矽晶片與 PCB 有機載板之間，用以平衡整體多層結構的應力。
Corning	HPFS® 7980 (High Purity Fused Silica)	0.52	72.7	3.7	<0.0001	1.38	採用火焰水解法製成的高純度合成石英，具備極佳的光學穿透率與近乎零的熱膨脹。常作為光罩基板 (Reticle) 或 高頻 RF / 矽光子 TGV 的頂級載體。
AGC	AN 100	3.8	77.0	~6.1	~0.006	~1.1	無鹼環保玻璃。因具備極佳的表面平整度、高彈性模量與耐高溫性，被廣泛改裝作為高密度晶片封裝的玻璃核心。
AGC	AQ Series	0.5	73.0	~3.8	< 0.0001	~1.38	純度極高的二氧化矽(SiO ₂)。熱膨脹係數極小、超低介電損耗，適合高速光電整合(矽光子CPO)或高頻 RF 射頻封裝。
Schott	BOROFLOAT® 33	3.3	64.0 最好加工	~4.6	~0.004	1.2 (@90°C)	經典的高硼矽玻璃，具備優異的化學穩定性與耐高溫衝擊力。多用於感測器、MEMS WLCSP 封裝與 TGV 打孔實驗。
Schott	AF 32® eco	3.2	74.8	~5.1	~0.005	1.16 (@89°C)	同樣是超低 CTE。因可提供至微米級（超薄）的晶圓或面板格式，常直接作為 2.5D/3D 先進封裝的玻璃中介層（Interposer）。
Wolfspeed / Coherent	4H-SiC (單晶碳化矽)	4.0	460 最難加工	9.7 致命缺點	~0.005	370~490 優點	寬能隙半導體材料。擁有極高的導熱率與楊氏模量，耐電壓擊穿能力強。主要用於 Power Module (電動車/功率元件) 封裝，而非傳統邏輯晶片載板。

- 材料的觀點：SiC是否有機會能取代Si or 玻璃作為核心基板or中介層，需要克服以下兩大重點
- ① 蝕刻孔洞 (方法? 價格?)
 - ② 利用CVD沉積介電層，價格是否划算?

半導體先進封裝趨勢 – TSV + 有機IC載板 → 玻璃中介層

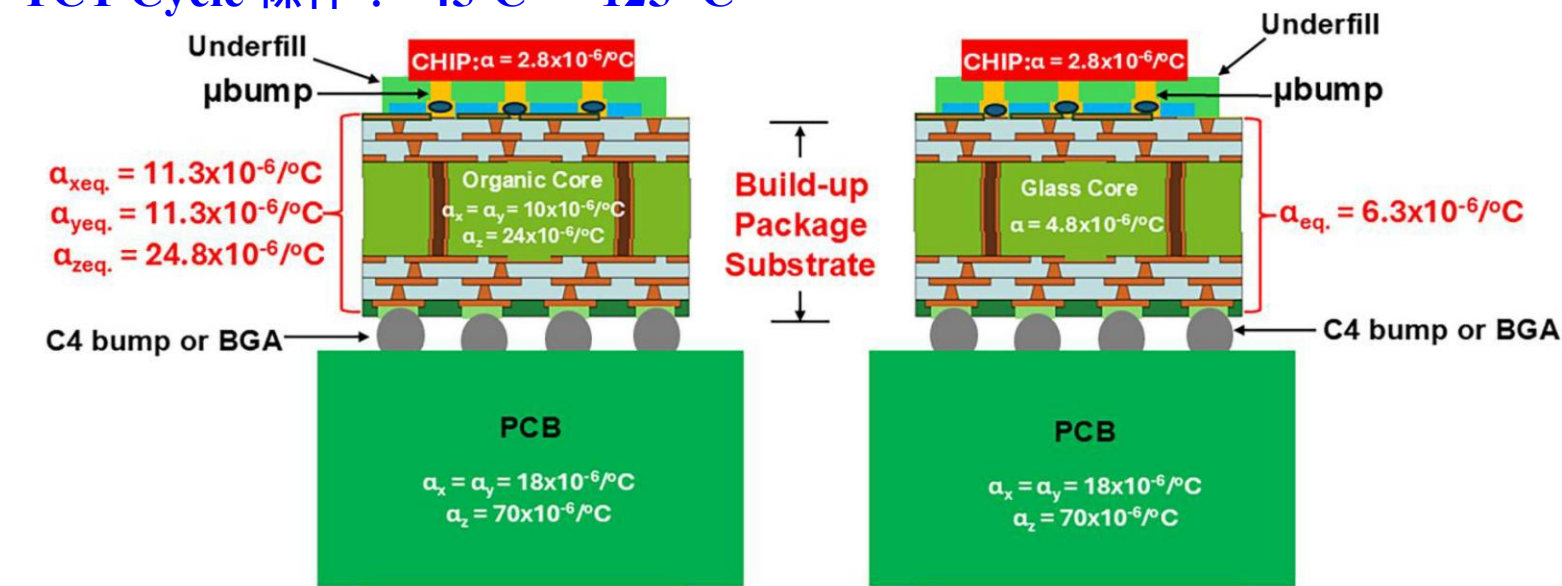
目前最先進的封裝技術CoWoS-S



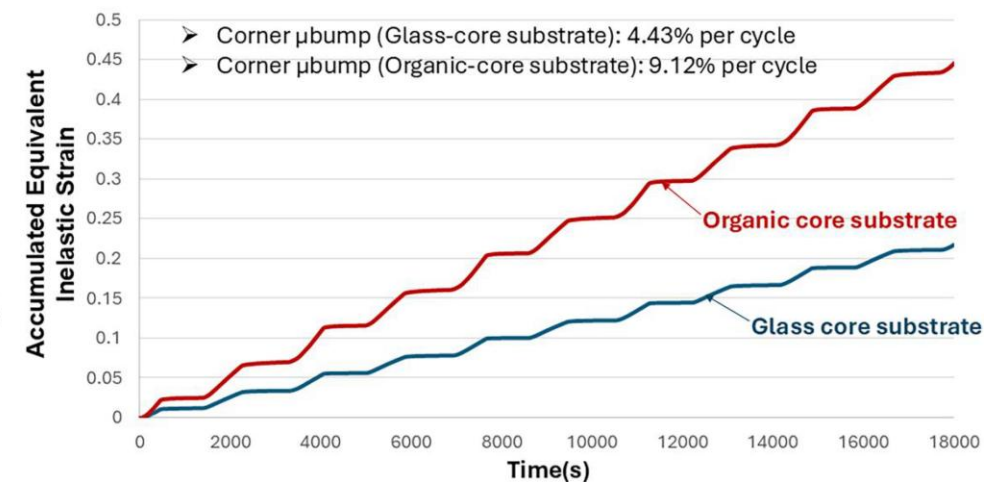
- 可以發現未來將利用玻璃中介層(Glass Interposer, GI)或玻璃核心基板(Glass Core Substrate, GCS)，將矽中介層與有機IC載板取代，讓晶片的互連透過垂直導線TGV與RDL來使RC Time delay降低，達到更高的訊號傳輸。

有機IC載板 vs. 玻璃核心基板 – CTE導致的失效位置確認

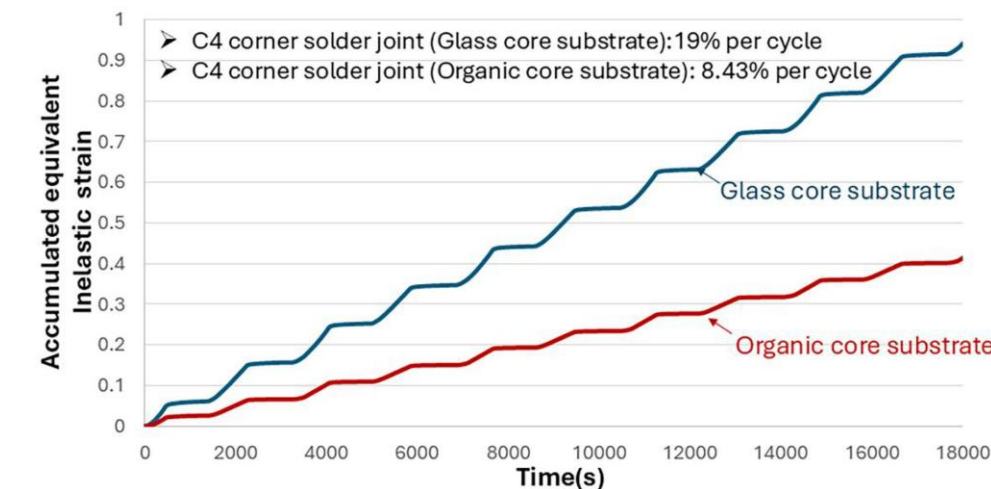
TCT Cycle 條件：-45°C ~ 125 °C



熱循環對於 μ -bump的最大累積非彈性應分析

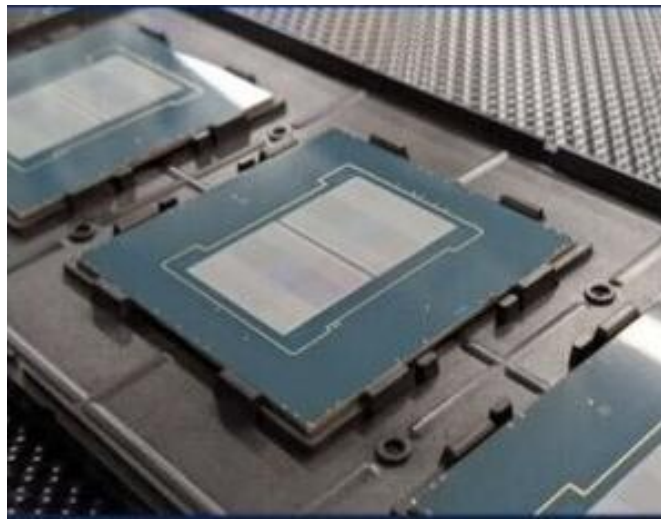
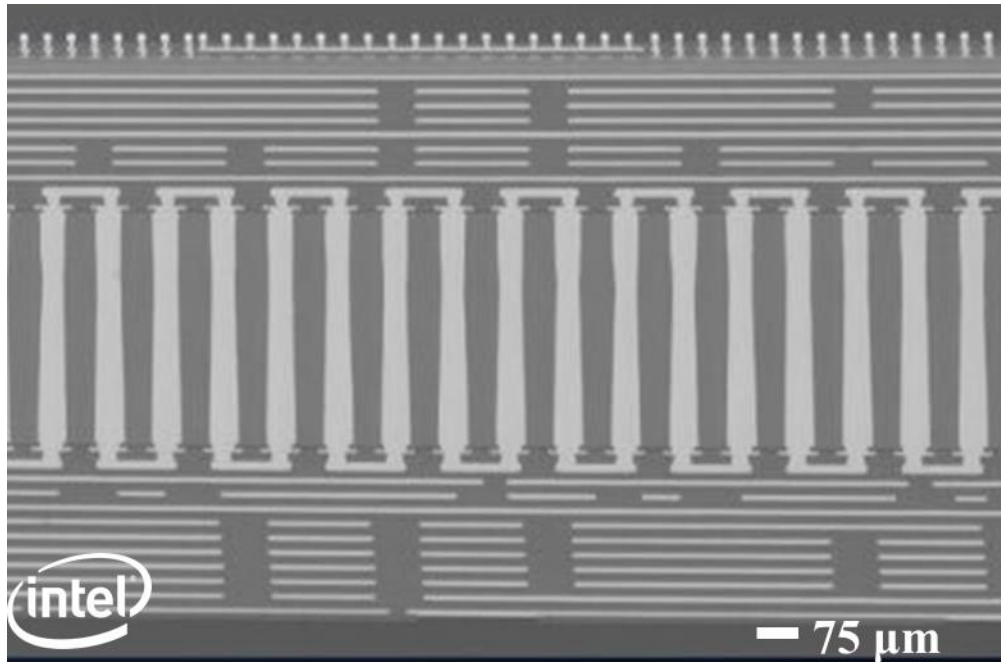


熱循環對於C4 joints的最大累積非彈性應分析



- 為了確保晶片與堆疊封裝基板之間的 μ -bump可靠，玻璃基板的熱膨脹係數 (CTE) 被設計得盡可能接近矽晶片。
- 在這種情況下，玻璃堆疊封裝基板與 PCB 之間的熱膨脹係數差異增大，C4 焊點的可靠性受到質疑！對於擁有一兆個電晶體的處理器，晶片尺寸增大，玻璃核心封裝基板的尺寸也隨之增加。玻璃核心基板與 PCB 之間的熱膨脹係數差異增大，這可能導致 C4 焊點可靠性問題。
- 事實上，玻璃基板的熱膨脹係數應該更接近PCB的熱膨脹係數，因為玻璃基板上的 μ -bump有底部填充物的保護，而PCB上的C4或BGA焊點則沒有底部填充物的保護，尤其對於較大的玻璃封裝基板而言。

Intel發表採用EMIB多晶片連接的玻璃核心基板

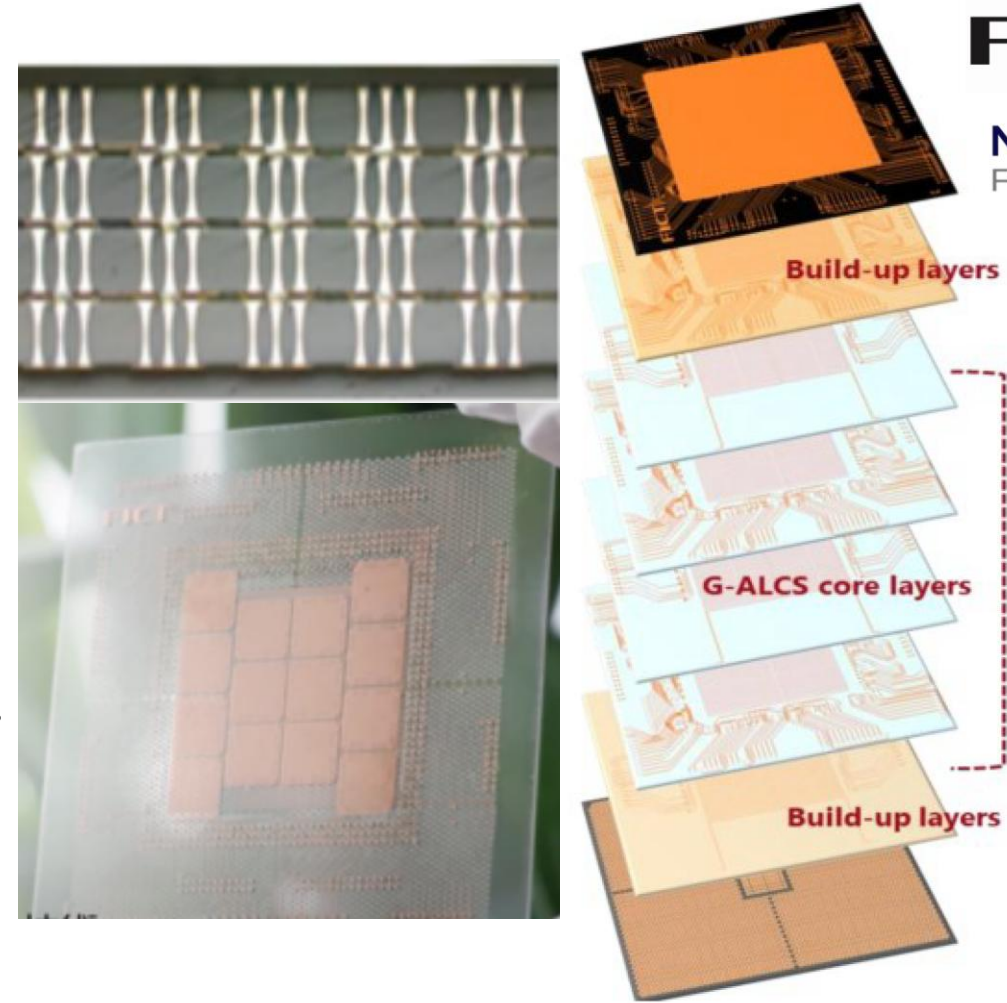


- 在2026年日本NEPCON展會上，英特爾展示了其最新的玻璃基板技術，旨在為下一代先進人工智慧和高效能運算加速器提供動力。英特爾開發了一種新型高性能核心玻璃基板。
- 基板尺寸：78x77 mm²，(矽基板reticle的2倍)
- 上下10層RDL增層 (ABF增層)
- 2個EMIB (嵌入式多晶片互連橋接)
- 玻璃基板沒有微裂紋 (No SeWaRe)
- TGV 規格：
 - ① 孔徑：75 μm (假設正確)
 - ② 孔深(板厚)：800 μm
孔深(版厚)→ 實際量測推測只有625 μm
 - ③ 深寬比(AR)：10.6 → 8.3 (推測)
 - ④ Micro-Bump pitch：45 μm

Source: <https://www.techpowerup.com/345504/intel-unveils-glass-core-substrate-with-emib-multi-chip-connection>

富士通前幾年所發表多晶片連接的玻璃核心基板

- 富士通去年前提出了【Glass All Layer Z-Connection Structure, G-ALCS】(全層玻璃Z型連結結構)技術。
- G-ALCS目前仍處於早期應用階段；其優異的性能和可持續性使其成為晶片和射頻市場現有有機解決方案的理想替代方案。G-ALCS採用全層壓玻璃結構，並有內接互連。相較之下，玻璃核心基板通常依賴單層玻璃核心，並透過玻璃通孔 (TGV) 形成有限的垂直互連。G-ALCS支援Any layer通孔，從而提高了佈線靈活性和互連密度。
- **G-ALCS採用導電膏填充的間隙通孔**，消除了通孔短截線。這種無短截線設計針對100 GHz以上的訊號傳輸進行了最佳化。玻璃核心基板通常會受到短截線引起的訊號失真的影響，從而限制了其在高頻下的性能。
- 基於改良的F-ALCS技術，G-ALCS支援超過60層，從而實現了極高的佈線容量。標準玻璃核心基板受限於TGV的數量和密度，因為大規模機械鑽孔和金屬化過程會變得更加複雜。G-ALCS強調環保加工：用水量更少、能耗更低、層壓製程更簡化。玻璃加工流程涉及複雜的多步驟製造，資源消耗更高。這使得G-ALCS成為更環保的替代方案，符合產業永續發展目標。G-ALCS非常適合晶片整合、高速通訊、射頻/毫米波和探針卡應用。它與LCD面板製造商的潛在合作，可透過利用成熟的玻璃加工基礎設施，提供可擴展的途徑。玻璃核心基板雖然更成熟，但對晶片時代架構的適應性較差。



Ref.

① Yole report: Glass Materials for Advanced Packaging 2025 Market and Technology Report

② <https://www.ab-sm.com/a/72077>

日本電氣硝子 (NEG) 開發了一種新型核心材料配方，該配方基於玻璃核心材料並添加少量陶瓷粉末，而陶瓷粉末正是 NEG 擁有眾多獨家產品的領域。這種新型核心材料具備玻璃的所有特性，並且易於加工和鑽孔，可用於使用與 Via Mechanics 聯合開發的改良型 CO₂ 雷射進行 TGV 成型。NEG 的解決方案有望降低核心材料的成本，並減少鑽孔過程中裂縫和微裂紋的產生。與成型相關的良率問題預計也會降低。此外，與其他雷射光源相比，CO₂ 雷射的成本較低。這兩項經濟優勢都有利於加速玻璃核心基板的量產階段。在普通玻璃基板上鑽孔時，最常用的方法是雷射改質和蝕刻，以避免產生裂縫。然而，這種方法技術複雜且成本高昂。而這種新型核心材料可以使用現有的 CO₂ 雷射器進行鑽孔，從而降低了玻璃核心基板製造所需的資本投入。



- 日本電氣硝子 (NEG) 開發了一種新型核心材料配方，該配方基於玻璃核心材料並添加少量陶瓷粉末，而陶瓷粉末正是 NEG 擁有眾多獨家產品的領域。這種新型核心材料具備玻璃的所有特性，並且易於加工和鑽孔，可用於使用與 Via Mechanics 聯合開發的改良型 CO₂ 雷射進行 TGV 成型。NEG 的解決方案有望降低核心材料的成本，並減少鑽孔過程中裂縫和微裂紋的產生。與成型相關的良率問題預計也會降低。此外，與其他雷射光源相比，CO₂ 雷射的成本較低。這兩項經濟優勢都有利於加速玻璃核心基板的量產階段。在普通玻璃基板上鑽孔時，最常用的方法是雷射改質和蝕刻，以避免產生裂縫。然而，這種方法技術複雜且成本高昂。而這種新型核心材料可以使用現有的 CO₂ 雷射器進行鑽孔，從而降低了玻璃核心基板製造所需的資本投入。
- 玻璃陶瓷核心材料採用NEG獨家研發的低溫共燒陶瓷 (LTCC)。該材料具有低介電常數(D_k)和低消散係數(D_f)，可降低訊號延遲和介電損耗。基於玻璃和LTCC陶瓷的複合材料可透過調節介電常數和消散係數來改變其性能。
- NEG的核心材料比玻璃面板更耐用，因此NEG能夠提供更薄、更堅固的核心材料，為設計人員提供更多選擇，並降低操作風險。
- 客製化是該領域的關鍵。NEG可依客戶需求變更核心材料特性。
- 除了新型玻璃陶瓷核心材料外，NEG 還與 Via Mechanics 成立了一家合資企業，共同開發用於 TGV 鑽孔和成型的玻璃核心材料和 CO₂ 雷射鑽孔設備。該合資企業預計將為 TGV 加工提供價格合理的玻璃核心材料和雷射工具，而 TGV 加工是玻璃核心基板製造的關鍵步驟之一。

玻璃核心基板 發展路線圖



增層數量	10	12/14	16	18
------	----	-------	----	----

玻璃核心基板（GCS）將被定位於完善有機 IC 基板的不足，特別是目前層數已達 26 層（26L）的高階有機基板。由於目前尚處於商業化初期，且許多新進參與者缺乏先前的堆疊製程經驗及其對可靠性影響的知識，玻璃核心基板目前的原型與試產線能力約在 10 層左右。一旦玻璃核心基板實現商業化，其層數開發技術將迅速提升，並更加取決於客戶需求。然而，更精細的線寬線距（L/S）以及更大的封裝尺寸（Form factor）要求，可能會推遲 GCS 層數快速增加的進程。

TGV AR (金屬化)	1:5	1:8	1:10	>1:10
-----------------	-----	-----	------	-------

基於廠商能力與產品藍圖，儘管少數原型已展示出深寬比（Aspect Ratio, AR）達 1:20 的金屬化玻璃通孔（TGV），但整體玻璃核心基板生態系正採取較為穩健的步調，朝向 1:5 的目標邁進；這是因為一旦深寬比增加，金屬化填充問題將呈指數級增長。雖然未金屬化的 TGV 深寬比可達 1:200，但若缺乏具備高良率且可靠的金屬化技術，這些通孔將毫無用處。

基板大小	120 - 150	150 - 180	180 - 200	>200
------	-----------	-----------	-----------	------

第一批玻璃核心基板將突破先進封裝 120 mm 的尺寸障礙，並加速向 200 mm 封裝尺寸邁進。不僅如此，玻璃核心基板也將針對相同應用但不同的市場，演進出更小尺寸的規格。因此，玻璃核心基板的封裝尺寸將以 120 mm 等級作為切入點，並向「更大」與「更小」兩個方向發展，以完善高階市場中對於有機 IC 載板的產品供應。

線寬/線距	5/5	<5/5	2/2	<2/2
-------	-----	------	-----	------

儘管大日本印刷（DNP）已經展示了在玻璃基板上實現 1/1 μm 線寬/線距（L/S）的能力，這對未來發展至關重要，但目前整體生態系的目標與平均能力仍集中在實現玻璃上的 5/5 μm 規格。設定此數值旨在提升產量並累積玻璃核心基板製程經驗，之後才會在 2030 年後快速向大批量製造（HVM）中的 2/2 μm 甚至 1/1 μm L/S 邁進。

玻璃基板發展的預測

發展進程

玻璃承載板 (Glass Carrier)

玻璃承載片雖然具有高剛性、耐化學腐蝕性和透明性，但也存在一些缺點：

- 脆性和操作風險：玻璃易碎，如果操作不當可能會破碎。受力的玻璃載片可能會開裂或斷裂，這不僅會損壞附著的晶圓，還可能導致玻璃碎片污染設備。
- 設備相容性（透明度問題）：玻璃的透明性雖然有利於光學元件的分離，但可能會干擾自動化處理系統。許多晶圓處理工具使用光學感測器或真空對準技術，這些技術假定晶圓是不透明的；透明的玻璃載片會為常用的工業工具帶來難以處理和難以安全操作的問題。

玻璃中介層 (Glass Interposer)

玻璃具有許多優勢，例如可調的熱膨脹係數(接近矽)、低介電損耗以及可用於大尺寸面板。然而，玻璃中介層的缺點包括：

- 導熱係數低：與矽相比，玻璃的導熱性能較差。典型玻璃的導熱係數約為 $1 \text{ W/m}\cdot\text{K}$ ，而矽的導熱係數約為 $130 \text{ W/m}\cdot\text{K}$ 。因此，安裝在玻璃中介層上的晶片無法有效地將熱量散發到中介層中，這給散熱帶來了挑戰。
- **生態係不成熟且生產規模化**：玻璃中介層技術仍在發展與改善。目前缺乏成熟的大規模生產能力，玻璃中介層的供應鏈也不成熟。

玻璃核心基板 (Glass Core Substrate)

主要廠商都在投資玻璃核心基板的研發。然而，玻璃核心基板仍存在一些顯著的缺點與挑戰：

- 大尺寸玻璃面板的處理：傳統的積體電路基板製造在具有一定柔韌性且不易碎裂的有機面板上，而**大尺寸玻璃面板則笨重且易碎**。玻璃的脆性為基板製造廠的搬運和加工帶來了難題。
- 檢測和良率控制：玻璃基板透明且通常具有高反射率，這使得自動化光學檢測更具挑戰性。**檢測玻璃中的缺陷（例如微小裂縫或通孔中的空隙）需要專門的視覺系統**，因為傳統的光學檢測方法可能會遺漏這些缺陷。

THANK YOU VERY MUCH!
感謝元大證券熱情邀請!

